



## Procesadores modulares SLC 500™

(Números de catálogo 1747-L511/L514, -L524, -L532, y -L542)

### Información sobre productos



**La línea de productos SLC 500 le permite constituir el sistema de control preciso para satisfacer sus necesidades.** Ofrecemos chasis de cuatro tamaños, cuatro fuentes de alimentación, cinco procesadores y una serie de módulos de E/S. El software con base DOS o un terminal portátil (HHT) proporcionan una fácil configuración del sistema.

**La familia de controladores programables SLC 500 ofrece el complemento total para los procesadores modulares en base.** Allen-Bradley ofrece el procesador adecuado para su trabajo, desde aplicaciones de simple sustitución de relé hasta aplicaciones de envasado y manipulación de materiales a alta velocidad.

**El SLC 5/03™ y el SLC 5/04™ ofrecen características que anteriormente se encontraban sólo en los PLC de alto nivel.** Los procesadores SLC 500 proporcionan un rango amplio de opciones de comunicación, desde DH485, RS-232, a DH+. El conjunto de instrucciones aumentado con ASCII y matemática de coma flotante, le permiten ampliar sus capacidades de aplicación.

# Allen-Bradley Parts

## Características y beneficios

**Capacidad para configuraciones de E/S de hasta 3 chasis (30 ranuras) de E/S.** Le proporciona flexibilidad para ampliar la capacidad de E/S según sea necesario.

**Amplia gama de módulos de entrada y salida.** El sistema de E/S modular 1746 ofrece más de 46 tipos de módulos, permitiéndole personalizar su solución de control para satisfacer las necesidades de su aplicación.

**Capacidad para comunicación DH-485.** La comunicación a través de la red DH-485 está incorporada en cada procesador que producimos, reduciendo el costo del sistema de comunicación de su procesador.

**Proporciona seguridad para el programa seleccionable por el usuario.** El amplio rango de capacidades de protección del sistema le permiten proteger contra cambios los datos del usuario y los archivos de programa.

**Proporciona un superior rendimiento efectivo del sistema.** Los procesadores modulares SLC 500 ofrecen un rendimiento efectivo general del sistema con tiempos rápidos, proporcionando una respuesta rápida en aplicaciones de alta velocidad.

**Tiene capacidad para tamaños de memoria para el usuario de 1 a 20 K.** Con el amplio rango de memoria para el usuario que ofrecen, los procesadores modulares SLC 500 pueden usarse en una amplia serie de aplicaciones.

**Capacidad para comunicación Data Highway Plus™ (DH+).** El procesador SLC 5/04 proporciona comunicación de alta velocidad e integración sin interrupciones con la red más amplia de PLC-5™ de Allen-Bradley.

**Proporciona un segundo canal para comunicación RS-232 para los procesadores SLC 5/03 y SLC 5/04.** Esto permite:

- control y programación remotos
- hacer conexión en red por módems para aplicaciones SCADA RTU
- hacer una conexión alternativa para interfaces de operador, liberando la red de comunicación entre dispositivos semejantes
- la comunicación directa a dispositivos ASCII tales como decodificadores de código de barras e impresoras

Contenido...	Página
Características y beneficios	2
Descripción general de los procesadores	3
Rendimiento efectivo del sistema	5
Subrutinas de interrupción	5
Opciones de comunicación	6
Opciones de protección del sistema	9
Usos de E/S	9
Instrucciones de programación	10
Servicios de soporte de Allen-Bradley	18
Especificaciones	18

## Descripción general de los procesadores

La línea de procesadores SLC 500 ofrece cuatro tipos de procesadores modulares en chasis.

### Procesador SLC 5/01™ (número de catálogo 1747-L511 ó 1747-L514)

El procesador SLC 5/01 ofrece el conjunto de instrucciones del controlador compacto SLC 500 en una configuración de hardware modular. El procesador SLC 5/01 proporciona:

- dos opciones de tamaño de memoria del programa – 1 K o 4 K instrucciones
- control de hasta 256 E/S
- conjunto de instrucciones de programación con lógica de escalera poderosa
- subrutinas
- canal de comunicación DH-485 incorporado (comunicación entre dispositivos semejantes, respuesta a comandos de mensaje solamente)
- condensador de seguridad para el -L511; batería de seguridad para el -L514

### Procesador SLC 5/02™ (número de catálogo 1747-L524)

El procesador SLC 5/02 amplía las capacidades del procesador SLC 5/01, ofreciendo instrucciones adicionales, más diagnósticos y opciones de comunicación entre dispositivos semejantes. El procesador SLC 5/02 proporciona:

- PID – usado para proporcionar control de proceso de bucle cerrado
- direccionamiento indexado
- control de hasta 480 E/S
- tamaño de memoria del programa de 4 K instrucciones
- capacidad de interrupciones
- rutinas de fallo del usuario
- canal de comunicación DH-485 incorporado (iniciación de comunicación entre dispositivos semejantes)
- capacidad para manejar funciones matemáticas de 32 bits con signo

### Procesador SLC 5/03 (número de catálogo 1747-L532)

El procesador SLC 5/03 aumenta significativamente el rendimiento, proporcionando tiempos de rendimiento efectivo del sistema de menos de 1 ms para un programa típico del usuario de 1 K. Ahora son más accesibles las aplicaciones de alta velocidad tales como envasado, clasificación y manipulación de materiales. Con la adición de la edición en línea, el procesador SLC 5/03 presenta una solución positiva para su aplicación de proceso continuo.

El procesador SLC 5/03 proporciona:

- tamaño de memoria del programa de 12 K, más espacio de memoria adicional para datos de 4 K
- control de hasta 960 E/S
- programación en línea (incluye edición con tiempo de ejecución)
- canal RS-232 incorporado, con capacidad para:
  - DF1 Full-Duplex para comunicación remota o punto a punto, o conexión directa a dispositivos de programación compatibles con IBM
  - DF1 Half-Duplex esclavo para comunicación remota con un dispositivo maestro
  - DH-485 (sirve como segundo canal DH-485, usando un 1747-PIC o conexión directa a dispositivos de programación compatibles con IBM)
  - ASCII para conexiones a otros dispositivos ASCII, tales como lectores de código de barra, impresoras, y básculas
- canal DH-485 incorporado
- reloj/calendario en tiempo real incorporado
- interrupción cronometrada seleccionable (STI) de 1 ms
- interrupción de entrada discreta (DII) de 0.50 ms
- matemática de coma flotante
- el PROM flash proporciona actualizaciones de firmware sin cambiar físicamente los EPROMS
- interruptor de llave – RUN, REMote, PROGram (borrar fallos)

### Procesador SLC 5/04 (Número de catálogo 1747-L542)

El procesador SLC 5/04 proporciona la funcionalidad de base del procesador SLC 5/03 más comunicación DH+ . La comunicación a través de DH+ es tres veces más rápida que la comunicación DH-485, lo cual le proporciona mayores niveles de rendimiento. El procesador SLC 5/04 también tiene un canal serie incorporado con capacidad de DH-485, DF1 Full-Duplex, y comunicación ASCII.

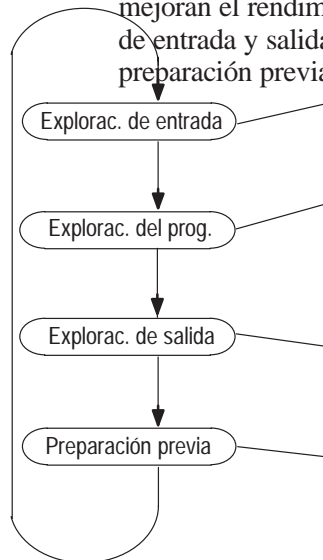
El procesador SLC 5/04 proporciona:

- tamaño de memoria de programa de 20 K, más 4 K de espacio adicional para datos
- canal DH+ incorporado, que brinda soporte a:
  - comunicación a alta velocidad entre SLC 5/04 y SLC 5/04
  - capacidad de envío de mensajes entre PLC y SLC
  - capacidades de control de procesadores PLC-2<sup>®</sup>, PLC-3<sup>®</sup>, PLC-5, y PLC-5/250<sup>™</sup>
- tiempos de rendimiento efectivo del sistema 15% más eficientes

- capacidad “passthru” (paso a través) a PanelView™ 550

## Rendimiento efectivo del sistema

Cuando su aplicación requiere procesamiento de alta velocidad, requiere más que simplemente instrucciones o tiempos de exploración de programa rápidos. Requiere velocidad desde el momento que una entrada es leída hasta el momento que una salida es activada. Los procesadores SLC 500 mejoran el rendimiento en cada fase del sistema, desde las exploraciones de entrada y salida hasta las exploraciones del programa y funciones de preparación previa.



El estado de activado/desactivado y niveles de señales de los dispositivos de entrada son leídos desde los módulos de entrada y escritos en la tabla de imagen de entrada.

- El estado de los contactos en el programa es determinado desde las tablas de E/S.
- Se ejecutan las instrucciones.
- El nuevo estado de los registros y bobinas de salida es escrito en la tabla de imagen de salida.

El estado de activado/desactivado y los niveles de señales en la tabla de imagen de entrada se envían a los módulos de salida para activar y desactivar dispositivos físicos.

Se efectúa la comunicación con los programadores y otros dispositivos de la red; también se efectúan actividades internas de preparación previa tales como actualización de la base de tiempo y archivo de estado, y la exploración previa del programa.

## Subrutinas de interrupción

Las siguientes subrutinas de interrupción le permiten proporcionar respuestas predeterminadas a sucesos especiales en una aplicación.

### Interrupción cronometrada seleccionable

Esta función le permite interrumpir la exploración del procesador automáticamente, con una base periódica, con el fin de explorar un archivo de subrutina especificado. Cuando usa un procesador SLC 5/02, la base de tiempo de la interrupción cronometrada seleccionable (STI) puede ajustarse en incrementos de 10 ms. Cuando usa un procesador SLC 5/03 o SLC 5/04, la base de tiempo STI puede ajustarse en incrementos de 1 ms.

### Interrupción de entrada discreta

Use la interrupción de entrada discreta (DII) para aplicaciones de procesamiento de alta velocidad o para cualquier aplicación que necesite responder a un suceso rápidamente. Esta función permite que el procesador ejecute una subrutina de escalera cuando el patrón de bit de entrada de una tarjeta de E/S discreta equivale con un valor de comparación que usted ha programado. La interrupción de entrada discreta es examinada cada 100µs de manera asíncrona a la exploración del programa. Usted también puede especificar el número de conteos (equivalencias) que van a ocurrir antes de la ejecución de la subrutina.

## Interrupción de suceso de E/S

Esta función permite que el módulo 1746-BAS (BASIC) interrumpa el ciclo operativo normal del procesador con el fin de explorar un archivo de subrutina especificado. Utilice esta interrupción con los procesadores SLC 5/02, SLC 5/03, y SLC 5/04.

## Opciones de comunicación

Los procesadores SLC 500 aceptan diferentes tipos de opciones de comunicación. Las siguientes secciones describen las opciones de conexión física y de protocolos disponibles para los procesadores SLC 500.

### Opciones de conexión física

#### El canal DH-485 ofrece:

- velocidades de comunicación de hasta 19.2 K baudios
- aislamiento eléctrico a través de 1746-AIC
- longitud de red máxima de 1219 m (4,000 pies)
- especificaciones eléctricas RS-485
- conexión de cable Belden 9842 entre nodos (conexión en cadena)

#### El canal RS-232 ofrece:

- velocidades de comunicación de hasta 19.2 K baudios
- distancia máxima entre dispositivos de 15.24 m (50 pies)
- especificaciones eléctricas RS-232C
- soporte de módem
- aislamiento incorporado

#### El canal Data Highway Plus (DH+) ofrece:

- velocidades de comunicación de hasta 57.6 K baudios
- longitud de red máxima de 3,048 m (10,000 pies)
- conexión de cable Belden 9463 (Línea Azul) entre nodos (conexión en cadena)
- aislamiento incorporado

La tabla siguiente resume las conexiones de canal del procesador SLC 500.

Procesador	Canal de comunicación física		
	DH-485	RS-232	DH+
SLC 5/01	Protocolo DH485		
SLC 5/02	Protocolo DH485		
SLC 5/03 Canal 0		Protocolos DH485 <sup>①</sup> , DF1 Full-Duplex, DF1 Half-Duplex esclavo, y ASCII	
Canal 1	Protocolo DH485		
SLC 5/04 Canal 0		Protocolos DH485 <sup>①</sup> , DF1 Full-Duplex, DF1 Half-Duplex esclavo, y ASCII	
Canal 1			Protocolo DH+

<sup>①</sup> Se requiere un 1747-PIC cuando se hace conexión con un canal DH-485.

## Opciones de protocolo

### Protocolo DH485

El procesador SLC 500 tiene un canal DH-485 que ofrece soporte a la red de comunicación DH-485. Esta red es un protocolo de red de maestros múltiples, de paso de testigo, con capacidad de hasta 32 dispositivos (nodos). Este protocolo permite:

- el control de los estados de datos y del procesador, conjuntamente con la carga y descarga de cualquier dispositivo en una red desde una ubicación
- que los procesadores SLC se pasen datos entre ellos (comunicación entre dispositivos semejantes)
- que los dispositivos de interface de operador obtengan acceso a datos desde cualquier procesador SLC en la red

### Protocolo DF1 Full-Duplex

El protocolo DF1 Full-Duplex (también llamado protocolo punto a punto DF1) permite que dos dispositivos se comuniquen entre ellos uno a la vez. Este protocolo permite:

- la transmisión de información a través de módems (llamada, línea alquilada y radio)
- la comunicación entre productos de Allen-Bradley y productos de terceros

### Protocolo DF1 Half-Duplex esclavo

El protocolo DF1 Half-Duplex esclavo proporciona una red de derivaciones múltiples, de un solo maestro/esclavos múltiples, con capacidad para 72 dispositivos (nodos). Este protocolo también proporciona soporte de módem y es ideal para aplicaciones SCADA (Control Supervisor y Adquisición de Datos) debido a la capacidad de red. Ya que éste es un protocolo maestro/esclavo, tiene que haber un dispositivo en la red que esté ejecutando un protocolo maestro DF1 half-duplex.

### **Protocolo ASCII**

El protocolo ASCII proporciona conexión a otros dispositivos ASCII, tales como lectores de códigos de barra, básculas, impresoras, y otros dispositivos inteligentes.

### **Protocolo Data Highway Plus (DH+)**

El protocolo Data Highway Plus es usado por la familia de procesadores PLC-5 y el procesador SLC 5/04. Este protocolo es similar al DH-485, con la diferencia que puede ofrecer soporte a hasta 64 dispositivos (nodos).



## Opciones de protección del sistema

Los procesadores de la familia SLC 500 ofrecen una serie de características de seguridad de hardware y software que le permiten proteger su sistema contra cambios no autorizados al programa o a los archivos de datos. Los diferentes tipos de protección son:

Tipos de protección	SLC compacto, 5/01	SLC 5/02	SLC 5/03 y SLC 5/04
Contraseña	•	•	•
Acceso futuro (bloqueo OEM)	•	•	•
Propietario del programa	•	•	•
Archivos del programa			•
Archivos de la tabla de datos	•	•	•
Sobreescritura de archivos de datos del módulo de memoria			•
Comparación de programas del módulo de memoria			•
Protección contra escritura del módulo de memoria			•
Protección contra forzados			•
Interruptor de llave			•
Protección de canal de comunicación			•

## Usos de E/S

Los procesadores de la familia SLC 500 tienen capacidad para una serie de módulos de E/S, lo cual le permite obtener una compatibilidad precisa para su aplicación. La siguiente tabla indica los diversos tipos de módulos de E/S y su compatibilidad con los procesadores SLC 500.

Módulos de E/S	SLC 5/01	SLC 5/02	SLC 5/03 y SLC 5/04
1746-Entrada/salida discreta CA/CC	•	•	•
1746-BAS Módulo Basic	•	•	•
1746-HSCE Módulo contador encoder de alta velocidad		•	•
1747-DSN Módulo explorador de E/S distribuida	•	•	•
1747-SN Módulo explorador de E/S remota		•	•
1746-HS IMC 110 Módulo controlador servo	•	•	•
1747-KE DH-485/RS232-C Módulo KE	•	•	•
1746-Módulos analógicos	•	•	•
1746-NT4 Módulo de entrada de termopares/mV	•	•	•

## Instrucciones de programación

Las siguientes instrucciones de programación se usan con los procesadores SLC 500. Se incluyen tiempos de ejecución de instrucciones ( $\mu$ s) para los procesadores cuando la instrucción es verdadera y tiempos de ejecución de instrucciones ( $\mu$ s) cuando se usa matemática de coma flotante.

### Instrucciones de bit

Mnemónico de instrucción y nombre	Tiempos de ejec. ( $\mu$ s)				Función – Instrucciones condicionales entrada o salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
XIC Examina si cerrado	4	2.4	0.44	0.37	Instrucción condicional. Verdadera cuando el bit está activado (1).
XIO Examina si abierto	4	2.4	0.44	0.37	Instrucción condicional. Verdadera cuando el bit está desactivado (0).
OSR Un frente ascendente	34	20	10.80	9.10	Instrucción condicional. Hace al renglón verdadero por una exploración en cada transición de falsa a verdadera de condiciones que la preceden en el renglón.
OTE Activación salida	18	11	0.63	0.56	Instrucción de salida. Verdadera (1) cuando las condiciones que la preceden son verdaderas. Falsa cuando las condiciones que la preceden se hacen falsas.
OTL Enclavamiento salida	19	11	0.63	0.56	Instrucción de salida. El bit direccionado se hace verdadero (1) cuando las condiciones que preceden la instrucción OTL son verdaderas. Cuando las condiciones se hacen falsas, OTL permanece verdadera hasta que el renglón que contiene una instrucción OTU con la misma dirección se hace verdadero.
OTU Desenclavamiento salida	19	11	0.63	0.56	Instrucción de salida. El bit direccionado se hace falso (0) cuando las condiciones que preceden la instrucción OTU son verdaderas. Permanece falso hasta que el renglón que contiene una instrucción OTL con la misma dirección se hace verdadero.

### Instrucciones de comparación

Mnemónico de instrucción y nombre	Tiempo de ejecución ( $\mu$ s)/ Coma flotante ( $\mu$ s) <sup>①</sup>				Función – Instrucciones condicionales (entrada)
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
EQU Igual	60	38	1.25/12.94	1.12/12.5	La instrucción es verdadera cuando fuente A = fuente B.
NEQ Diferente	60	38	1.25/13.25	1.12/12.18	La instrucción es verdadera cuando fuente A $\neq$ fuente B.
LES Menor que	60	38	1.25/13.19	1.12/13.94	La instrucción es verdadera cuando fuente A < fuente B.
LEQ Menor o igual que	60	38	1.25/13.19	1.12/13.93	La instrucción es verdadera cuando fuente A $\leq$ fuente B.
GRT Mayor que	60	38	1.25/14.82	1.12/12.62	La instrucción es verdadera cuando fuente A > fuente B.
GEQ Mayor o igual que	60	38	1.25/14.81	1.12/14.31	La instrucción es verdadera cuando fuente A $\geq$ fuente B.

Mnemónico de instrucción y nombre	Tiempo de ejecución (μs)/ Coma flotante (μs) <sup>①</sup>				Función – Instrucciones condicionales (entrada)
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>MEQ</b> Comparación c másc para igual	75	47	38/NA	22.75/NA	Compara datos de 16 bits de una dirección fuente a datos de 16 bits en una dirección de referencia a través de una máscara. Si los valores son equivalentes, la instrucción es verdadera.
<b>LIM</b> Test lim	NA	45	1.95/22.81	1.68/20.19	El estado verdadero/falso de la instrucción depende de cómo un valor de prueba se compare con límites bajo y alto especificados.

① Los tiempos de coma flotante se aplican a los procesadores SLC 5/03 OS301 y SLC 5/04 OS400.

NA (No Aplicable)

### Instrucciones de temporizador y contador

Mnemónico de instrucción y nombre	Tiempos de ejec. (μs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>TON</b> Temp a la conexion	135	83	1.40	1.31	Cuenta intervalos de tiempo cuando las condiciones que la preceden en el renglón son verdaderas. Produce una salida cuando el valor acumulado (conteo) alcanza el valor predefinido.
<b>TOF</b> Temp a la desconex	140	86	1.40	1.31	Cuenta intervalos de tiempo cuando las condiciones que la preceden en el renglón son falsas. Produce una salida cuando el valor acumulado (conteo) alcanza el valor predefinido.
<b>RTO</b> Temporizador retentivo	140	86	1.40	1.31	Este es un temporizador de retardo a la conexión que retiene su valor acumulado cuando: – Las condiciones del renglón se hacen falsas. – El modo cambia a programación de marcha o prueba. – El procesador pierde potencia. – Ocurre un fallo.
<b>CTU</b> Contador +	111	69	1.40	1.31	Cuenta progresivamente para cada transición falsa-verdadera de las condiciones que la preceden en el renglón. Produce una salida cuando el valor acumulado (conteo) alcanza el valor predefinido.
<b>CTD</b> Contador –	111	69	1.40	1.31	Cuenta regresivamente para cada transición falsa-verdadera de las condiciones que la preceden en el renglón. Produce una salida cuando el valor acumulado (conteo) alcanza el valor predefinido.
<b>RES</b> Reset	40	26	1.40	1.31	Se usa con temporizadores y contadores. Cuando las condiciones que la preceden en el renglón son verdaderas, la instrucción RES restablece el valor acumulado y bits de control del temporizador o contador.

### Instrucciones de comunicación

Mnemónico de instrucción y nombre	Tiempos de ejec. (µs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>MSG</b> Mensaje lect/escri	NA	180	203	183	Esta instrucción transfiere datos de un nodo a otro en la red de comunicación. Cuando la instrucción está habilitada, la transferencia de mensaje está pendiente. La transferencia de datos se efectúa al final de la exploración.
<b>SVC</b> Comunicaciones d/servicio	NA	240	240	200	Cuando las condiciones que la preceden en el renglón son verdaderas, la instrucción SVC interrumpe la exploración del programa para ejecutar la porción de servicio de comunicación del ciclo operativo.

NA (No Aplicable)

### Instrucciones de interrupción y E/S

Mnemónico de instrucción y nombre	Tiempos de ejec. (µs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>IIM</b> Ent. inmediata c másc	372	340	51.85	51.0	Cuando las condiciones que la preceden en el renglón son verdaderas, se habilita la instrucción IIM e interrumpe la exploración del programa para escribir una palabra de datos de entrada externos con máscara en el archivo de datos de entrada.
<b>IOM</b> Sal. inmediata c másc	475	465	70.90	75.74	Cuando las condiciones que la preceden en el renglón son verdaderas, se habilita la instrucción IOM e interrumpe la exploración del programa para leer una palabra de datos del archivo de datos de salida y transferir los datos a través de una máscara a las correspondientes salidas externas.
<b>IIE</b> Interrup E/S activa <b>IID</b> Interrup E/S desactivada <b>RPI</b> Reinic interrup pendiente	NA NA NA	42 39 240	16 6 78 + 6 por ranura agregada	10.44 5.81 91 + 56 por ranura agregada	Las instrucciones IIE, IID y RPI se usan con módulos de E/S especiales capaces de generar una interrupción de E/S.
<b>REF</b> Regenerar E/S	NA	240	240	200	Cuando las condiciones que la preceden en el renglón son verdaderas, la instrucción REF interrumpe la exploración del programa para ejecutar la exploración de E/S (escritura salidas-servicio de com-lectura entradas). Luego continúa la exploración del programa.
<b>STD</b> Desact. con tiempo selec	NA	9	4	3.56	Asociada con la función de interrupción cronometrada seleccionable. STD y STE se usan para evitar que ocurra una STI durante una porción del programa; STS inicia un STI.
<b>STE</b> Activa con tiempo selec	NA	9	5	5.0	
<b>STS</b> Comienzo con tiempo selec	NA	72	58	44.38	
<b>INT</b> Subrutina interrupción	NA	0	0.25	0.18	Asociada con interrupciones STI e interrupciones accionadas por sucesos de E/S.

NA (No Aplicable)

### Instrucciones de copia de archivo y llenado de archivo

Mnemónico de instrucción y nombre	Tiempos de ejecución (µs)/ Coma flotante (µs) <sup>①</sup>				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>COP</b> Copiar fichero	45 + 21 por pala- bra	29 + 13 por pala- bra	30 + 2.20 por pala- bra/NA	20.2 + 2.0 por pala- bra/NA	Cuando las condiciones del renglón son verdaderas, la instrucción COP copia un archivo fuente definido por el usuario en el archivo de destino.
<b>FLL</b> Llenar fichero	37 + 14 por pala- bra	25 + 8 por pala- bra	28 + 2 por pala- bra/NA	21.9 + 2.5 por pala- bra/NA	Cuando las condiciones del renglón son verdaderas la instrucción FLL carga un valor fuente en un número especificado de elementos en un archivo definido por el usuario.

<sup>①</sup> Los tiempos de coma flotante se aplican a los procesadores SLC 5/03 OS301 y SLC 5/04 OS400.

### Instrucciones matemáticas

Mnemónico de instrucción y nombre	Tiempos de ejecución (µs)/ Coma flotante (µs) <sup>①</sup>				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>ADD</b> Suma	122	76	1.70/38.44	1.50/18.22	Cuando las condiciones del renglón son verdaderas, la instrucción ADD añade la fuente A a la fuente B y almacena el resultado en el destino.
<b>SUB</b> Resta	125	77	1.70/38.19	1.50/19.50	Cuando las condiciones del renglón son verdaderas, la instrucción SUB resta la fuente B de la fuente A y almacena el resultado en el destino.
<b>MUL</b> Multiplicación	230	140	20/39.05	17.75/21.94	Cuando las condiciones del renglón son verdaderas, la instrucción MUL multiplica la fuente A por la fuente B y almacena el resultado en el destino.
<b>DIV</b> División	400	242	23/57.56	25.9/23.27	Cuando las condiciones del renglón son verdaderas, la instrucción DIV divide la fuente A por la fuente B y almacena el resultado en el destino y el registro matemático.
<b>DDV</b> Doble división	650	392	33/NA	29.6/NA	Cuando las condiciones del renglón son verdaderas, la instrucción DDV divide el contenido del registro matemático por la fuente y almacena el resultado en el destino y en el registro matemático.
<b>NEG</b> Cambiar signo	110	68	1.70/12.38	1.5/11.87	Cuando las condiciones del renglón son verdaderas, la instrucción NEG cambia el signo de la fuente y lo coloca en el destino.
<b>CLR</b> Borrar	40	26	1.70/6.62	1.5/5.94	Cuando las condiciones del renglón son verdaderas, la instrucción CLR resetea el destino a cero.
<b>TOD</b> Convertir a BCD	200	122	38/NA	34.06/NA	Cuando las condiciones del renglón son verdaderas, la instrucción TOD convierte el valor fuente a BCD y lo almacena en el registro matemático o el destino.

Mnemónico de instrucción y nombre	Tiempos de ejecución (μs)/ Coma flotante (μs) <sup>①</sup>				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>FRD</b> Convertir de BCD	223	136	31/NA	23.88/NA	Cuando las condiciones del renglón son verdaderas, la instrucción FRD convierte un valor BCD en el registro matemático o la fuente a un entero y lo almacena en el destino.
<b>DCD</b> Decodif	80	50	10/NA	8.88/NA	Cuando las condiciones del renglón son verdaderas, la instrucción DCD decodifica el valor de 4 bits (0 a 16), activando el bit correspondiente en el destino de 16 bits.
<b>SQR</b> Raíz cuadrada	NA	162	32/70.00	28.8/18.87	Cuando las condiciones del renglón son verdaderas, la instrucción SQR calcula la raíz cuadrada de la fuente y coloca el resultado entero en el destino.
<b>SCL</b> Escalado	NA	480	32/NA	33.06/NA	Cuando las condiciones del renglón son verdaderas, la instrucción SCL multiplica la fuente por una velocidad especificada. El resultado se añade a un valor de desplazamiento y se coloca en el destino.

① Los tiempos de coma flotante se aplican a los procesadores SLC 5/03 OS301 y SLC 5/04 OS400.

NA (No Aplicable)

### Instrucción proporcional integral derivada

Mnemónico de instrucción y nombre	Tiempos de ejec. (μs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>PID</b> Proporcional integral derivada	NA	3600	272	169.82	Esta instrucción se usa para controlar propiedades físicas tales como temperatura, presión, nivel de líquido o velocidad de flujo de bucles del proceso.

NA (No Aplicable)

### Instrucciones de transferencia y lógicas

Mnemónico de instrucción y nombre	Tiempos de ejecución (μs)/ Coma flotante(μs) <sup>①</sup>				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>MOV</b> Mover	20	14	1.25/12.19	1.12/11.44	Cuando las condiciones del renglón son verdaderas, la instrucción MOV transfiere una copia de la fuente al destino.
<b>MVM</b> Mover c máscara	115	71	19/NA	17.40/NA	Cuando las condiciones del renglón son verdaderas, la instrucción MVM transfiere una copia de la fuente a través de una máscara al destino.
<b>AND</b> And	87	55	1.70/NA	1.5/NA	Cuando las condiciones del renglón son verdaderas, las fuentes A y B de la instrucción AND son intersectadas bit por bit y almacenadas en el destino.

Mnemónico de instrucción y nombre	Tiempos de ejecución (μs)/ Coma flotante(μs) <sup>①</sup>				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>OR</b> O inclusivo	87	55	1.70/NA	1.5/NA	Cuando las condiciones del renglón son verdaderas, las fuentes A y B de la instrucción OR son reunidas lógicamente mediante el símbolo O (OR) bit por bit y almacenadas en el destino.
<b>XOR</b> O exclusivo	87	55	1.70/NA	1.5/NA	Cuando las condiciones del renglón son verdaderas, las fuentes A y B de la instrucción OR son reunidas lógicamente mediante el símbolo O exclusivo (XOR) bit por bit y almacenadas en el destino.
<b>NOT</b> Not	66	42	1.70/NA	1.5/NA	Cuando las condiciones del renglón son verdaderas, la fuente de la instrucción NOT es sometida a la operación lógica NO (NOT) bit por bit y almacenada en el destino.

① Los tiempos de coma flotante se aplican a los procesadores SLC 5/03 OS301 y SLC 5/04 OS400.

NA (No Aplicable)

### Instrucciones Bit Shift, FIFO y LIFO

Mnemónico de instrucción y nombre	Tiempos de ejec. (μs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>BSL</b> Desplaz izquierda					En cada transición de falsa a verdadera, estas instrucciones cargan un bit de datos en un conjunto de bits, desplazan el patrón de datos a través del conjunto y descargan el bit final de datos. La instrucción BSL desplaza datos hacia la izquierda y la instrucción BSR desplaza datos hacia la derecha.
<b>BSR</b> Desplaz derecha	144 + 24 por pala- bra	89 + 14 por pala- bra	50 + 2.30 por pala- bra	31.5 + 2.31 por palabra	
<b>FFL</b> Carga (FFL)	NA	150	58	40.75	La instrucción FFL carga una palabra en una pila FIFO en transiciones sucesivas de falso a verdadero. La instrucción FFU descarga una palabra de la pila en transiciones sucesivas de falso a verdadero. La primera palabra cargada es la primera que se descarga.
<b>FFU</b> Descarga (FFU)	NA	150 + 11 por pala- bra	79 + 2.20 por palabra	60 + 2 por palabra	
<b>LFL</b> Carga (LFL)	NA	150	58	40.7	La instrucción LFL carga una palabra en una pila LIFO en transiciones sucesivas de falso a verdadero. La instrucción LFU descarga una palabra de la pila en transiciones sucesivas de falso a verdadero. La última palabra cargada es la primera en ser descargada.
<b>LFU</b> Descarga (LFU)	NA	180	66	34.7	

NA (No Aplicable)

### Instrucciones del secuenciador

Mnemónico de instrucción y nombre	Tiempos de ejec. (µs)				Función – Instrucciones de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>SQO</b> Secuenciador salid	225	137	70	44.1	En transiciones sucesivas de falso a verdadero, la instrucción SQO transfiere un paso a través del archivo secuenciador programado, transfiriendo datos de paso a través de una máscara a una palabra de destino.
<b>SQC</b> Secuenciador comp	225	137	60	33.2	En transiciones sucesivas de falso a verdadero, la instrucción SQC transfiere un paso a través del archivo secuenciador programado, comparando los datos a través de una máscara a una palabra o archivo fuente para determinar la igualdad.
<b>SQL</b> Carga secuenciador	NA	135	56	33.2	En transiciones sucesivas de falso a verdadero, la instrucción SQL transfiere un paso a través del archivo secuenciador, cargando una palabra de datos fuente en el elemento actual del archivo secuenciador.

NA (No Aplicable)

### Instrucciones de control

Mnemónico de instrucción y nombre	Tiempos de ejec. (µs)				Función – Instrucciones condicionales o de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>JMP</b> Saltar a etiqueta	38	23	44.45	37.44	Instrucción de salida. Cuando las condiciones del renglón son verdaderas, la instrucción JMP hace que la exploración del programa salte hacia adelante o hacia atrás a la instrucción LBL correspondiente.
<b>LBL</b> Etiqueta	2	4	0.25	0.18	Este es el objeto de la instrucción JMP numerada correspondientemente.
<b>JSR</b> Saltar a subrutina	46	28	131.0	112.0	Instrucción de salida. Cuando las condiciones del renglón son verdaderas, la instrucción JSR hace que el procesador salte al archivo de subrutina receptor.
<b>SBR</b> Subrutina	2	4	0.25	0.18	Se coloca como la primera instrucción en un archivo de subrutina. Identifica el archivo de subrutina.
<b>RET</b> Regresar de subrutina	34	20	23	20.0	Instrucción de salida, se coloca en subrutina. Cuando las condiciones del renglón son verdaderas, la instrucción RET hace que el procesador continúe la ejecución del programa en el archivo del programa principal o en el archivo de subrutina previo.
<b>MCR</b> Reset control maestro	10	6	4	3.0	Instrucción de salida. Se usa en pares para inhabilitar o habilitar una zona dentro de un programa de escalera.



Mnemónico de instrucción y nombre	Tiempos de ejec. (µs)				Función – Instrucciones condicionales o de salida
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	
<b>TND</b> Fin temporal	32	22	12	13.05	Instrucción de salida. Cuando las condiciones del renglón son verdaderas, la instrucción TND detiene la exploración del programa, actualiza las E/S y continúa explorando en el renglón 0 del archivo del programa principal.
<b>SUS</b> Suspend	12	7	12	10.31	Instrucción de salida, se usa para localizar y corregir fallos. Cuando las condiciones del renglón son verdaderas, la instrucción SUS coloca el controlador en el modo de suspensión inactividad. El número ID de suspensión se coloca en la palabra S:7 y el número del archivo de programa se coloca en S:8.

### Instrucciones ASCII<sup>①</sup>

Mnemónico de instrucción y nombre	Tiempos de ejecución (µs)		Función – Instrucciones de salida
	SLC 5/03	SLC 5/04	
<b>ABL</b> Prueba de línea de buffer	129.9	156.0	Determina el número de caracteres en el buffer, hasta e incluso los caracteres de final de línea (terminación)
<b>ACB</b> Número de caracteres en buffer	140.7	131.0	Determina el total de caracteres en el buffer.
<b>ACI</b> Cadena a entero	86.62	56.0	Convierte una cadena ASCII a un valor entero.
<b>ACL</b> Buffer ASCII limpio, recepción y/o envío	367.5	332.8	Borra el buffer ASCII.
<b>ACN</b> Concatenación cadena	69.4 + 2.1 por caracter	56 + 2.5 por caracter	Combina dos cadenas usando cadenas ASCII como operandos.
<b>AEX</b> Extracto cadena	56.2 + 4.7 por caracter	43.4 + 4 por caracter	Crea una nueva cadena tomando una porción de una cadena existente y enlazándola a una nueva cadena.
<b>AHL</b> Líneas de comunicación ASCII	138.7	115.1	Establece o restablece el terminal de datos RS-232 listo y solicita al emisor líneas de control de comunicación para el módem.
<b>AIC</b> Entero a cadena	103.4	110.0	Convierte un valor entero a una cadena ASCII.
<b>ARD</b> Caracteres de lectura ASCII	181.8	151.0	Lee caracteres desde el buffer y los almacena en una cadena.
<b>ARL</b> Línea de lectura ASCII	190.0	156.0	Lee caracteres desde el buffer hasta e incluyendo los caracteres de final de línea y los almacena en una cadena.
<b>ASC</b> Búsqueda de cadena	53.4 + 1.8 por caracter	43.5 + 2.5 por caracter	Busca en una cadena existente la ocurrencia de una cadena fuente.
<b>ASR</b> Comparación de cadena ASCII	49.69	43.5	Compara dos cadenas ASCII.
<b>AWA</b> Escritura y añadido ASCII	365.5	307.8	Agrega los dos conjuntos de caracteres añadidos desde el menú de configuración ASCII.
<b>AWT</b> Escritura ASCII	263.8	217.3	Escribe caracteres desde una cadena fuente a un dispositivo de visualización.

<sup>①</sup> Sólo los procesadores SLC 5/03 Serie C OS301 y SLC 5/04 OS400 usan estas instrucciones.

## Servicios de soporte de Allen-Bradley

En el ambiente competitivo de hoy, cuando usted compra un producto, usted espera que ese producto satisfaga sus necesidades. También espera que el fabricante de ese producto lo respalde con la clase de servicio al cliente y soporte de productos que probarán que usted hizo una buena compra.

Como los diseñadores y fabricantes de su equipo industrial de control automatizado, Allen-Bradley tiene intereses invertidos en su completa satisfacción con nuestros productos y servicios.

Allen-Bradley ofrece servicios de soporte a nivel mundial, con 75 oficinas de ventas/servicios de soporte, 512 distribuidores autorizados y 260 integradores de sistemas autorizados ubicados en todos los Estados Unidos, además de los representantes de Allen-Bradley en los principales países del mundo.

Comuníquese con su representante local de Allen-Bradley para:

- ventas y pedidos de servicio de soporte
- formación técnica sobre productos
- servicios de soporte de la garantía
- acuerdos de servicios de soporte

## Especificaciones

La siguiente tabla resume las especificaciones detalladas para el procesador de la familia SLC 500:

Especificación	SLC 5/01 (1747-L511, -L514)	SLC 5/02 (1747-L524)	SLC 5/03 (1747-L532)	SLC 5/04 (1747-L542)
Memoria del programa	1 K o 4 K instrucciones	4 K instrucciones	12 K palabras	20 K palabras
Almacenamiento adicional para datos	0	0	hasta 4 K palabras	hasta 4 K palabras
Capacidad de E/S	256 discretas	480 discretas	960 discretas	960 discretas
Chasis/ranuras máx.	3/30	3/30	3/30	3/30
RAM estándar	Condensador – 2 semanas <sup>①</sup> Batería de litio – 2 años <sup>②</sup>	Batería de litio – 2 años	Batería de litio – 2 años	Batería de litio – 2 años
Opciones de memoria de reserva	EEPROM o UVPRM	EEPROM o UVPRM	EPROM Flash	EPROM flash
Indicadores LED	RUN, FAULT, FORCED I/O, BATTERY LOW	RUN, FAULT, FORCED I/O, BATTERY LOW, COMM.	RUN, FAULT, FORCED I/O, BATTERY LOW, DH485, RS232	RUN, FAULT, FORCED I/O, BATTERY LOW, DH+, RS232
Programación	APS o HHT	APS o HHT	APS	APS
Instrucciones de programación	52	71	85	85
Tiempo de exploración típica <sup>③</sup>	8 ms/K	4.8 ms/K	1 ms/K	0.9 ms/K
Ejecución de bits (XIC)	4 microsegundos	2.4 microsegundos	0.44 microsegundos	0.37 microsegundos

<sup>①</sup> Para el L511 solamente, el capacitor de reserva tiene una capacidad nominal de 35°C (95°F).

<sup>②</sup> La batería de litio es opcional para el L511; estándar para el L514.

<sup>③</sup> Los tiempos de exploración son típicos para un programa de lógica de escalera de 1 k que consta de lógica de escalera simple y servicio de comunicación. Los tiempos de exploración dependen del tamaño de su programa, las instrucciones usadas y el protocolo comunicación.

La siguiente tabla resume las opciones de comunicación para la familia de procesadores SLC 500.

Comunicación	Tipo de procesador			
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04
DH-485	(recibe)	(recibe o inicia)	(recibe o inicia)	(recibe o inicia)
RS-232 (DF1 Full o Half-Duplex esclavo, DH-485, o ASCII)	• <sup>①</sup>	• <sup>①</sup>	•	•
Data Highway Plus	• <sup>②③</sup>	• <sup>②③</sup>	• <sup>②</sup>	•

① Se requiere un módulo 1747-PIC cuando se hace conexión al canal DH-485.

② Se requiere un 1785-KA5.

③ La recepción se efectúa sólo a través del 1785-KA5.

La siguiente tabla resume las especificaciones generales para la familia de procesadores SLC 500:

Especificación	Procesador
Carga de fuente de alimentación a 5 VCC	350 mA para compacto, SLC 5/01 y SLC 5/02
	500 mA para el SLC 5/03
	1.0 A para el SLC 5/04
Carga de fuente de alimentación a 24 VCC	105 mA para compacto, SLC 5/01 y SLC 5/02
	175 mA para el SLC 5/03
	200 mA para el SLC 5/04
Tiempo de retención de exploración de programa después de pérdida de potencia	20 milisegundos a 3 segundos (dependiendo de carga de fuente de alimentación) 30 Gs
Precisión de reloj/calendario (aplicable sólo a procesadores SLC 5/03 y SLC 5/04)	+ o - 54 sec/mes @ 25°C (77°F) + o - 81 sec/mes @ 60°C (140°F)
Inmunidad contra ruido	Estándar NEMA ICS 2-230
Vibración	Desplazamiento: 0.015 pulgada, pico a pico a 5-57 Hz
	Aceleración: 2.5 Gs a 57-2000 Hz
Choque (operativo)	30 Gs
Capacidad nominal de temperatura ambiental	De operación: 0 a + 60°C (32°F a 140°F) De almacenamiento: -40°C a 85°C (-40°F a 185°F)
Humedad	5 a 95% sin condensación
Certificación	Lista de UL/ Aprobación de CSA Clase 1, Grupos A, B, C o D, División 2

SLC 500, SLC 5/01, SLC 5/02, SLC 5/03, SLC 5/04, Data Highway Plus, PanelView, PLC-5 y PLC-5/250 son marcas comerciales de Allen-Bradley Company, Inc.  
PLC-2 y PLC-3 son marcas registradas de Allen-Bradley Company, Inc.



Allen-Bradley ha estado ayudando a sus clientes a mejorar la productividad y la calidad durante 90 años. Diseñamos, fabricamos y brindamos servicio a una amplia variedad de productos de control y automatización en todo el mundo. Estos productos incluyen procesadores lógicos, dispositivos de control de movimiento y potencia, interfaces de operador-máquina, detectores y programas. Allen-Bradley es una subsidiaria de Rockwell International, una de las principales empresas de tecnología del mundo.

Con oficinas en las principales ciudades del mundo.



Alemania • Arabia Saudita • Argelia • Argentina • Australia • Austria • Bahrein • Bélgica • Brasil • Bulgaria • Canadá • Chile • Chipre • Colombia • Corea • Costa Rica • Croacia • Dinamarca • Ecuador • Egipto • El Salvador • Emiratos Arabes Unidos • Eslovenia • España • Estados Unidos • Finlandia • Francia • Grecia • Guatemala • Holanda • Honduras • Hong Kong • Hungría • India • Indonesia • Irlanda • Islandia • Israel • Italia • Jamaica • Japón • Jordania • Katar • Kuwait • Las Filipinas • Libano • Malasia • México • Myanmar • Noruega • Nueva Zelanda • Omán • Pakistán • Perú • Polonia • Portugal • Puerto Rico • Reino Unido • República Checa • República de Eslovaquia • República de Sudáfrica • República Popular China • Rumania • Rusia-CIS • Singapur • Suiza • Taiwan • Tailandia • Turquía • Uruguay • Venezuela • Vietnam • Yugoslavia

**Sede mundial:** Allen-Bradley, 1201 South Second Street, Milwaukee, WI 53204 EE.UU. Tel: (1) 414 382-2000, Fax: (1) 414 382-4444

**Sede Europa:** Allen-Bradley, Robert-Bosch-Straße 5, 63303 Dreieich, Alemania. Tel: (49) 6103 379733, Fax: (49) 6103 379731

**Sede España:** Allen-Bradley (España) S.A., Avda Gran Vía 8-10, 08902 L'Hospitalet de Llobregat, Barcelona. Tel: (34) 3 331 70 04, Fax: (34) 3 331 79 62

**Oficinas de Ventas:** – **Madrid:** Sector Foresta, 40 - 1º, 28760 Tres Cantos, Madrid. Tel: (34) 1 803 89 77, Fax: (34) 1 803 51 99

**Valencia:** Vives Liern. 3, 1ºB, 46007 Valencia. Tel: (34) 6 341 91 02, Fax: (34) 6 341 56 44

**Bilbao:** Villa de Plencia, 4 Antiguo Golf, 48930 Las Arenas-Getxo, Vizcaya. Tel: (34) 4 480 16 81, Fax: (34) 4 480 09 16