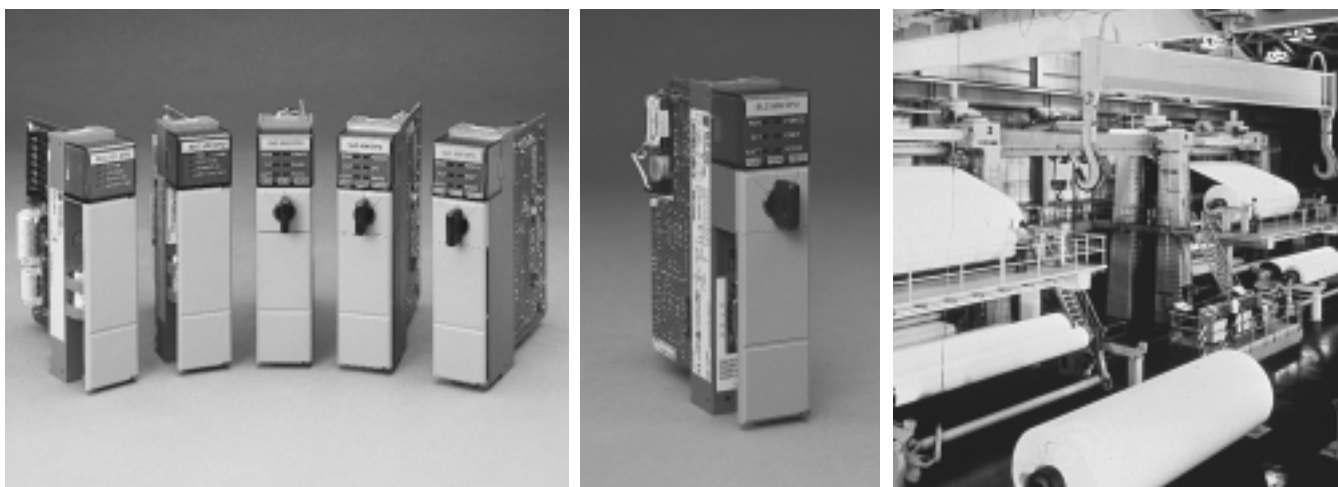




Processori SLC 500™ basati su chassis

(Numeri di catalogo 1747-L511, -L514, -L524, -L531, -L532, -L541, -L542, -L543, -L551, -L552, -L553)

Specifiche del prodotto



La linea dei prodotti SLC 500 consente di configurare il sistema di controllo adatto per le vostre esigenze. Offriamo infatti chassis di quattro dimensioni diverse, cinque alimentatori, undici processori, un'ampia gamma di moduli I/O, opzioni di comunicazione flessibili e opzioni per la programmazione e per l'interfaccia operatore.

La famiglia SLC 500 di controllori programmabili si è ampliata per soddisfare una gamma più vasta di applicazioni. Dal settore imballaggio e la movimentazione dei materiali ad alta velocità alle applicazioni avanzate del controllo del processo, l'Allen-Bradley offre il processore più adatto.

I processori SLC 5/03™, SLC 5/04™ e SLC 5/05™ offrono le caratteristiche dei PLC ad alto livello. Gli SLC 500 forniscono un'ampia gamma di opzioni per la comunicazione, tra cui DH-485, RS-232, DH+™ e Ethernet™. L'accresciuto supporto di istruzioni ASCII, di matematica a virgola mobile e di indirizzamento indiretto, consentono di ampliare le possibilità di applicazione.

Allen-Bradley

Caratteristiche e vantaggi

Supporta una memoria utente da 1K a 64K. Grazie a questa ampia gamma di memoria utente, i processori modulari SLC 500 possono essere usati in una grande varietà di applicazioni.

Supporta una varietà di moduli di ingresso e di uscita. Il sistema I/O modulare 1746 dispone di più di 60 tipi di moduli, permettendo di personalizzare la soluzione di controllo per soddisfare le esigenze applicative.

Supporta configurazioni I/O fino a 3 chassis (30 slot I/O locali).

Fornisce la flessibilità di espandere la capacità I/O secondo le necessità.

Supporta I/O remoto e DeviceNet. I processori SLC 5/02 e successivi supportano fino a 4096 ingressi discreti e 4096 uscite discrete che possono essere una combinazione di I/O locali o remoti e di I/O su DeviceNet.

Fornisce tempi di risposta migliori. I processori modulari SLC 500 forniscono tempi di risposta complessivamente più veloci, garantendo risposte veloci in applicazioni ad alta velocità.

Supporta la comunicazione Ethernet. I processori SLC 5/05 supportano la comunicazione Ethernet a 10 Mbps ed utilizzano il protocollo TCP/IP. Il canale Ethernet 10Base-T consente un collegamento economico alla rete Ethernet esistente.

Supporta la comunicazione Data Highway Plus™ (DH+). Il processore SLC 5/04 consente la comunicazione e l'integrazione industriale in una rete PLC-5 Allen-Bradley®.

Supporta la comunicazione DH-485. La comunicazione su rete DH-485 è disponibile su ogni processore per cui i costi di comunicazione del sistema sono ridotti.

Dispone di un secondo canale per la comunicazione RS-232 con i processori SLC 5/03, SLC 5/04 e SLC 5/05. In questo modo è possibile:

- chiamare per un monitoraggio e una programmazione remoti
- comunicare via rete con modem per applicazioni RTU master/slave SCADA
- un collegamento alternativo per le interfacce operatore liberando la rete peer-to-peer
- una comunicazione diretta con dispositivi ASCII come i decodificatori di codici a barre e le stampanti seriali tramite un gruppo di istruzioni ladder ASCII che semplificano la programmazione.

Garantisce la sicurezza del programma selezionato dall'utente.

L'ampia gamma delle capacità disponibili per la protezione del sistema consente di proteggere i dati dell'utente ed i file di programma dalle modifiche.

Supporta un host di una terza parte in accordo con il programma Encompass dell'Allen-Bradley che permette l'accesso a prodotti e servizi che aumentano le possibilità applicative.

Indice..	pagina
Caratteristiche e vantaggi	2
Panoramica dei processori	3
Throughput del sistema	7
Subroutine di interrupt	8
Opzioni per la comunicazione	9
Opzioni per la protezione del sistema	12
Utilizzi degli I/O	13
Istruzioni per la programmazione	14
Indirizzamento indiretto	22
Caratteristiche tecniche	25
Supporto Allen-Bradley	28

Panoramica dei processori

La linea di prodotti dei processori SLC 500 dispone di cinque tipi di processori da chassis.



Processore SLC 5/01™ (Numero di catalogo 1747-L511 o 1747-L514)

Il processore SLC 5/01 ha il gruppo di istruzioni del controllore compatto SLC 500 in una configurazione modulare dell'hardware. Il processore SLC 5/01 consente:

- due scelte per la memoria di programma – 1K o 4K istruzioni
- un controllo di un massimo di 3840 punti di ingresso e di uscita
- istruzioni potenti per la programmazione in logica ladder
- subroutine
- un canale di comunicazione DH-485 (risposta di comunicazione peer-to-peer solamente ai comandi messaggio)
- condensatore backup del capacitore per -L511; backup della batteria tampone per l'-L514



Processore SLC 5/02™ (numero di catalogo 1747-L524)

Il processore SLC 5/02 dispone di istruzioni aggiuntive, diagnostica più potente, tempi di risposta più veloci ed opzioni ulteriori per la comunicazione peer-to-peer; aumentando così le caratteristiche dell'SLC 5/01. Il processore SLC 5/02 dispone di:

- memoria di programma di 4K di istruzioni
- controllo di un massimo di 4096 punti di ingresso e di uscita
- PID – usato per effettuare un controllo del processo ad anello chiuso
- indirizzamento indicizzato
- possibilità di interrupt
- routine utente di errore
- possibilità di gestire funzioni matematiche a 32 bit con segno
- canale di comunicazione DH-485 incorporato (avvio della comunicazione peer-to-peer)
- RAM con batteria tampone

Allen-Bradley



Processore SLC 5/03 (Numero di catalogo 1747-L531 e 1747-L532)

Il processore SLC 5/03 aumenta in modo significativo le prestazioni fornendo tempi di risposta del sistema di 1 ms per un programma utente tipico di 1K. Adesso applicazioni come l'imballaggio, la classificazione e la movimentazione dei materiali ad alta velocità sono più economiche. Con l'aggiunta dell'editing online, il processore SLC 5/03 presenta una soluzione positiva per l'applicazione nei processi. Un canale RS-232 incorporato permette la flessibilità di collegamento con dispositivi intelligenti esterni senza la necessità di moduli addizionali. Il processore SLC 5/03 dispone di:

- memoria di programma di 8K o 16K
- controllo di un massimo di 4096 punti di ingresso e di uscita
- programmazione online (include l'editing in funzionamento)
- canale DH-485 incorporato
- canale RS-232 incorporato, che supporta:
 - DF1 Full-Duplex per la comunicazione da punto a punto, remota tramite un modem o un collegamento diretto ai dispositivi di programmazione o di interfaccia operatore. (Per un collegamento diretto, usare un cavo 1747-CP3).
 - DF1 Half-Duplex Master/Slave per comunicazione del tipo SCADA (da un punto a molti punti)
 - DH-485 (serve da secondo canale DH-485. Per collegarsi alla rete DH-485, usare un 1761-NET-AIC con un cavo 1747-CP3).
 - I/O ASCII per il collegamento con altri dispositivi ASCII, come lettori di codici a barre, stampanti seriali e bilance
- passthru I/O remoto
- orologio/calendario in tempo reale incorporato
- Selectable Timed Interrupt (Interrupt temporizzato selezionabile) (STI) 2 ms
- Discrete Input Interrupt (Interrupt da ingressi discreti) (DII) 0,50 ms
- funzioni matematiche avanzate – trigonometriche, PID, esponenziali, virgola mobile e istruzione di calcolo
- indirizzamento indiretto
- la PROM flash permette gli aggiornamenti del firmware senza cambiare fisicamente le EPROM
- disponibile modulo di memoria EPROM flash opzionale
- selettore a chiave – RUN, REMote, PROGRAM (azzeramento errori)
- RAM con batteria tampone



Processore SLC 5/04 (Numero di catalogo 1747-L541, -L542 o -L543)

Il processore SLC 5/04 offre la funzionalità di base del processore SLC 5/03 oltre alla comunicazione DH+. La comunicazione tramite DH+ ha luogo da tre a dodici volte più velocemente della comunicazione DH-485 fornendo migliori livelli di prestazioni. Inoltre, il processore SLC 5/04 gira circa il 15% più velocemente del processore SLC 5/03. Il processore SLC 5/04 offre:

- memoria di programma di 16K, 32K o 64K
- prestazioni ad alta velocità – tipicamente 0,90 ms/K
- controllo di un massimo di 4096 di ingresso e di uscita
- programmazione online (include l'editing in funzionamento)
- canale DH+ incorporato che supporta:
 - comunicazione ad alta velocità (57,6K, 115,2K e 230,4K)
 - comunicazione a messaggi con processori SLC 500, PLC-2[®], PLC-5[®] e PLC-5/250
- canale RS-232 incorporato che supporta:
 - DF1 Full-Duplex per comunicazione da punto a punto; remota via modem o in collegamento diretto con dispositivi di programmazione e di interfaccia operatore (per una comunicazione diretta usare un cavo 1747-CP3).
 - DF1 Half-Duplex Master/Slave per la comunicazione di tipo SCADA (da punto a molti punti)
 - DH-485 (utilizzare un cavo 1761-NET-AIC con un cavo 1747-CP3 per il collegamento con la rete DH-485).
 - I/O ASCII per il collegamento ad altri dispositivi ASCII, come lettori a codice a barre, stampanti seriali e bilance.
- passaggio da canale a canale (da DH+ a DH-485) ai dispositivi di interfaccia operatore
- passaggio da canale a canale (da DF1 Full-Duplex a DH+) (OS401 e successivi)
- passaggio I/O remoto
- orologio/calendario in tempo reale incorporato
- Selectable Timed Interrupt (STI) 1 ms
- Discrete Input Interrupt (DII) 0,50 ms
- funzioni matematiche avanzate – trigonometriche, PID, esponenziali, virgola mobile e istruzione di calcolo
- indirizzamento indiretto
- la PROM flash permette gli aggiornamenti del firmware senza cambiare fisicamente le EPROM
- disponibile modulo di memoria EPROM flash opzionale
- selettore a chiave – RUN, REMote, PROGram (azzeramento errori)
- RAM con batteria tampone

Allen-Bradley

Processore SLC 5/05 (Numero di catalogo 1747-L551, -L552 o -L553)

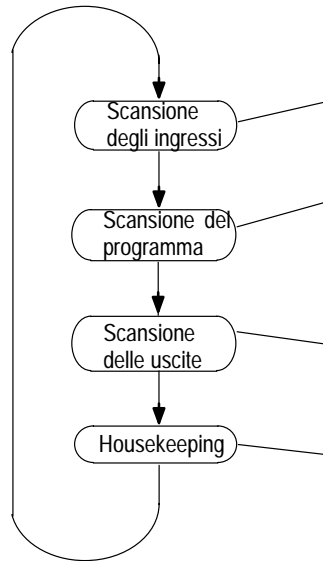


Il processore SLC 5/05 offre funzioni identiche a quelle del processore SLC 5/04 con le comunicazioni Ethernet standard invece delle comunicazioni DH+. La comunicazione Ethernet ha luogo a 10 Mbps, e fornisce una rete ad alte prestazioni per il caricamento/scaricamento dei programmi, l'editing on line e la trasmissione di messaggi peer-to-peer. Inoltre, il processore SLC 5/05 gira alla stessa velocità del processore SLC 5/04. La varietà dei tipi di memoria consente di soddisfare le necessità applicative. L'SLC 5/05 offre:

- memorie di programma di 16K, 32K o 64K
- prestazioni ad alta velocità – tipicamente 0,90 ms/K
- controllo di un massimo di 4096 punti di ingresso e di uscita
- programmazione online (include l'editing in funzionamento)
- canale Ethernet 10Base-T, che supporta:
 - la comunicazione via computer ad alta velocità utilizzando il TCP/IP
 - comunicazione a messaggi con processori SLC 5/05, PLC-5 e PLC-5/250, il modulo di interfaccia Ethernet 1785-ENET e il ponte Ethernet 1756-ENET
 - SNMP per la gestione di una rete standard Ethernet
 - BOOTP per l'assegnazione dell'indirizzo dinamico IP opzionale
- canale RS-232 incorporato che supporta:
 - DF1 Full-Duplex per la comunicazione da punto a punto, remota tramite un modem o in collegamento diretto ai dispositivi di programmazione o di interfaccia operatore. (Per un collegamento diretto, usare un cavo 1747-CP3).
 - DF1 Half-Duplex Master/Slave per comunicazione del tipo SCADA (da un punto a molti punti)
 - DH-485 (utilizzare un cavo 1761-NET-AIC con un cavo 1747-CP3 per il collegamento con la rete DH-485).
 - I/O ASCII per il collegamento con altri dispositivi ASCII, come lettori di codici a barre, stampanti seriali e bilance
- passaggio I/O remoto
- orologio/calendario in tempo reale incorporato
- Selectable Timed Interrupt (STI) 1 ms
- Discrete Input Interrupt (DII) 0,50 ms
- funzioni matematiche avanzate – trigonometriche, PID, esponenziali, virgola mobile e istruzione di calcolo
- indirizzamento indiretto
- indirizzamento ASCII logico
- la PROM flash permette gli aggiornamenti del firmware senza cambiare fisicamente le EPROM
- disponibile modulo di memoria EPROM flash e opzionale
- selettore a chiave – RUN, REMote, PROGram (azzeramento errori)
- RAM con batteria tampone

Throughput del sistema

Quando l'applicazione richiede un'elaborazione ad alta velocità, non sono sufficienti solo istruzioni o tempi di scansione veloci. E' necessaria una certa velocità da quando viene letto un ingresso ed il momento in cui viene avviata un'uscita. I processori SLC 500 migliorano le prestazioni di ogni fase del tempo di risposta del sistema, dalla scansione degli ingressi e delle uscite, alla scansione del programma e alle funzioni della gestione interna.



Durante queste parti del ciclo operativo:

Lo stato On/Off ed i livelli dei segnali dei dispositivi di ingresso vengono letti dai moduli di ingresso e scritti nella tabella immagine degli ingressi.

- Lo stato dei contatti nel programma è determinato dalle tabelle I/O.
- Vengono eseguite le istruzioni.
- Il nuovo stato delle bobine di uscita e dei registri sono scritti nella tabella immagine delle uscite.

Lo stato On/Off ed i livelli dei segnali nella tabella immagine delle uscite vengono inviati ai moduli di uscita per accendere o spegnere i dispositivi.

Si verificano la comunicazione con i programmatori e gli altri dispositivi della rete, l'housekeeping interna, come l'aggiornamento della base tempi e del file di stato e l'effettuazione della pre scansione del programma.

Subroutine di interrupt

Le seguenti subroutine di interrupt consentono di fornire risposte predeterminate a eventi speciali in un'applicazione.

Interrupt temporizzato selezionabile

Questa funzione consente di interrompere automaticamente la scansione del processore sulla base di un intervallo di tempo, per sottoporre a scansione un determinato file di subroutine. Quando si usa un processore SLC 5/02, la base dati del Selectable Timed Interrupt (STI) può essere regolata con incrementi di 10 ms. Il tempo base per i processori SLC 5/03, SLC 5/04 e SLC 5/05 può essere regolato con incrementi di 1 ms. Il processore SLC 5/03 inizia con un STI da 2 ms ed i processori SLC 5/04 e SLC 5/05 iniziano con un STI da 1 ms.

Interrupt da ingressi discreti

Usare l'interrupt da ingressi discreti (Discrete Input Interrupt) (DII) per applicazioni di controllo ad alta velocità o per qualsiasi applicazione che deve rispondere velocemente ad un evento. Questa funzione consente al processore di eseguire una subroutine ladder quando lo schema dei bit di ingresso di una scheda I/O discreta corrisponde ad un valore di confronto programmato. L'interrupt da ingressi discreti viene esaminato ogni 100 µs in modo asincrono rispetto alla scansione del programma ladder. E' possibile specificare anche il numero di conteggi (corrispondenze) necessari prima dell'esecuzione della subroutine.

Interrupt ad evento I/O

Questa funzione consente al modulo 1746-BAS (BASIC) di interrompere il ciclo di funzionamento normale del processore per sottoporre a scansione un certo file di subroutine. Usare questo interrupt con processori SLC 5/02, SLC 5/03, SLC 5/04 e SLC 5/05.

Opzioni per la comunicazione

I processori SLC 500 supportano diversi tipi di opzioni per la comunicazione. La seguente sezione descrive i collegamenti fisici disponibili e le opzioni di protocollo usati dai processori SLC 500.

Opzioni per il collegamento fisico

Il canale Ethernet (10Base-T) offre:

- velocità di comunicazione di 10 Mbps
- connettore ISO/IEC 8802-3STD 802.3 (RJ45) per supporto 10Base-T
- protocollo di comunicazione TCP/IP
- isolamento incorporato

Il canale Data Highway Plus (DH+) offre:

- velocità di comunicazione di 57,6K, 115,2K e 230,4K baud
- massima lunghezza rete di 3048 m (10.000 ft) a 57,6K baud
- collegamento con cavo Belden 9463 (guaina blu) tra nodi (collegamento a margherita)
- isolamento incorporato

Il canale DH-485 offre:

- velocità di comunicazione configurabile fino a 19,2K baud
- isolamento elettrico tramite 1747-AIC o 1761-NET-AIC
- massima lunghezza rete di 1219m (4000 ft)
- specifiche elettriche RS-485
- collegamento con cavo Belden 9842 o Belden 3106A tra nodi (collegamento a margherita)

Il canale RS-232 offre:

- velocità di comunicazione fino a 19,2K baud (38,4K baud SLC 5/05)
- massima distanza tra i dispositivi di 15,24 m (50 ft)
- specifiche elettriche RS-232C (EIA-232)
- supporto modem
- isolamento incorporato

Allen-Bradley

La tabella seguente riassume i collegamenti dei canali del processore SLC 500.

Processore		Canale fisico di comunicazione			
		DH-485	RS-232	DH+	Ethernet
SLC 5/01		Protocollo DH-485			
SLC 5/02		Protocollo DH-485			
SLC 5/03	Canale 0		Protocolli DH-485, ^① DF1 Full-Duplex, DF1 Half-Duplex Master/Slave e ASCII		
	Canale 1	Protocollo DH-485			
SLC 5/04	Canale 0		Protocolli DH-485, ^① DF1 Full-Duplex, DF1 Half-Duplex Master/Slave e ASCII		
	Canale 1			Protocollo DH+	
SLC 5/05	Canale 0		Protocolli DH-485, ^① DF1 Full-Duplex, DF1 Half-Duplex Master/Slave e ASCII		
	Canale 1				Protocollo Ethernet TCP/IP

^① Quando ci si collega ad una rete DH-485 è necessario un 1761-NET-AIC (o 1747-AIC).

Opzioni di protocollo

Protocollo Ethernet TCP/IP

Ethernet standard, che utilizza il protocollo TCP/IP, usato come rete principale in molti uffici ed industrie. Ethernet è una rete locale che permette la comunicazione tra vari dispositivi a 10 Mbps. Questa rete offre le stesse capacità delle reti DH+ o DH-485 oltre:

- al supporto SNMP per la gestione della rete Ethernet
- alla configurazione dinamica opzionale degli indirizzi IP utilizzando l'utility BOOTP
- alla velocità dati Ethernet SLC 5/05 fino a 40 volte più veloce della comunicazione a messaggi DH+ per l'SLC 5/04
- la capacità di comunicare con tutti i file dati SLC 5/05
- un numero molto più grande di nodi su un'unica rete in confronto a DH-485 (32) e DH+ (64)

Protocollo Data Highway Plus (DH+)

Il protocollo Data Highway Plus viene usato dalla famiglia di processori PLC-5 e dal processore SLC 5/04. Questo protocollo è simile al DH-485, con l'eccezione che riesce a supportare fino a 64 dispositivi (nodi) e supporta velocità (baud) di comunicazione più alta.

Protocollo DH-485

I processori SLC 500 hanno un canale DH-485 che supporta la rete di comunicazione DH-485. Questa rete è un protocollo di rete multi-master, a passaggio di token, in grado di supportare fino a 32 dispositivi (nodi). Questo protocollo consente:

- il monitoraggio dei dati e dello stato del processore, insieme al caricamento ed allo scaricamento di un qualsiasi dispositivo sulla rete da una locazione
- ai processori SLC di scambiarsi dati (comunicazione peer-to-peer)
- ai dispositivi di interfaccia operatore sulla rete di accedere ai dati provenienti da qualsiasi processore SLC sulla rete

Protocollo DF1 Full-Duplex

Il protocollo DF1 Full-Duplex (chiamato anche DF1 da punto a punto) consente a due dispositivi di comunicare contemporaneamente l'uno con l'altro. Questo protocollo consente:

- la trasmissione di informazioni mediante modem (collegamenti a commutazione, linea dedicata, radio o su collegamento diretto)
- la comunicazione tra i prodotti Allen-Bradley e quelli di terze parti

Protocollo DF1 Half-Duplex (Master e Slave)

Il protocollo DF1 Half-Duplex forma una rete multi-drop master/slave multipli in grado di supportare un massimo di 255 dispositivi (nodi). Questo protocollo offre supporto modem ed è ideale per applicazioni SCADA (Supervisory Control and Data Acquisition, Acquisizione Dati e Controllo di Supervisione) grazie alle capacità della rete.

Protocollo ASCII

Il protocollo ASCII consente un collegamento con altri dispositivi ASCII, come lettori a codice a barre, bilance, stampanti seriali ed altri dispositivi intelligenti.

Allen-Bradley

Opzioni per la protezione del sistema

La famiglia di processori SLC 500 dispone di un certo numero di funzioni di sicurezza hardware e software che consentono di proteggere il sistema da modifiche non autorizzate del programma o dei file dati. I diversi tipi di protezione sono:

Tipi di protezione	SLC 5/01	SLC 5/02	SLC 5/03 SLC 5/04 SLC 5/05
Password	•	•	•
Accesso futuro (blocco OEM)	•	•	•
Proprietario programma	•	•	•
File programma			•
File tabella dati	•	•	•
Sovrascrittura file dati modulo di memoria			•
Confronto programmi modulo di memoria			•
Protezione da scrittura del modulo di memoria			•
Protezione da forzatura			•
Selettore a chiave			•
Protezione del canale di comunicazione			•

Utilizzi di I/O

La famiglia di processori SLC 500 supporta una varietà di moduli I/O, consentendo di soddisfare le esigenze dell'applicazione desiderata. La seguente tabella elenca i vari tipi di moduli I/O e la loro compatibilità con i processori SLC 500.

Modulo I/O	SLC 5/01	SLC 5/02	SLC 5/03 SLC 5/04 SLC 5/05
Ingressi/uscite ca/cc discreti 1746	•	•	•
Ingressi/uscite Isolati Discreti ca/cc 1746sc ^①	•	•	•
Moduli analogici 1746	•	•	•
Moduli analogici 1746sc isolati ^①	•	•	•
Moduli per termocoppia 1746-NT4 e 1746-INT4 e modulo per termocoppia 1746sc-NT8 isolato ^①	•	•	•
Modulo di ingresso RTD 1746-NR4	•	•	•
Modulo scanner I/O remoto 1747-SN		•	•
Modulo scanner DeviceNet 1746-SDN		•	•
Modulo Basic 1746-BAS	•	•	•
Modulo KE 1747-KE DH-485/RS232	•	•	•
Modulo encoder contatore ad alta velocità 1746-HSCE		•	•
Modulo controllore passo passo 1746-HSTP1		•	•
Modulo servocontrollore 1746-HS IMC 110	•	•	•
Modulo servocontrollore 1746-HSRV			•
Modulo di controllo della velocità ad anello aperto 1746-QV		•	•
Modulo per temperatura Barrel 1746-BTM		•	•
Modulo per assi sincronizzati 1746-QS		•	•

^① Venduto e supportato dalla Spectrum Controls, Inc., Bellevue, WA. Per ulteriori informazioni contattare la Spectrum a (206)746-9481.

Istruzioni di programmazione

Con i processori SLC 500 vengono usate le seguenti istruzioni di programmazione. Sono riportati i tempi di esecuzione delle istruzioni (μ s) per i processori quando l'istruzione è Vera e i tempi di esecuzione delle istruzioni (μ s) quando si usa la matematica a virgola mobile e l'istruzione è Vera.

Istruzioni di base

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μ s)				Funzione – Ingresso o uscita Istruzioni condizionali
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
XIC Examine if Closed	4	2,4	0,44	0,37	Istruzione condizionale. Vera quando il bit è attivo (1).
XIO Examine if Open	4	2,4	0,44	0,37	Istruzione condizionale. Vera quando il bit è disattivo (0).
OTE Output Energize	18	11	0,63	0,56	Istruzione di uscita. Vera (1) quando le condizioni precedenti sono vere. Falsa quando le condizioni precedenti diventano false.
OTL Output Latch	19	11	0,63	0,56	Istruzione di uscita. Il bit indirizzato diventa vero (1) quando le condizioni precedenti l'istruzione OTL sono vere. Quando le condizioni passano a false, OTL rimane vera finché il ramo contenente un'istruzione OTU con lo stesso indirizzo passa a vero.
OTU Output Unlatch	19	11	0,63	0,56	Istruzione di uscita. Il bit indirizzato passa a falso (0) quando le condizioni precedenti l'istruzione OTU sono vere. Rimane falso finché il ramo contenente un'istruzione OTL con lo stesso indirizzo passa a vero.
OSR One-Shot Rising	34	20	10,80	9,10	Istruzione condizionale. Rende vero il ramo per una scansione ad ogni passaggio da falso a vero delle condizioni che lo precedono nel ramo.
TON Timer On-Delay	135	83	1,40	1,31	Misura gli intervalli di tempo quando le condizioni che la precedono nel ramo sono vere. Produce un'uscita quando il valore accumulato (conteggio) raggiunge il valore prestabilito.
TOF Timer Off-Delay	140	86	1,40	1,31	Misura gli intervalli di tempo quando le condizioni che la precedono nel ramo sono false. Produce un'uscita quando il valore accumulato (conteggio) raggiunge il valore prestabilito.
RTO Retentive Timer	140	86	1,40	1,31	Questo è un timer On-Delay che mantiene il valore accumulato quando: – le condizioni del ramo diventano false – la modalità passa a programmazione da run o test – il processore perde l'alimentazione – si verifica un errore.
CTU Count Up	111	69	1,40	1,31	Conteggia ogni passaggio da falso a vero delle condizioni che la precedono nel ramo. Produce un'uscita quando il valore accumulato (conteggio) raggiunge il valore prestabilito.
CTD Count Down	111	69	1,40	1,31	Conteggia alla rovescia ogni passaggio da falso a vero delle condizioni che la precedono nel ramo. Produce un'uscita quando il valore accumulato (conteggio) raggiunge il valore prestabilito.
RES Reset	40	26	1,40	1,31	Usata con i temporizzatori ed i contatori. Quando le condizioni che la precedono nel ramo sono vere, l'istruzione RES azzerà il valore accumulato e i bit di controllo del temporizzatore o del contatore.

Istruzioni di confronto

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μ s) / Virgola mobile (μ s) ^{①②}				Funzione – Istruzioni condizionali (Ingresso)
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
EQU Equal	60	38	1,25 / 12,94	1,12 / 12,5	L'istruzione è vera quando sorgente A = sorgente B.
NEQ Not Equal	60	38	1,25 / 13,25	1,12 / 12,18	L'istruzione è vera quando sorgente A \neq sorgente B.
LES Less Than	60	38	1,25 / 13,19	1,12 / 13,94	L'istruzione è vera quando sorgente A < sorgente B.
LEQ Less Than or Equal	60	38	1,25 / 13,19	1,12 / 13,93	L'istruzione è vera quando sorgente A \leq sorgente B.
GRT Greater Than	60	38	1,25 / 14,82	1,12 / 12,62	L'istruzione è vera quando sorgente A > sorgente B.
GEO Greater Than or Equal	60	38	1,25 / 14,81	1,12 / 14,31	L'istruzione è vera quando sorgente A \geq sorgente B.
MEQ Masked Comparison for Equal	75	47	38	22,75	Confronta dati a 16 bit di un indirizzo sorgente con i dati a 16 bit di un indirizzo di riferimento tramite una maschera. Se i valori corrispondono, l'istruzione è vera.
LIM Limit Test	--	45	1,95 / 22,81	1,68 / 20,19	Lo stato vero/falso dell'istruzione dipende da come un valore di verifica risulta rispetto ai limiti alti e bassi specificati.

① I tempi a virgola mobile non si applicano ai processori SLC 5/03 OS300.

② Quando per un'istruzione viene riportato un solo tempo di esecuzione, non si applica la virgola mobile.

Istruzioni matematiche

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μ s) / Virgola mobile (μ s) ^{①②}				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
ADD Add	122	76	1,70 / 38,44	1,50 / 18,22	Quando le condizioni di ramo sono vere, l'istruzione ADD somma la sorgente A alla sorgente B e memorizza il risultato in destinazione.
SUB Subtract	125	77	1,70 / 38,19	1,50 / 19,50	Quando le condizioni del ramo sono vere, l'istruzione SUB sottrae la sorgente B dalla sorgente A e memorizza il risultato in destinazione.
MUL Multiply	230	140	20 / 39,05	17,75 / 21,94	Quando le condizioni del ramo sono vere, l'istruzione MUL moltiplica la sorgente A per la sorgente B e memorizza il risultato in destinazione.
DIV Divide	400	242	23 / 57,56	25,9 / 23,27	Quando le condizioni di ramo sono vere, l'istruzione DIV divide la sorgente A per la sorgente B e memorizza il risultato in destinazione e nel registro matematico.
DDV Double Divide	650	392	33	29,6	Quando le condizioni di ramo sono vere, l'istruzione DDV divide il contenuto del registro matematico per la sorgente e memorizza il risultato in destinazione e nel registro matematico.
NEG Negate	110	68	1,70 / 12,38	1,5 / 11,87	Quando le condizioni del ramo sono vere, l'istruzione NEG cambia il segno della sorgente e lo pone in destinazione.
CLR Chiaro	40	26	1,70 / 6,62	1,5 / 5,94	Quando le condizioni di ramo sono vere, l'istruzione CLR azzerla la destinazione.
SQR Square Root	--	162	32,00 / 70,00	28,8 / 18,87	Quando le condizioni di ramo sono vere, l'istruzione SQR calcola la radice quadrata della sorgente e pone il risultato in destinazione.
SCL Scale	--	480	^④ / 32,00	^④ / 33,06	Quando le condizioni di ramo sono vere, l'istruzione SCL moltiplica la sorgente per un rapporto specificato. Il risultato viene sommato ad un valore di offset e posto in destinazione.
SCP Scale with Parameters	--	--	33,10 / 196,10	29,85 / 94,15	Produce un valore di uscita in scala avente un rapporto lineare tra i valori di ingresso e quelli in scala.
CPT Compute	--	--	^④ / 8,8	^④ / 7,7	Valuta un'espressione e memorizza il risultato in destinazione. Per ottenere il tempo di esecuzione totale per un'istruzione CPT, prendere il tempo di esecuzione CPT più ogni tempo di esecuzione di ogni istruzione matematica aggiuntiva e il numero delle istruzioni matematiche moltiplicate per 3,01. Per esempio, se un'istruzione CPT SLC 5/03 richiama un'istruzione ADD ed una SUB, il calcolo è: $8,8 + 1,70 + 1,70 + 2(3,01) = 18,22$

① I tempi della virgola mobile non si applicano a processori SLC 5/03 OS300.

② Quando per un'istruzione viene elencato solo un tempo di esecuzione, non si applica la virgola mobile.

③ Si applica a processori SLC 5/03 OS302, SLC 5/04 OS401 e SLC 5/05 OS500.

④ I tempi di esecuzione presumono i dati a virgola mobile. Se si usano dati interi con segno, aggiungere 15 microsecondi per tempo di esecuzione dell'istruzione.

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μ s) / Virgola mobile (μ s) ^{①②}				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
SWP Swap	--	--	24 + 13,09 per parola	22,6 + 12,13 per parola	Scambia i byte bassi ed alti di un certo numero di parole in un file di interi di bit, ASCII o di stringhe.
ABS Absolute Value	--	--	9,95 / 5,20	8,60 / 4,35	Calcola il valore assoluto della sorgente e pone il risultato in destinazione.
XPY X to the Power of Y Register/Data	--	--	^④ / 699,30	^④ / 335,10	Eleva un valore alla potenza e memorizza il risultato in destinazione.
LOG Log to the Base 10	--	--	^④ / 390,80	^④ / 54,55	Estrae il logaritmo in base 10 della sorgente e memorizza il risultato in destinazione.
LN Natural Log	--	--	^④ / 392,00	^④ / 51,35	Estrae il logaritmo naturale del valore nella sorgente e lo memorizza in destinazione.
SIN Sine	--	--	^④ / 311,95	^④ / 38,05	Calcola il seno di un numero e memorizza il risultato in destinazione.
COS Cosine	--	--	^④ / 310,90	^④ / 37,20	Calcola il coseno di un numero e memorizza il risultato in destinazione.
TAN Tangent	--	--	^④ / 406,35	^④ / 43,00	Calcola la tangente di un numero e memorizza il risultato in destinazione.
ASN Arc Sine	--	--	^④ / 483,05	^④ / 41,45	Calcola l'arcoseno di un numero e memorizza il risultato (in radianti) in destinazione.
ACS Arc Cosine	--	--	^④ / 510,85	^④ / 51,90	Calcola l'arcocoseno di un numero e memorizza il risultato (in radianti) in destinazione.
ATN Arc Tangent	--	--	^④ / 387,05	^④ / 40,15	Calcola l'arcotangente di un numero e memorizza il risultato (in radianti) in destinazione.

① I tempi a virgola mobile non si applicano ai processori SLC 5/03 OS300.

② Quando per un'istruzione viene elencato un solo tempo di esecuzione, non si applica la virgola mobile.

③ Si applica ai processori SLC 5/03 OS302, SLC 5/04 OS401 e SLC 5/05 OS500.

④ I tempi di esecuzione presumono dati a virgola mobile. Se si usano dati interi con segno, aggiungere 15 microsecondi per tempo di esecuzione dell'istruzione.

Istruzioni per la gestione dei dati

Mnemonico e nome dell'istruzione	Tempi di esecuzione (µs) / Virgola mobile (µs) ^{①②}				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
TOD Convert to BCD	200	122	38	34,06	Quando le condizioni del ramo sono vere, l'istruzione TOD converte il valore di sorgente in BCD e lo memorizza nel registro matematico o in destinazione.
FRD Convert from BCD	223	136	31	23,88	Quando le condizioni del ramo sono vere, l'istruzione FRD converte un valore BCD del registro matematico o in sorgente in un intero e lo memorizza in destinazione.
RAD Degrees to Radians ^③	--	--	^④ / 31,80	^④ / 24,65	Quando le condizioni di ramo sono vere, RAD converte i gradi (sorgente) in radianti e memorizza il risultato in destinazione.
DEG Radians to Degrees ^③	--	--	^④ / 32,80	^④ / 24,70	Quando le condizioni di ramo sono vere, DEG converte i radianti (sorgente) in gradi e memorizza il risultato in destinazione.
DCD Decode	80	50	10	8,88	Quando le condizioni del ramo sono vere, l'istruzione DCD decodifica un valore a 4 bit (da 0 a 16), attivando il bit corrispondente della destinazione a 16 bit.
COP File Copy	45 + 21 per parola	29 + 13 per parola	30 + 2,20 per parola	20,2 + 2,0 per parola	Quando le condizioni di ramo sono vere, l'istruzione COP copia un file sorgente definito dall'utente nel file di destinazione.
FLL File Fill	37 + 14 per parola	25 + 8 per parola	28 + 2 per parola	21,9 + 2,5 per parola	Quando le condizioni del ramo sono vere, l'istruzione FLL carica un valore di sorgente in un numero specifico di elementi in un file definito dall'utente.
MOV Move	20	14	1,25 / 12,19	1,12 / 11,44	Quando le condizioni del ramo sono vere, l'istruzione MOV sposta una copia della sorgente in destinazione.
MV M Masked Move	115	71	19	17,40	Quando le condizioni di ramo sono vere, l'istruzione MVM sposta una copia della sorgente in destinazione attraverso una maschera.
e e	87	55	1,70	1,5	Quando le condizioni del ramo sono vere, le sorgenti A e B dell'istruzione AND sono sottoposte a AND bit per bit e memorizzate in destinazione.
o Inclusive Or	87	55	1,70	1,5	Quando le condizioni del ramo sono vere, le sorgenti A e B dell'istruzione OR sono sottoposte a OR bit per bit e il risultato memorizzato in destinazione.
XOR Exclusive Or	87	55	1,70	1,5	Quando le condizioni del ramo sono vere, le sorgenti A e B dell'istruzione XOR sono sottoposte a Exclusive OR bit per bit e il risultato memorizzato in destinazione.
NOT Not	66	42	1,70	1,5	Quando le condizioni del ramo sono vere, la sorgente dell'istruzione NOT viene sottoposta a NOT bit per bit e il risultato memorizzato in destinazione.
FFL Load	--	150	58	40,75	First In First Out (FIFO). L'istruzione FFL carica una parola in una pila FIFO in transizioni successive da falso a vero. FFU scarica una parola da una pila durante le transizioni successive da falso a vero. La prima parola caricata è la prima ad essere scaricata.
FFU Unload	--	150 + 11 per parola	79 + 2,20 per parola	60 + 2 per parola	
LFL Load	--	150	58	40,70	Last In First Out (LIFO). L'istruzione LFL carica una parola in una pila LIFO durante le successive transizioni da falso a vero. LFU scarica una parola dalla pila durante le transizioni successive da falso a vero. L'ultima parola caricata è la prima ad essere scaricata.
LFU Unload	--	180	66	34,70	

① I tempi della virgola mobile non si applicano ai processori SLC 5/03 OS300.

② Quando per un'istruzione viene elencato un solo tempo di esecuzione, non si applica la virgola mobile.

③ Si applica a processori SLC 5/03 OS302 e SLC 5/04 OS401.

④ I tempi di esecuzione presumono dati a virgola mobile. Se si usano dati interi con segno, aggiungere 15 microsecondi per tempo di esecuzione dell'istruzione.

Istruzioni per il flusso di programma

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita condizionali
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
JMP Jump to Label	38	23	44,45	37,44	Istruzione di uscita. Quando le condizioni sono vere, l'istruzione JMP porta la scansione del programma a saltare in avanti o indietro all'istruzione LBL corrispondente.
LBL Label	2	4	0,25	0,18	E' l'obbiettivo dell'istruzione JMP numerata corrispondente.
JSR Jump to Subroutine	46	28	131,0	112,0	Istruzione di uscita. Quando le condizioni del ramo sono vere, l'istruzione JSR porta il processore a saltare al file di subroutine indicato.
SBR Subroutine	2	4	0,25	0,18	Posta come prima istruzione in un file di subroutine. Identifica il file di subroutine.
RET Return from Subroutine	34	20	23	20,0	Istruzione di uscita, inserita nella subroutine. Quando le condizioni del ramo sono vere, l'istruzione RET porta il processore a riprendere l'esecuzione del programma nel file di programma principale o nel file di subroutine precedente.
MCR Master Control Reset	10	6	4	3,0	Istruzione di uscita. Usata in coppie per inibire o abilitare una zona in un programma ladder.
TND Temporary End	32	22	12	13,05	Istruzione di uscita. Quando le condizioni del ramo sono vere, l'istruzione TND interrompe la scansione del programma, aggiorna l'I/O e riprende la scansione dal ramo 0 del file di programma principale.
SUS Suspend	12	7	12	10,31	Istruzione di uscita, usata per la ricerca guasti. Quando le condizioni del ramo sono vere, l'istruzione SUS pone il controllore in modalità Suspend Idle. In numero di identificazione sospeso viene posto nella parola S:7 ed il numero del file di programma in S:8.
IIM Immediate Input with Mask	372	340	51,85	51,0	Quando le condizioni che la precedono nel ramo sono vere, l'istruzione IIM viene abilitata ed interrompe la scansione del programma per scrivere una parola dati di ingressi esterni mascherati nel file dati di ingresso.
IOM Immediate Output with Mask	475	465	70,90	75,74	Quando le condizioni che la precedono sono vere, l'istruzione IOM è abilitata ed interrompe la scansione del programma per leggere una parola dati provenienti dal file dati di uscita e li trasferisce tramite una maschera alle uscite esterne corrispondenti.

Istruzioni specifiche per l'applicazione

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
BSL Bit Shift Left BSR Bit Shift Right	144 + 24 per parola	89 + 14 per parola	50 + 2,30 per parola	31,5 + 2,31 per parola	Ad ogni transizione da falso a vero, queste istruzioni caricano un bit dei dati in una sequenza di bit, fanno scorrere la sequenza dei dati lungo la sequenza e scaricano il bit finale dei dati. BSL fa scorrere i dati a sinistra e BSR fa scorrere i dati a destra.
SQO Sequencer Output	225	137	70	44,1	Alle transizioni successive da falso a vero, SQO avanza di un passo attraverso il file sequenziatore programmato, trasferendo i dati del passo attraverso una maschera ad una parola di destinazione.

Allen-Bradley

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
SQC Sequencer Compare	225	137	60	33,2	Alle transizioni successive da falso a vero, SQC avanza di un passo attraverso il file sequenziatore programmato, confrontando i dati attraverso una maschera con una parola di sorgente o un file per verificarne l'uguaglianza.
SQL Sequencer Load	--	135	56	33,2	Alle transizioni successive da falso a vero, SQL avanza di un passo attraverso il file sequenziatore, caricando una parola dei dati sorgente nell'elemento corrente del file sequenziatore.

Istruzioni per la comunicazione

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
MSG Message Read/Write	--	180	203	183	Questa istruzione trasferisce i dati da un nodo ad un altro su una rete di comunicazione. Quando l'istruzione è abilitata, il trasferimento dei messaggi è sospeso. Il trasferimento effettivo dei dati ha luogo alla fine della scansione.
SVC Service Communications	--	240	240	200	Quando le condizioni che la precedono nel ramo sono vere, l'istruzione SVC interrompe la scansione del programma per eseguire la parte di comunicazione di servizio del ciclo operativo.

Istruzione derivativa integrale proporzionale

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
PID Proportional Integral Derivative	--	3600	272	169,82	Questa istruzione viene usata per controllare proprietà fisiche come la temperatura, la pressione, il livello di un liquido o la portata degli anelli di processo.

Istruzioni ASCII^①

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)		Funzione – Istruzioni di uscita
	SLC 5/03	SLC 5/04 SLC 5/05	
ABL Test Buffer for Line	129,9	156,0	Determina il numero di caratteri nel buffer, fino ai caratteri di fine riga inclusi (terminazione).
ACB Number of Characters in Buffer	140,7	131,0	Determina il numero totale di caratteri nel buffer.
ACI String to Integer	86,62	56,0	Converte una stringa ASCII in un valore intero.
ACL ASCII Clear Receive and/or Send Buffer	367,5	332,8	Azzerà il buffer ASCII.
ACN String Concatenate	69,4 + 2,1 per carattere	56 + 2,5 per carattere	Combina due stringhe usando le stringhe ASCII come operandi.
AEX String Extract	56,2 + 4,7 per carattere	43,4 + 4,0 per carattere	Crea una nuova stringa prendendo una parte di una stringa esistente e unendola ad una nuova stringa.
AHL ASCII Handshake Lines	138,7	115,1	Imposta o azzerà le linee di controllo RS-232 Data Terminal Ready e Request to Sender dell'handshake del modem.
AIC Integer to String	103,4	110,0	Converte un valore intero in una stringa ASCII.
ARD ASCII Read Characters	181,8	151,0	Legge i caratteri del buffer e li memorizza in una stringa.
ARL ASCII Read Line	190,0	156,0	Legge i caratteri del buffer fino ai caratteri di fine riga compresi e li memorizza in una stringa.
ASC String Search	53,4 + 1,8 per carattere	43,5 + 2,5 per carattere	Cerca in una stringa esistente la corrispondenza con la stringa sorgente.
ASR ASCII String Compare	49,69	43,5	Confronta due stringhe ASCII.
AWA ASCII Write with Append	365,5	307,8	Applica i due caratteri aggiuntivi definiti nel menu di configurazione ASCII.
AWT ASCII Write	263,8	217,3	Scrive i caratteri di una stringa sorgente in un dispositivo di visualizzazione.

^① Solo i processori SLC 5/03 (OS301, OS302), SLC 5/04 e SLC 5/05 utilizzano queste istruzioni.

Istruzioni dei programmi di interrupt

Mnemonico e nome dell'istruzione	Tempi di esecuzione (μs)				Funzione – Istruzioni di uscita
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04 SLC 5/05	
STD Selectable Timed Disable	--	9	4	3,56	Associate alla funzione Selectable Timed Interrupt. STD e STE vengono usate per evitare che durante una parte del programma si verifichi un STI; STS inizializza un STI.
STE Selectable Timed Enable	--	9	5	5,0	
STS Selectable Timed Start	--	72	58	44,38	
IIE I/O Interrupt Enable	--	42	16	10,44	Le istruzioni IIE, IID e RPI vengono usate con moduli I/O speciali in grado di generare un interrupt I/O.
IID I/O Interrupt Disable	--	39	6	5,81	
RPI Reset Pending I/O Interrupt	--	240	78 + 60 per slot aggiunto	91 + 56 per slot aggiunto	
REF I/O Refresh	--	240	240	200	Quando le condizioni che la precedono nel ramo sono vere, l'istruzione REF interrompe la scansione del programma per eseguire la scansione dell'I/O (scrittura uscite – comunicazioni di servizio – lettura ingressi). Quindi riprende la scansione del programma.
INT Interrupt Subroutine	--	0	0,25	0,18	Associata agli interrupt STI e agli interrupt comandati da eventi I/O.

Indirizzamento indiretto

Le seguenti sezioni descrivono il modo in cui l'indirizzamento indiretto influenza il tempo di esecuzione delle istruzioni nei processori SLC 5/03 OS302, SLC 5/04 OS401 e SLC 5/05. I tempi di un indirizzo indiretto sono influenzati:

- dalla forma dell'indirizzo indiretto
- a seconda del fatto che l'indirizzo indiretto sia un parametro sorgente o destinazione
- a seconda del fatto che l'indirizzo indiretto sia usato in un'istruzione COP, FLL, FFL/FFU, LFL/LFU, BSR, BSL o MVM
- dal fatto che l'indirizzo indiretto sia usato in un'istruzione XIC, XIO, OTU, OTL, OTE o OSR

Nelle forme di indirizzi contenute nella tabella alla pagina successiva, è possibile sostituire i seguenti tipi di file:

Per un intero (N)	Per una stringa (ST)
Ingresso (I)	Controllo (R)
Uscita (O)	Contatore (C)
Bit (B)	Temporizzatore (T)
Virgola mobile(F)	
ASCII (A)	

Tempi di esecuzione per gli indirizzi indiretti a livello di parola

Per la maggior parte dei tipi di istruzione che contengono un indirizzo indiretto (indirizzi indiretti), guardare la forma dell'indirizzo indiretto nella tabella seguente ed aggiungere quel tempo al tempo di esecuzione dell'istruzione.

Forma indirizzo ^①	Operando sorgente (μs)		Operando destinazione (μs)		Se usato in un'istruzione tipo file	
	SLC 5/03	SLC 5/04 SLC 5/05	SLC 5/03	SLC 5/04 SLC 5/05	SLC 5/03	SLC 5/04 SLC 5/05
N7:[*]	65,1	56,15	63,10	54,20	76,35	66,75
ST12:[*],[*]	69,45	60,00	67,45	58,05	80,70	70,60
ST12:[*].0	74,65	59,60	72,65	57,65	85,90	70,20
ST12:0.[*]	74,65	59,60	72,65	57,65	85,90	70,20
N[*]:[*]	105,90	89,40	131,50	112,55	138,75	118,70
N[*]:0	111,10	89,00	136,70	112,15	143,95	118,30
ST[*]:[*].[*]	110,25	93,25	135,85	116,40	143,10	122,55
ST[*]:[*].0	115,45	92,85	141,05	116,00	148,30	122,15
ST[*]:0.[*]	115,45	92,85	141,05	116,00	148,30	122,15
ST[*]:0.0	120,65	92,45	146,25	115,60	153,50	121,75
#N7:[*]	73,05	59,35	64,65	57,30	86,80	69,80
#ST12:[*].[*]	77,40	63,20	69,00	61,15	91,15	73,65
#ST12:[*].0	82,60	62,80	74,20	60,75	96,35	73,25
#ST12:0.[*]	82,60	62,80	74,20	60,75	96,35	73,25
#N[*]:[*]	110,95	92,95	133,40	114,40	146,65	121,35
#N[*]:0	116,15	92,55	138,60	114,00	151,85	120,95
#ST[*]:[*].[*]	115,30	96,80	137,75	118,25	151,00	125,20
#ST[*]:[*].0	120,50	96,40	142,95	117,85	156,20	124,80
#ST[*]:0.[*]	120,50	96,40	142,95	117,85	156,20	124,80
#ST[*]:0.0	125,70	96,00	148,15	117,45	161,40	124,40

^① [*] indica la sostituzione di un riferimento.

Tempi di esecuzione per gli indirizzi indiretti a livello di bit

Gli indirizzi indiretti di bit si basano sulla forma dell'indirizzo indiretto e sul tipo di istruzione a bit. Per calcolare il tempo di esecuzione di una istruzione a bit, fare uso delle seguenti due tabelle.

Forma indirizzo	Tempo aggiuntivo (µs)	
	SLC 5/03	SLC 5/04 SLC 5/05
B3/[*]	96,70	77,80
B3:1/[*]	96,70	77,80
B3:[*]/[*]	91,50	72,80
ST12:[*].[*]/[*]	100,65	76,65
ST12:[*].[*]/0	100,85	76,25
ST12:[*].0/[*]	100,85	76,25
ST12:[*].0/0	105,85	75,85
ST12:0.[*]/0	105,85	75,85
ST12:0.0/[*]	105,85	75,85
B[*]/[*]	171,50	141,40
B[*]:1/[*]	171,50	141,40
B[*]:[*]/[*]	166,30	141,80
ST[*]:[*].[*]/[*]	170,65	145,65
ST[*]:[*].[*]/0	175,85	145,25
ST[*]:[*].0/[*]	175,85	145,25
ST[*]:[*].0/0	181,05	144,85
ST[*]:0.[*]/[*]	175,85	145,25
ST[*]:0.[*]/0	181,05	144,85
ST[*]:0.0/[*]	181,05	144,85
ST[*]:0.0/0	186,25	144,45

Esempi di tempi di esecuzione - Indirizzo indiretto a livello di parola e di bit

SLC 5/03	<pre> ADD ADD Source N7:[*] Source B T4:[*].ACC Dest N[*]:[*] </pre>	<pre> ADD 1,70 Source A 65,10 Source B 74,65 Dest 131,50 ----- 272,95 µs </pre>
SLC 5/04 SLC 5/05	<pre> BSL BIT SHIFT LEFT File #B[*]:1 Control R6:2 Bit Address B3:[*] Length 32 </pre>	<pre> BSL 31,5 + (2)2,31=36,12 File 120,95 Bit Address 77,80 ----- 234,87 µs </pre>

Tempi di esecuzione delle istruzioni

Istruzione	Tempi di esecuzione (μs)	
	SLC 5/03	SLC 5/04 SLC 5/05
XIC	10,20	8,72
XIO	14,65	12,76
OTU	6,30	5,45
OTL	9,35	5,40
OPE	6,25	5,50
OSR	10,50	8,10

Esempi di tempi di esecuzione – Istruzione a bit con un indirizzo indiretto

Per calcolare il tempo di esecuzione di un XIC a B3/[N7:0] quando si utilizza un processore SLC 5/03 aggiungere:

Tempo di esecuzione per l'indirizzo indiretto a livello di bit + il tempo di esecuzione dell'istruzione = 10,20 + 96,70 = 106,90

Caratteristiche tecniche

La seguente tabella riassume le specifiche dettagliate della famiglia di processori SLC 500:

Caratteristica tecnica	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	SLC 5/05
	1747-L511 1747-L514	1747-L524	1747-L531 1747-L532	1747-L541 1747-L542 1747-L543	1747-L551 1747-L552 1747-L553
Dimensione memoria (parole)	1K (1747-L511) 4K (1747-L514)	4K	8K (1747-L531) 16K (1747-L532)	16K (1747-L541) 32K (1747-L542) 64K (1747-L543)	16K (1747-L551) 32K (1747-L552) 64K (1747-L553)
Max. capacità I/O	3940 Discreti	4096 Discreti	4096 Discreti	4096 Discreti	4096 Discreti
Max. slot chassis locale	3/30	3/30	3/30	3/30	3/30
Programmazione	<ul style="list-style-type: none"> •RSLogix 500 (V1.00 o successiva), SLC-500 serie A.I. •Software di programmazione APS •HHT 		1747-L531: <ul style="list-style-type: none"> •RSLogix 500 (V1.26.03 o successiva) •SLC 500 serie A.I. (V8.15 o successiva) 1747-L532: <ul style="list-style-type: none"> •RSLogix 500 (V1.24.04 o successiva) •SLC 500 serie A.I. (V8.10 o successiva) •APS (V6.0 o successiva) 	<ul style="list-style-type: none"> •RSLogix 500 (V1.24.04 o successiva) •SLC 500 serie A.I. (V8.10 o successiva) •APS (V6.0 o successiva) 	<ul style="list-style-type: none"> •RSLogix 500 (V2.10 o successiva)
Istruzioni di programmazione	52	71	99	99	99
Tempo tipico di scansione ^①	8 ms/K	4,8 ms/K	1 ms/K	0,9 ms/K	0,9 ms/K
Esecuzione di bit (XIC)	4 μs	2,4 μs	0,44 μs	0,37 μs	0,37 μs

^① I tempi di scansione sono tipici per un programma a logica ladder di 1 K, consistente in una logica ladder semplice e di un servizio di comunicazione. I tempi di scansione effettivi dipendono dalle dimensioni del programma, dalle istruzioni utilizzate e dal protocollo di comunicazione.

La seguente tabella riassume le specifiche di comunicazione della famiglia di processori SLC 500:

Protocollo di comunicazione	Processore				
	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	SLC 5/05
DH485 peer-to-peer	solo ricezione	ricezione e avvio	ricezione e avvio		
DH485 via porta RS232			ricezione e avvio	ricezione e avvio	ricezione e avvio
DF1 via porta RS232 (full-duplex o half-duplex master o slave)	solo ricezione	solo ricezione	ricezione e avvio	ricezione e avvio	ricezione e avvio
ASCII via porta RS232			ricezione e avvio	ricezione e avvio	ricezione e avvio
Data Highway Plus (DH+)	solo ricezione	solo ricezione	ricezione e avvio	ricezione e avvio	ricezione e avvio
Ethernet					ricezione e avvio

- ① Se si usa un 1747-AIC per isolamento, collegarsi alla rete DH-485 con 1747-PIC, se si usa 1761-NET-AIC come isolamento, collegarsi direttamente alla rete DH-485 con il cavo seriale 1747-CP3 (o equivalente cavo RS-232 null-modem).
- ② Per collegarsi da DF1 (solamente slave full-duplex o half-duplex) a DH485 è necessario un 1747-KE o 1770-KF3.
- ③ Per collegarsi da DH+ a DH485 è necessario un 1785-KA5.
- ④ Per collegarsi da DH+ a DH485 o da DH+ a DF1 Full-Duplex (passaggio da DH+ a DF1 Full-Duplex disponibile a cominciare da OS401) è necessario un 1785-KA5 o il passaggio da canale a canale dell'SLC 5/04. Un'altra opzione è l'uso del 1785-KE per collegarsi da DH+ a DF1 Full-Duplex o da DH+ a una rete DF1 Half-Duplex Master/Slave.

Nota: i moduli 1785-KA5 e 1785-KE richiedono l'uso di uno chassis della serie 1771 e di un alimentatore.

La seguente tabella riassume le specifiche generali della famiglia di processori SLC 500:

Descrizione		Caratteristica tecnica
Carico alimentatore	SLC 5/01 e SLC 5/02	350 mA a 5V cc 105 mA a 24V cc
	SLC 5/03	500 mA a 5V cc 175 mA a 24V cc
	SLC 5/04 e SLC 5/05	1,0 A a 5V cc 200 mA a 24V cc
Tempo di mantenimento della scansione del programma dopo una perdita di alimentazione		da 20 ms a 3 s (dipende dall'assorbimento di corrente)
Precisione orologio/calendario (solo per processori SLC 5/03, SLC 5/04 e SLC 5/05)		±54 sec/mese a +25°C (+77°F) ±81 sec/mese @ +60°C (+140°F)
Immunità da rumori		NEMA Standard ICS 2-230
Vibrazione	Ampiezza:	0,4 mm, picco-picco a 5-57 Hz
	Accelerazione	2,5G a 57-2000 Hz
Urto (in funzionamento)		30G
Temperatura ambientale	Temperatura di funzionamento	Da 0 a +60°C (+32°F to +140°F)
	Temperatura di stoccaggio	Da -40°C a +85°C (da -40°F a 185°F)
Umidità		da 5 a 95% senza condensa
Certificazione		elencato in UL approvato da CSA Classe 1, Gruppi A, B, C o D, Divisione 2 conforme CE per tutte le direttive applicabili

La seguente tabella elenca le opzioni di back up della memoria per i processori SLC500. I moduli di memoria EEPROM e UVPRM forniscono un back-up di memoria non volatile. Le EPROM flash (Flash Erasable Programmable Read Only Memory) combinano la versatilità delle EEPROM con la sicurezza delle UVPRM.

Caratteristica tecnica	SLC 5/01	SLC 5/02	SLC 5/03	SLC 5/04	SLC 5/05
	1747-L511 1747-L514	1747-L524	1747-L531 1747-L532	1747-L541 1747-L542 1747-L543	1747-L551 1747-L552 1747-L553
EEPROM	1747-M1 1747-M2	1747-M2			
UVPRM	1747-M3 1747-M4	1747-M4			
Flash			1747-M11 1747-M12 (OS302 o successiva)	1747-M11 1747-M12 (OS401 o successiva)	1747-M11 1747-M12

Allen-Bradley

Supporto Allen-Bradley

Nell'ambiente competitivo di oggi, quando si acquista un prodotto, ci si aspetta che questo soddisfi le proprie esigenze e che sia assistito dal produttore con un programma di assistenza ai clienti.

In quanto progettista, ingegnere e produttore delle apparecchiature di controllo dell'automazione industriale, l'Allen-Bradley ha il massimo interesse a garantire la completa soddisfazione con i propri prodotti e servizi.

L'Allen-Bradley ha centri di assistenza in tutto il mondo, con 75 uffici vendita/supporto, 512 distributori autorizzati e 260 integratori di sistemi autorizzati in tutti gli Stati Uniti e rappresentanti Allen-Bradley in ogni nazione principale del mondo.

Contattare il rappresentante locale dell'Allen-Bradley per informazioni su:

- vendite e supporto alle ordinazioni
- addestramento tecnico sul prodotto
- assistenza in garanzia
- contratti di assistenza

PLC, PLC-2, PLC-3 e PLC-5 sono marchi registrati della Rockwell Automation.

SLC, SLC 500, SLC 5/01, SLC 5/02, SLC 5/03, SLC 5/04, SLC 5/05, Data Highway Plus e PanelView sono marchi depositati della Rockwell Automation.

A.I. Series e RSLogix 500 sono marchi depositati della Rockwell Software Inc.



Rockwell Automation aiuta i propri clienti ad ottenere i massimi risultati dai loro investimenti tramite l'integrazione di marchi prestigiosi nel settore dell'automazione industriale, creando una vasta gamma di prodotti di facile integrazione. Tali prodotti sono supportati da una rete di assistenza tecnica locale disponibile in ogni parte del mondo, da una rete globale di integratori di sistemi e dalle risorse tecnologicamente avanzate della Rockwell.



Rappresentanza mondiale.

Arabia Saudita • Argentina • Australia • Austria • Bahrain • Belgio • Bolivia • Brasile • Bulgaria • Canada • Cile • Cipro • Colombia • Costa Rica • Croazia • Danimarca
Ecuador • Egitto • El Salvador • Emirati Arabi Uniti • Filippine • Finlandia • Francia • Germania • Ghana • Giamaica • Giappone • Giordania • Gran Bretagna • Grecia
Guatemala • Honduras • Hong Kong • India • Indonesia • Irlanda-Eire • Islanda • Israele • Italia • Kenya • Kuwait • Libano • Macao • Malesia • Malta • Marocco • Mauritius
Messico • Nigeria • Norvegia • Nuova Zelanda • Oman • Paesi Bassi • Pakistan • Panama • Perù • Polonia • Portogallo • Portorico • Qatar • Repubblica Ceca • Repubblica del
Sud Africa • Repubblica Dominicana • Repubblica Popolare Cinese • Romania • Russia • Singapore • Slovacchia • Slovenia • Spagna • Stati Uniti • Sud Corea • Svezia
Svizzera • Thailandia • Taiwan • Trinidad • Tunisia • Turchia • Ungheria • Uruguay • Venezuela • Vietnam • Zimbawe

Rockwell Automation, Sede Centrale, 1201 South Second Street, Milwaukee, WI 53204 USA, Tel: (1) 414 382-2000, Fax: (1) 414 382-4444

Rockwell Automation, Sede per l'Europa, avenue Hermann Debroux, 46, 1160 Bruxelles, Belgio, Tel: (32) 2 663 06 00, Fax: (32) 2 663 06 40

Rockwell Automation S.r.l., Sede Italiana: Viale De Gasperi 126, 20017 Mazzo di Rho MI, Tel: (+39-2) 939721, Fax (+39-2) 93972201

Rockwell Automation S.r.l., Sede Italiana: Divisione Componenti, Via Cardinale Riboldi 151, 20037 Paderno Dugnano MI, Tel: (+39-2) 990601, Fax: (+39-2) 99043939

Reliance Electric S.p.A., Sede Italiana: Via Volturno 46, 20124 Milano, Tel: (+39-2) 698141, Fax (+39-2) 66801714

Rockwell Automation S.r.l., Filiali Italiane: Milano, Torino, Varazze, Padova, Brescia, Bologna, Roma, Napoli