

Come usare questo manuale

Questa guida offre informazioni spesso necessarie per usare ed effettuare la manutenzione del processore PLC-5 della Allen-Bradley ed ha il solo scopo di servire da riferimento e non come unica fonte di informazioni.

Per informazioni più dettagliate su un qualsiasi argomento di questa guida, fare riferimento a:

- Manuale di installazione hardware controllori programmabili della famiglia PLC-5, pubblicazione 1785-6.6.1IT
- Classic PLC-5 User Manual, pubblicazione 1785-6.2.1
- ControlNet PLC-5 Programmable Controllers User Manual, pubblicazione 1785-6.5.14
- PLC-5 Programming Software Documentation Set (rilascio 5.1 o successivo)



Informazioni importanti per l'utente

Poiché i prodotti descritti in questa pubblicazione hanno molteplici usi, i responsabili dell'applicazione e dell'utilizzo di questa apparecchiatura di controllo devono accertarsi che sia stato fatto tutto il possibile per assicurare che ogni applicazione ed ogni utilizzo siano conformi ai requisiti di prestazione e sicurezza, ivi inclusi qualsiasi legge, regolamento, codice e standard pertinenti.

Le illustrazioni, gli schemi e gli esempi di configurazioni in questo manuale sono intesi esclusivamente ad illustrare il testo. A causa dei numerosi requisiti e variabili propri di ciascuna installazione, la Allen-Bradley declina ogni responsabilità (compresa la responsabilità per la proprietà intellettuale) per l'utilizzo dell'apparecchiatura basato sulle applicazioni illustrate in questa pubblicazione.

La pubblicazione Allen-Bradley SGI – 1.1, *Safety Guidelines for the Application, Installation, and Maintenance of Solid State Control* (Criteri di sicurezza per l'applicazione, l'installazione e la manutenzione del controllo a stato solido), disponibile presso gli uffici locali della Allen-Bradley, descrive alcune importanti differenze, che si dovrebbero prendere in considerazione nell'applicazione di prodotti quali quelli descritti in questa pubblicazione, esistenti tra apparecchiature allo stato solido e dispositivi elettromeccanici.

È proibita la riproduzione, completa o parziale, del contenuto di questa pubblicazione protetta da copyright, salvo previa autorizzazione scritta della Allen-Bradley Company, Inc.



Riepilogo delle modifiche

In questo rilascio della guida veloce per il PLC-5, sono stati cambiati i riferimenti alla documentazione relativa al software. Invece di mostrare specifiche schermate o specifiche sequenze di tasti che possono variare a seconda del prodotto software utilizzato, viene consigliato di consultare la documentazione relativa al software di programmazione fornita con il prodotto software utilizzato. Naturalmente, vengono fornite tutte le informazioni di riferimento necessarie per eseguire rapidamente le attività, ma in caso di problemi specifici sulle procedure software, occorrerà consultare la documentazione del software di programmazione.



Allen-Bradley Replacements

Convenzioni

La seguente tabella descrive le convenzioni usate in questo manuale:

Il seguente nome:	Rappresenta i seguenti processori:	
Classico	PLC-5/10 TM PLC-5/12 TM	PLC-5/15 TM PLC-5/25 TM
Avanzato	PLC-5/11 TM PLC-5/20 TM PLC-5/30 TM PLC-5/40L TM	PLC-5/40 TM PLC-5/60 TM PLC5/80 TM PLC-5/60L TM
Ethernet	PLC-5/20E TM PLC5/80E TM	PLC-5/40E TM
ControlNet	PLC-5/20C TM PLC-5/60C TM	5/40C TM 5/80C TM

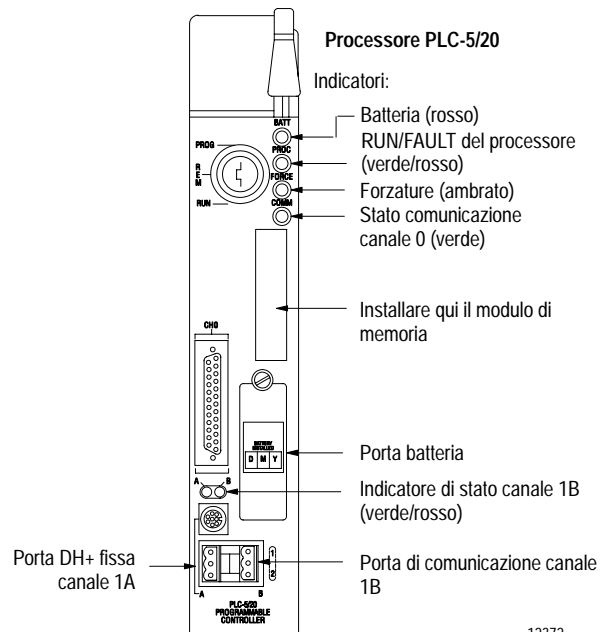
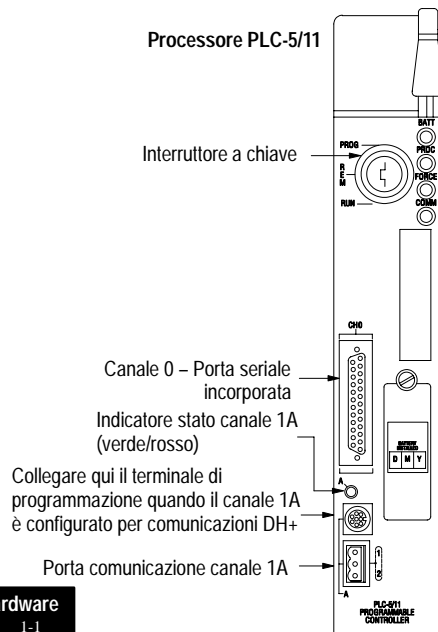


Quando le informazioni continuano alla pagina seguente, nell'angolo in basso a destra della pagina appare questo simbolo.

© 1995 Allen-Bradley Company, Inc.

PLC, PLC-2, PLC-3, PLC-5, PLC-5/10, PLC-5/11, PLC-5/12, PLC-5/15, PLC-5/20, PLC-5/25, PLC-5/30, PLC-5/40, PLC-5/40L, PLC-5/60, PLC-5/60L, PLC-5/80, PLC-5/20E, PLC-5/40E, PLC-5/80E, PLC-5/250, PLC-5/20C, PLC-5/40C, PLC-5/60C, PLC-5/80C, Ethernet e DH+ sono marchi di fabbrica della Allen-Bradley Company, Inc.

**Pannello anteriore – Processori
PLC-5 avanzati**



Componenti hardware
Pannello anteriore 1-1

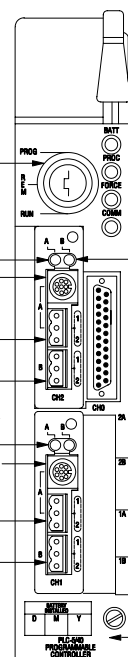
12372



Componenti hardware
Pannello anteriore 1-2

Processori PLC-5 avanzati, continua ...

- Processore PLC-5/30, -5/40, -5/60 o -5/80**
- Interruttore a chiave
 - Indicatore di stato canale 2A (verde fisso)
 - Collegare qui il terminale di programmazione quando il canale 2A è configurato per comunicazioni DH+
 - Porta comunicazione canale 2A
 - Porta di comunicazione canale 2B
 - Indicatore di stato canale 1A (verde/rosso)
 - Collegare qui il terminale di programmazione quando il canale 1A è configurato per comunicazioni DH+
 - Porta di comunicazione canale 1A
 - Porta di comunicazione canale 1B



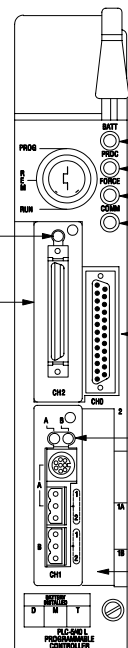
Indicatore di stato canale 2B (verde fisso)

Indicatore di stato canale 2 (verde/rosso)

Porta di comunicazione I/O locale esteso canale 2

Porta batteria

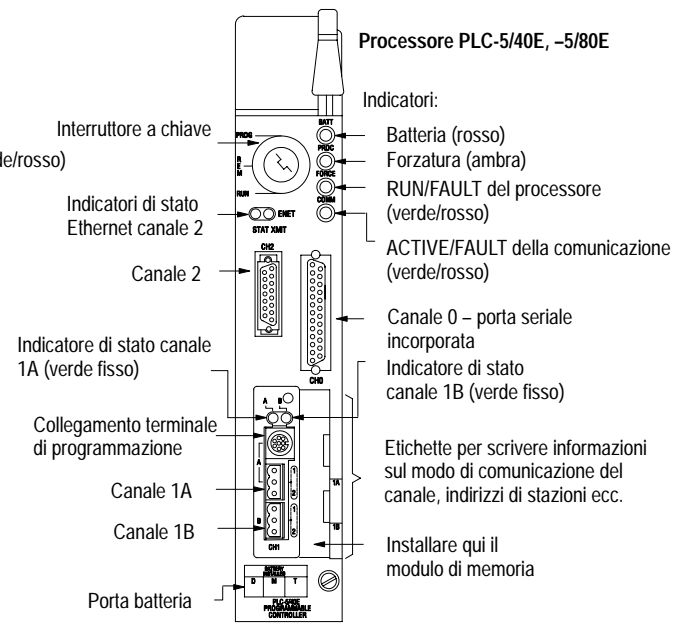
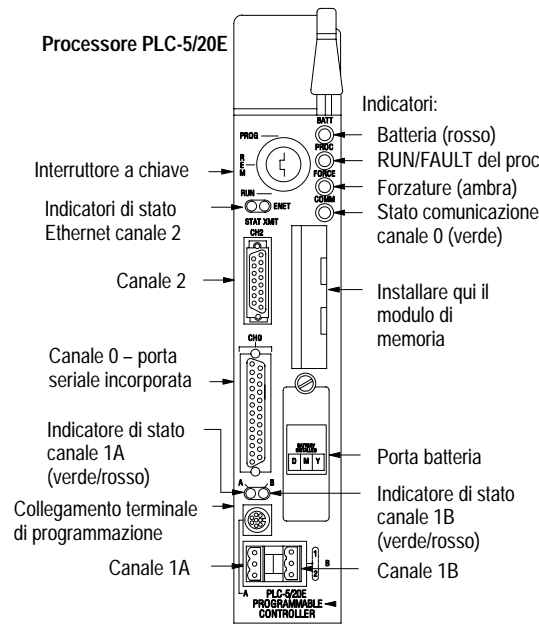
Il processore PLC-5/30 ha solo 2 porte di comunicazione e 1 porta seriale



Processore PLC-5/40L o -5/60L

- Indicatori:
- Batteria (rosso)
 - RUN/FAULT del processore (verde/rosso)
 - Forzature (ambrato)
 - stato di comunicazione ACTIVE/FAULT (verde/rosso)
- Canale 0 – porta seriale incorporata
- Indicatore di stato canale 1B (verde/rosso)
- Usare queste etichette per scrivere informazioni sul modo di comunicazione del canale, sugli indirizzi di stazioni, ecc.
- Installare qui il modulo di memoria

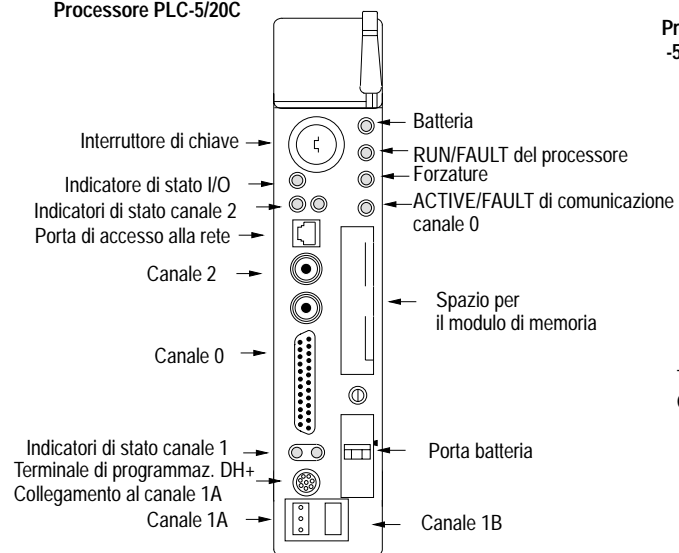
**Pannello anteriore – Processori
PLC-5 Ethernet**



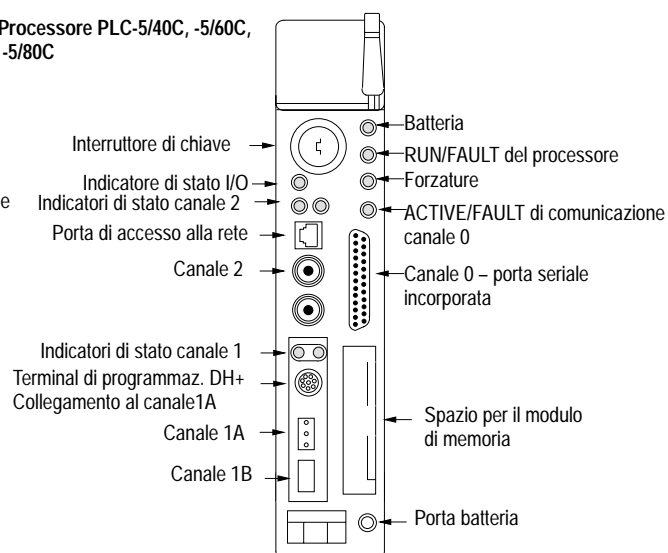
Componenti hardware
 Pannello anteriore 1-3

**Pannello anteriore – Processori PLC-5
ControlNet**

Processore PLC-5/20C

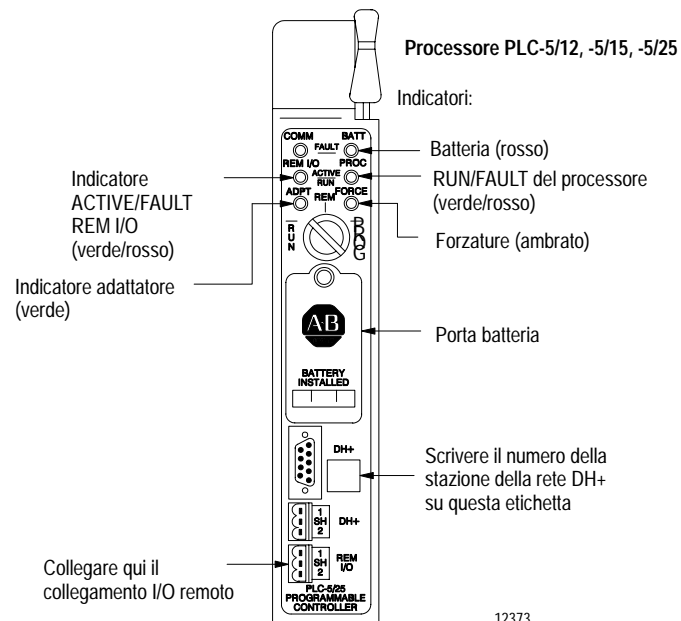
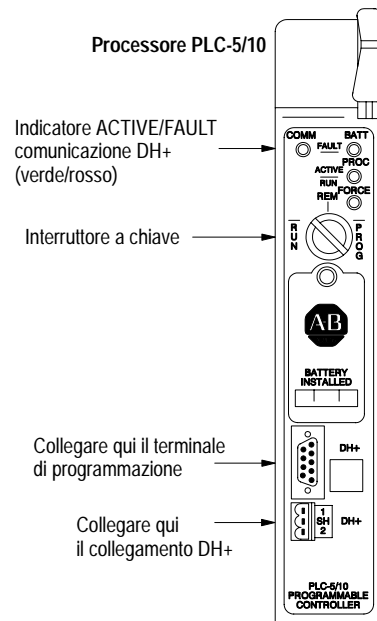


**Processore PLC-5/40C, -5/60C,
-5/80C**



Pannello anteriore – Processori
PLC-5 classici

Componenti hardware



12373

Componenti hardware

Pannello anteriore 1-5

Diagramma di confronto
Processori PLC-5

Processore	Memoria (parole)	Chassis locale	Chassis remoto (rack I/O)	Capacità I/O	Comunicazione
PLC-5/10	6K	1 residente	nessuno	128 (8-pt) ¹ , 256 (16-pt) ¹ , 512 (32-pt) ¹	collegamento DH+
PLC-5/12	6K	1 residente	nessuno	128 (8-pt) ¹ , 256 (16-pt) ¹ , 512 (32-pt) ¹	adattatore, collegamento DH+
PLC-5/15	6K (espandibile a 14K)	1 residente	12 (3 rack I/O)	<ul style="list-style-type: none"> • 512¹ • 512 ingressi e 512 uscite usando moduli da 16 o 32 pt² 	adattatore/scanner I/O remoto, collegamento DH+
PLC-5/25	13K (espandibile a 21K)	1 residente	28 (7 rack I/O)	<ul style="list-style-type: none"> • 1024¹ • 1024 ingressi e 1024 uscite usando moduli da 16 o 32 pt² 	adattatore/scanner I/O remoto, collegamento DH+
PLC-5/11	8K	1 residente	4 (1 rack I/O) indirizzare come rack 3	<ul style="list-style-type: none"> • 256 (8-pt), 384 (16-pt), o 512 (16-pt)¹ • 512 (16-pt) or 768 (32-pt)² 	<ul style="list-style-type: none"> • 1 canale (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423

¹ Qualsiasi combinazione di I/O

² Massimo n. di I/O usando moduli a 16 pt con indirizzamento a 2 slot o moduli a 32 pt con indirizzamento a 1 slot. I moduli ingresso/uscita si devono alternare negli slot degli chassis.

diagramma di confronto processori PLC-5, continua...

Processore	Memoria (parole)	Chassis locale	Chassis remoto (rack I/O)	Capacità I/O	Comunicazione
PLC-5/20	16K	1 residente	12 (3 rack I/O)	<ul style="list-style-type: none"> • 512 ¹ • 512 ingressi e 512 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 1 canale (scanner I/O remoto, adattatore, collegamento DH+) • 1 canale collegamento DH+ • 1 porta seriale RS-232, RS-422, RS-423
PLC-5/20E	16K	1 residente	12 (3 rack I/O)	<ul style="list-style-type: none"> • 512 ¹ • 512 ingressi e 512 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 1 canale (scanner I/O remoto, adattatore, collegamento DH+) • 1 canale collegamento DH+ • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale Ethernet
PLC-5/20C	16K	1 residente	12 (3 rack I/O)	<ul style="list-style-type: none"> • 512 ¹ • 512 ingressi e 512 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 1 canale (scanner I/O remoto, adattatore, collegamento DH+) • 1 canale collegamento DH+ • 1 porta seriale RS-232, RS-422, RS-423 • ControlNet
PLC-5/30	32K	1 residente	28 (7 rack I/O)	<ul style="list-style-type: none"> • 1024 ¹ • 1024 ingressi e 1024 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423

¹ Qualsiasi combinazione di I/O

Componenti hardware

Confronto processori 1-7

Componenti hardware
Confronto processori 1-8

diagramma di confronto processori PLC-5, continua...

Processore	Memoria (parole)	Chassis locale	Chassis remoto (rack I/O)	Capacità I/O	Comunicazione
PLC-5/40	48K ³	1 residente	60 ² (15 rack I/O)	<ul style="list-style-type: none"> • 2048¹ • 2048 ingressi e 2048 uscite usando moduli da 16 o 32-pt 	<ul style="list-style-type: none"> • 4 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423
PLC-5/40L	48K ³	1 residente e fino a 16 estesi	60 ² (15 rack I/O)	<ul style="list-style-type: none"> • 2048¹ • 2048 ingressi e 2048 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale scanner I/O locale esteso
PLC-5/40E	48K ³	1 residente (capacità indirizzamento di 16 rack)	60 (15 rack I/O)	<ul style="list-style-type: none"> • 2048¹ • 2048 ingressi e 2048 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale Ethernet
PLC-5/40C	48K ³	1 residente	60 (15 rack I/O)	<ul style="list-style-type: none"> • 2048¹ • 2048 ingressi e 2048 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 4 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale ControlNet
PLC-5/60 ³	64K	1 residente	92 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 4 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423

¹ Qualsiasi combinazione di I/O

² Limite massimo di 32 dispositivi fisici/canale

³ Limite massimo di 57K per file di programma e 32K per file tabella dati

diagramma di confronto processori PLC-5, continua...

Processore	Memoria (parole)	Chassis locale	Chassis remoto (rack I/O)	Capacità I/O	Comunicazione
PLC-5/60L ³	64K	1 residente e fino a 16 estesi	64 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale scanner I/O locale esteso
PLC-5/60C ³	64K	1 residente	92 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale ControlNet
PLC-5/80 ^{3,4}	100K	1 residente	92 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 4 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423
PLC-5/80E ^{3,4}	100K	1 residente	92 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32 pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale Ethernet
PLC-5/80C ^{3,4}	100K	1 residente	92 ² (23 rack I/O)	<ul style="list-style-type: none"> • 3072¹ • 3072 ingressi e 3072 uscite usando moduli da 16 o 32pt 	<ul style="list-style-type: none"> • 2 canali (scanner I/O remoto, adattatore, collegamento DH+) • 1 porta seriale RS-232, RS-422, RS-423 • 1 canale ControlNet

¹ Qualsiasi combinazione di I/O

² Limite massimo di 32 dispositivi fisici/canale

³ Limite massimo di 57K per file di programma e 32K per file tabella dati

⁴ Limite massimo di 64K di spazio totale per tabella dati

Componenti hardware

Confronto processori 1-9

Componenti hardware
Chassis I/O 1771 1-10

**Chassis I/O 1771 per
processori PLC-5**

Numero di catalogo	Grandezza chassis	Montaggio a pannello Rack 19"		Presenza alimentatore
1771-A1B	4 slot	X		a sinistra
1771-A2B	8 slot	X		a sinistra
1771-A3B	12 slot	X	X	in alto
1771-A3B1	12 slot	X		a sinistra
1771-A4B	16 slot	X		a sinistra

I processori PLC-5 sono compatibili anche con chassis 1771-A1, A2 e A4 ma solo con alimentatori a slot.

Quando si usano questi processori con lo chassis 1771-A1, A2 e A4:	E' supportato solamente il seguente modo di indirizzamento:
processori PLC-5 classici	2 slot e 1 slot nel rack locale
processori PLC-5 avanzati ed Ethernet	indirizzamento a 2 slot
processori PLC-5 ControlNet	indirizzamento a 2 slot

**Moduli alimentatori per uno chassis
(contenente un processore PLC-5)**

Alimentatore	Tensione di ingresso	Corrente di uscita (in amp)	Corrente di uscita (in amp) quando parallela con:							Alimentatore Posizione
			P3	P4	P4S	P4S1	P5	P6S	P6S1	
1771-P3	120V ca	3	6	11	11					slot
1771-P4	120V ca	8	11	16	16					slot
1771-P4S	120V ca	8	11	16	16					slot
1771-P4S1	100V ca	8				16				slot
1771-P4R	120V ca	8, 16, 24 ²								slot
1771-P5	24V cc	8					16			slot
1771-P6S	220V ca	8						16		slot
1771-P6S1	200V ca	8							16	slot
1771-P6R	220V ca	8, 16, 24 ²								slot
1771-P7	120/220V ca	16								esterno ¹
1771-PS7	120/220V ca	16								esterno ¹

¹ Non potete usare un alimentatore esterno ed un modulo alimentatore per alimentare lo stesso chassis; non sono compatibili.

² Per ulteriori informazioni vedere la pubblicazione 1771-2.166.

Componenti hardware

Moduli alimentatore 1-11

Componenti hardware
Alimentatori 1-12

Alimentatori per uno chassis remoto (1771-ASB) o uno chassis I/O locale esteso (1771-ALX)

Alimentatore	Tensione di ingresso	Corrente di uscita (in amp)	Corrente di uscita (in amp) quando parallela con:							Alimentatore Posizione
			P3	P4	P4S	P4S1	P5	P6S	P6S1	
1771-P3	120V ca	3	6	11	11					slot
1771-P4	120V ca	8	11	16	16					slot
1771-P4S	120V ca	8	11	16	16					slot
1771-P4S1	100V ca	8				16				slot
1771-P4R	120V ca	8, 16, 24 ²								slot
1771-P5	24V cc	8					16			slot
1771-P6S	220V ca	8						16		slot
1771-P6S1	200V ca	8							16	slot
1771-P6R	220V ca	8, 16, 24 ²								slot
1771-P1	120/220V ca	6.5								esterno ¹
1771-P2	120/220V ca	6.5								esterno ¹
1771-P7	120/220V ca	16								esterno ¹
1771-PS7	120/220V ca	16								esterno ¹
1777-P2	120/220V ca	9								esterno ¹
1777-P4	24V cc	9								esterno ¹

¹ Non potete usare un alimentatore esterno ed un modulo alimentatore per alimentare lo stesso chassis; non sono compatibili.

² Per ulteriori informazioni vedere la pubblicazione 1771-2.166.

**Interruttore a chiave
pannello anteriore**

Funzionamento	Posizione interruttore a chiave				
	RUN	PROG	REM		
			RUN	PROG	TEST
Eeguire programmi (con uscite abilitate)	X		X		
Eeguire programmi (con uscite disabilitate)					X
Salvare programma su disco	X	X	X	X	X
Ripristinare programmi		X	X	X	X
Creare o cancellare: file ladder, file SFC, file tabella dati		X		X	
Modificare online: file ladder, file SFC, (i file programmi esistono già)		X	X	X	X
Uscite forzatura	X		X		
Il processore NON fa la scansione del programma		X		X	
Cambiare il modo di funzionamento usando un dispositivo di programmazione			X	X	X
Caricare su/da EEPROM		X		X	
Configurare automaticamente I/O remoto		X		X	
Modificare i valori tabella dati (i file tabella dati esistono già)	X	X	X	X	X
Stabilire i collegamenti ControlNet e scambiare dati	X	X	X	X	X

Componenti hardware

File di stato processore 1-14

**File di stato
processori**

Questa parola del file di stato:	Memorizza:
S:0	Flag aritmetici <ul style="list-style-type: none">• bit 0 = riporto• bit 1 = overflow• bit 2 = zero• bit 3 = segno

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																		
S:1	Stato e variabili del processore																																		
	<table border="1"><thead><tr><th>Bit</th><th>Descrizione</th></tr></thead><tbody><tr><td>0</td><td>checksum RAM invalido all'accensione</td></tr><tr><td>1</td><td>processore in modo RUN</td></tr><tr><td>2</td><td>processore in modo TEST</td></tr><tr><td>3</td><td>processore in modo PROG</td></tr><tr><td>4</td><td>processore in scrittura EEPROM</td></tr><tr><td>5</td><td>operazione carico abilitata</td></tr><tr><td>6</td><td>modo prova modifiche abilitato</td></tr><tr><td>7</td><td>interruttore selezione modo in posizione REMOTE</td></tr><tr><td>8</td><td>forzature abilitate</td></tr><tr><td>9</td><td>forzature presenti</td></tr><tr><td>10</td><td>il processore ha scritto con successo in EEPROM</td></tr><tr><td>11</td><td>il processore effettua l'editing on line (solo processori PLC-5 classici)</td></tr><tr><td>12</td><td>non definito</td></tr><tr><td>13</td><td>checksum programma utente calcolato</td></tr><tr><td>14</td><td>ultima scansione ladder o passo SFC</td></tr><tr><td>15</td><td>il processore ha iniziato la prima scansione di programma o la prima scansione del passo successivo in un SFC</td></tr></tbody></table>	Bit	Descrizione	0	checksum RAM invalido all'accensione	1	processore in modo RUN	2	processore in modo TEST	3	processore in modo PROG	4	processore in scrittura EEPROM	5	operazione carico abilitata	6	modo prova modifiche abilitato	7	interruttore selezione modo in posizione REMOTE	8	forzature abilitate	9	forzature presenti	10	il processore ha scritto con successo in EEPROM	11	il processore effettua l'editing on line (solo processori PLC-5 classici)	12	non definito	13	checksum programma utente calcolato	14	ultima scansione ladder o passo SFC	15	il processore ha iniziato la prima scansione di programma o la prima scansione del passo successivo in un SFC
Bit	Descrizione																																		
0	checksum RAM invalido all'accensione																																		
1	processore in modo RUN																																		
2	processore in modo TEST																																		
3	processore in modo PROG																																		
4	processore in scrittura EEPROM																																		
5	operazione carico abilitata																																		
6	modo prova modifiche abilitato																																		
7	interruttore selezione modo in posizione REMOTE																																		
8	forzature abilitate																																		
9	forzature presenti																																		
10	il processore ha scritto con successo in EEPROM																																		
11	il processore effettua l'editing on line (solo processori PLC-5 classici)																																		
12	non definito																																		
13	checksum programma utente calcolato																																		
14	ultima scansione ladder o passo SFC																																		
15	il processore ha iniziato la prima scansione di programma o la prima scansione del passo successivo in un SFC																																		

Componenti hardware

File di stato processore 1-15

Componenti hardware

File di stato processore 1-16

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:															
S:2	<p>Informazioni sull'impostazione degli interruttori</p> <ul style="list-style-type: none">• bit 0 – 6 numero stazione DH+• bit 11 – 12 sono impostati a seconda degli interruttori del retroquadro dello shassis I/O• bit 12 bit 11 = indirizzamento chassis I/O 0 0 illegale 1 0 1/2-slot 0 1 1-slot 1 1 2-slot• bit 13: 1 = caricamento da EEPROM• bit 14: 1 = backup RAM non configurata• bit 15: 1 = memoria non protetta															
da S:3 a S:6	<p>Tabella nodi attivi per il canale 1A</p> <table border="1"><thead><tr><th>Parola</th><th>Bit</th><th>Numero stazione DH+</th></tr></thead><tbody><tr><td>3</td><td>0-15</td><td>00-17</td></tr><tr><td>4</td><td>0-15</td><td>20-37</td></tr><tr><td>5</td><td>0-15</td><td>40-57</td></tr><tr><td>6</td><td>0-15</td><td>60-77</td></tr></tbody></table>	Parola	Bit	Numero stazione DH+	3	0-15	00-17	4	0-15	20-37	5	0-15	40-57	6	0-15	60-77
Parola	Bit	Numero stazione DH+														
3	0-15	00-17														
4	0-15	20-37														
5	0-15	40-57														
6	0-15	60-77														

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:7	Bit di stato globali: <ul style="list-style-type: none">• S:7/0-7 -- bit errore rack per i rack 0-7• S:7/8-15 -- bit coda piena rack per i rack 0-7 Si veda anche S:27, S:32, S:33, S:34 e S:35
S:8	l'ultima scansione del programma (in ms)
S:9	la massima scansione del programma (in ms)

Componenti hardware

File di stato processore 1-17

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																		
S:10	<p>Guasto minore (parola 1)</p> <table border="1"> <thead> <tr> <th data-bbox="674 545 701 566">Bit</th> <th data-bbox="772 545 869 566">Descrizione</th> </tr> </thead> <tbody> <tr> <td data-bbox="674 570 701 591">0</td> <td data-bbox="772 570 1136 591">la batteria è scarica (sostituirla entro 1-2 giorni)</td> </tr> <tr> <td data-bbox="674 594 701 615">1</td> <td data-bbox="772 594 1094 615">la tabella del nodo attivo DH+ è cambiata</td> </tr> <tr> <td data-bbox="674 618 701 639">2</td> <td data-bbox="772 618 1184 664">ritardo STI troppo breve, sovrapposizione programma interrupt</td> </tr> <tr> <td data-bbox="674 667 701 688">3</td> <td data-bbox="772 667 1142 688">trasferimento memoria EEPROM all'accensione</td> </tr> <tr> <td data-bbox="674 691 701 712">4</td> <td data-bbox="772 691 1188 781">le modifiche impediscono la continuazione di SFC; dimensione tabella dati modificata durante il modo programmazione; reimpostazione automatica in modo esecuzione</td> </tr> <tr> <td data-bbox="674 784 701 805">5</td> <td data-bbox="772 784 953 805">file di stato I/O invalido</td> </tr> <tr> <td data-bbox="674 808 701 829">6</td> <td data-bbox="772 808 869 829">non definito</td> </tr> <tr> <td data-bbox="674 833 701 854">7</td> <td data-bbox="772 833 1052 854">non esistono più blocchi di comandi</td> </tr> <tr> <td data-bbox="674 857 701 878">8</td> <td data-bbox="772 857 1167 902">memoria non sufficiente sul modulo di memoria per acquisire il programma dal processore</td> </tr> <tr> <td data-bbox="674 906 701 927">9</td> <td data-bbox="772 906 1108 927">nessun MCP è configurato per l'esecuzione</td> </tr> <tr> <td data-bbox="674 930 701 951">10</td> <td data-bbox="772 930 932 951">MCP non permesso</td> </tr> <tr> <td data-bbox="674 954 701 976">11</td> <td data-bbox="772 954 1073 976">numero di parola PII non in rack locale</td> </tr> <tr> <td data-bbox="674 979 701 1000">12</td> <td data-bbox="772 979 932 1000">sovrapposizione PII</td> </tr> <tr> <td data-bbox="674 1003 701 1024">13</td> <td data-bbox="772 1003 1171 1024">non esistono blocchi di comando per accedere a PII</td> </tr> <tr> <td data-bbox="674 1027 701 1049">14</td> <td data-bbox="772 1027 995 1049">valore aritmetico in overflow</td> </tr> <tr> <td data-bbox="674 1052 701 1073">15</td> <td data-bbox="772 1052 995 1073">sovrapposizione azioni SFC</td> </tr> </tbody> </table> <p data-bbox="674 1076 827 1097">Si veda anche S:17</p>	Bit	Descrizione	0	la batteria è scarica (sostituirla entro 1-2 giorni)	1	la tabella del nodo attivo DH+ è cambiata	2	ritardo STI troppo breve, sovrapposizione programma interrupt	3	trasferimento memoria EEPROM all'accensione	4	le modifiche impediscono la continuazione di SFC; dimensione tabella dati modificata durante il modo programmazione; reimpostazione automatica in modo esecuzione	5	file di stato I/O invalido	6	non definito	7	non esistono più blocchi di comandi	8	memoria non sufficiente sul modulo di memoria per acquisire il programma dal processore	9	nessun MCP è configurato per l'esecuzione	10	MCP non permesso	11	numero di parola PII non in rack locale	12	sovrapposizione PII	13	non esistono blocchi di comando per accedere a PII	14	valore aritmetico in overflow	15	sovrapposizione azioni SFC
Bit	Descrizione																																		
0	la batteria è scarica (sostituirla entro 1-2 giorni)																																		
1	la tabella del nodo attivo DH+ è cambiata																																		
2	ritardo STI troppo breve, sovrapposizione programma interrupt																																		
3	trasferimento memoria EEPROM all'accensione																																		
4	le modifiche impediscono la continuazione di SFC; dimensione tabella dati modificata durante il modo programmazione; reimpostazione automatica in modo esecuzione																																		
5	file di stato I/O invalido																																		
6	non definito																																		
7	non esistono più blocchi di comandi																																		
8	memoria non sufficiente sul modulo di memoria per acquisire il programma dal processore																																		
9	nessun MCP è configurato per l'esecuzione																																		
10	MCP non permesso																																		
11	numero di parola PII non in rack locale																																		
12	sovrapposizione PII																																		
13	non esistono blocchi di comando per accedere a PII																																		
14	valore aritmetico in overflow																																		
15	sovrapposizione azioni SFC																																		

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																		
S:11	<p data-bbox="674 472 1226 496">Guasto principale</p> <table border="1" data-bbox="674 496 1226 922"><thead><tr><th data-bbox="674 496 716 516">Bit</th><th data-bbox="772 496 863 516">Descrizione</th></tr></thead><tbody><tr><td data-bbox="674 516 716 535">0</td><td data-bbox="772 516 1087 535">file di programma corrotto (codici 10-19)</td></tr><tr><td data-bbox="674 535 716 555">1</td><td data-bbox="772 535 1115 555">indirizzo corrotto nel file ladder (codici 20-29)</td></tr><tr><td data-bbox="674 555 716 574">2</td><td data-bbox="772 555 1087 574">errore di programmazione (codici 30-49)</td></tr><tr><td data-bbox="674 574 716 594">3</td><td data-bbox="772 574 968 594">guasto SFC (codici 71-79)</td></tr><tr><td data-bbox="674 594 716 613">4</td><td data-bbox="772 594 1178 643">errore nell'assemblaggio del programma (codice 70); trovati LBL doppi</td></tr><tr><td data-bbox="674 643 716 708">5</td><td data-bbox="772 643 1226 708">guasto protezione avvio; il processore attiva questo bit quando viene acceso in modo esecuzione con il bit S:26/1 impostato</td></tr><tr><td data-bbox="674 708 716 727">6</td><td data-bbox="772 708 1010 727">guasto di dispositivo periferico</td></tr><tr><td data-bbox="674 727 716 747">7</td><td data-bbox="772 727 1087 747">saltato alla routine di guasto (codici 0-9)</td></tr><tr><td data-bbox="674 747 716 766">8</td><td data-bbox="772 747 905 766">errore di watchdog</td></tr><tr><td data-bbox="674 766 716 786">9</td><td data-bbox="772 766 1178 786">sistema configurato in modo sbagliato (codici 80-89)</td></tr><tr><td data-bbox="674 786 716 805">10</td><td data-bbox="772 786 968 805">errore hardware risolvibile</td></tr><tr><td data-bbox="674 805 716 824">11</td><td data-bbox="772 805 1115 824">MCP non esiste o non è un file ladder o SFC</td></tr><tr><td data-bbox="674 824 716 844">12</td><td data-bbox="772 824 1045 844">PII non esiste o non è un file ladder</td></tr><tr><td data-bbox="674 844 716 863">13</td><td data-bbox="772 844 1052 863">STI non esiste o non è un file ladder</td></tr><tr><td data-bbox="674 863 716 883">14</td><td data-bbox="772 863 1171 883">la routine di guasto non esiste o non è un file ladder</td></tr><tr><td data-bbox="674 883 716 902">15</td><td data-bbox="772 883 1094 902">il guasto si è verificato in un file non ladder</td></tr></tbody></table>	Bit	Descrizione	0	file di programma corrotto (codici 10-19)	1	indirizzo corrotto nel file ladder (codici 20-29)	2	errore di programmazione (codici 30-49)	3	guasto SFC (codici 71-79)	4	errore nell'assemblaggio del programma (codice 70); trovati LBL doppi	5	guasto protezione avvio; il processore attiva questo bit quando viene acceso in modo esecuzione con il bit S:26/1 impostato	6	guasto di dispositivo periferico	7	saltato alla routine di guasto (codici 0-9)	8	errore di watchdog	9	sistema configurato in modo sbagliato (codici 80-89)	10	errore hardware risolvibile	11	MCP non esiste o non è un file ladder o SFC	12	PII non esiste o non è un file ladder	13	STI non esiste o non è un file ladder	14	la routine di guasto non esiste o non è un file ladder	15	il guasto si è verificato in un file non ladder
Bit	Descrizione																																		
0	file di programma corrotto (codici 10-19)																																		
1	indirizzo corrotto nel file ladder (codici 20-29)																																		
2	errore di programmazione (codici 30-49)																																		
3	guasto SFC (codici 71-79)																																		
4	errore nell'assemblaggio del programma (codice 70); trovati LBL doppi																																		
5	guasto protezione avvio; il processore attiva questo bit quando viene acceso in modo esecuzione con il bit S:26/1 impostato																																		
6	guasto di dispositivo periferico																																		
7	saltato alla routine di guasto (codici 0-9)																																		
8	errore di watchdog																																		
9	sistema configurato in modo sbagliato (codici 80-89)																																		
10	errore hardware risolvibile																																		
11	MCP non esiste o non è un file ladder o SFC																																		
12	PII non esiste o non è un file ladder																																		
13	STI non esiste o non è un file ladder																																		
14	la routine di guasto non esiste o non è un file ladder																																		
15	il guasto si è verificato in un file non ladder																																		

Componenti hardware

File di stato processore 1-19

Componenti hardware

File di stato processore 1-20

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																														
S:12	Codici di guasto																																														
	<table><thead><tr><th>Bit</th><th>Descrizione</th></tr></thead><tbody><tr><td>0-9</td><td>definito dall'utente</td></tr><tr><td>10</td><td>controllo tabella dati non soddisfacente</td></tr><tr><td>11</td><td>checksum errato dei programmi utente</td></tr><tr><td>12</td><td>tipo errato di operando per interi</td></tr><tr><td>13</td><td>tipo errato di operando per modo misto</td></tr><tr><td>14</td><td>operandi insufficienti per istruzione</td></tr><tr><td>15</td><td>troppi operandi per l'istruzione</td></tr><tr><td>16</td><td>trovata istruzione errata</td></tr><tr><td>17</td><td>nessun termine espressione in una espressione matematica CPT</td></tr><tr><td>18</td><td>manca la fine della zona modifiche</td></tr><tr><td>19</td><td>caricamento interrotto</td></tr><tr><td>20</td><td>indirizzo indiretto fuori gamma (alto)</td></tr><tr><td>21</td><td>indirizzo indiretto fuori gamma (basso)</td></tr><tr><td>22</td><td>tentativo di accedere a file non definito</td></tr><tr><td>23</td><td>numero di file inferiore a 0 o superiore al numero di file definiti; o riferimento indiretto a file 0, 1, 2; o numero di file 24 errato</td></tr><tr><td>24</td><td>riferimento indiretto al tipo di file errato</td></tr><tr><td>25</td><td>riservato</td></tr><tr><td>26</td><td>riservato</td></tr><tr><td>27</td><td>riservato</td></tr><tr><td>28</td><td>riservato</td></tr><tr><td>29</td><td>riservato</td></tr><tr><td>30</td><td>superato livello di annidamento salti subroutine</td></tr></tbody></table>	Bit	Descrizione	0-9	definito dall'utente	10	controllo tabella dati non soddisfacente	11	checksum errato dei programmi utente	12	tipo errato di operando per interi	13	tipo errato di operando per modo misto	14	operandi insufficienti per istruzione	15	troppi operandi per l'istruzione	16	trovata istruzione errata	17	nessun termine espressione in una espressione matematica CPT	18	manca la fine della zona modifiche	19	caricamento interrotto	20	indirizzo indiretto fuori gamma (alto)	21	indirizzo indiretto fuori gamma (basso)	22	tentativo di accedere a file non definito	23	numero di file inferiore a 0 o superiore al numero di file definiti; o riferimento indiretto a file 0, 1, 2; o numero di file 24 errato	24	riferimento indiretto al tipo di file errato	25	riservato	26	riservato	27	riservato	28	riservato	29	riservato	30	superato livello di annidamento salti subroutine
Bit	Descrizione																																														
0-9	definito dall'utente																																														
10	controllo tabella dati non soddisfacente																																														
11	checksum errato dei programmi utente																																														
12	tipo errato di operando per interi																																														
13	tipo errato di operando per modo misto																																														
14	operandi insufficienti per istruzione																																														
15	troppi operandi per l'istruzione																																														
16	trovata istruzione errata																																														
17	nessun termine espressione in una espressione matematica CPT																																														
18	manca la fine della zona modifiche																																														
19	caricamento interrotto																																														
20	indirizzo indiretto fuori gamma (alto)																																														
21	indirizzo indiretto fuori gamma (basso)																																														
22	tentativo di accedere a file non definito																																														
23	numero di file inferiore a 0 o superiore al numero di file definiti; o riferimento indiretto a file 0, 1, 2; o numero di file 24 errato																																														
24	riferimento indiretto al tipo di file errato																																														
25	riservato																																														
26	riservato																																														
27	riservato																																														
28	riservato																																														
29	riservato																																														
30	superato livello di annidamento salti subroutine																																														

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:12 (continua)	Codici di guasto
	<u>Bit</u> <u>Descrizione</u>
	31 troppo pochi parametri di subroutine
	32 salto a file non-ladder
	33 routine CAR non in codice 68000
	34 immessi parametri timer errati
	35 immesso tempo delta PID errato
	36 setpoint PID fuori gamma
	37 I/O invalido specificato in un'istruzione I/O immediata
	38 uso invalido dell'istruzione di ritorno
	39 ciclo FOR senza NXT
	40 file di controllo troppo piccolo
	41 istruzione NXT senza FOR
	42 la destinazione del salto non esiste o JMP senza LBI
	43 il file non è un SFC
	44 errore nell'uso di SFR
	45 numero di canale immesso non valido
	46 istruzione IDI oppure IDO troppo lunga (>64 parole)
	46-69 riservato

Componenti hardware

File di stato processore 1-21

Componenti hardware

File di stato processore 1-22

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																						
S:12 (continua)	<p>Codici guasto</p> <table border="1"><thead><tr><th>Bit</th><th>Descrizione</th></tr></thead><tbody><tr><td>70</td><td>etichette duplicate</td></tr><tr><td>71</td><td>subdiagramma SFC già in esecuzione</td></tr><tr><td>72</td><td>tentativo di arrestare un SFC non in esecuzione</td></tr><tr><td>73</td><td>superato il numero massimo di subdiagrammi SFC</td></tr><tr><td>74</td><td>errore file SFC</td></tr><tr><td>75</td><td>SFC contiene troppi passi attivi</td></tr><tr><td>76</td><td>passo SFC esegue il loopback su se stesso</td></tr><tr><td>77</td><td>SFC fa riferimento ad un file di passo, transizione, subdiagramma o SC mancante, vuoto o troppo piccolo</td></tr><tr><td>78</td><td>SFC non ha potuto continuare dopo la perdita di corrente</td></tr><tr><td>79</td><td>errore nel caricare un SFC su un processore che non può eseguire SFC o questo PLC particolare non supporta questo SFC avanzato</td></tr><tr><td>80</td><td>errore configurazione I/O</td></tr><tr><td>81</td><td>impostazione illegale interruttore retroquadro chassis I/O</td></tr><tr><td>82</td><td>tipo di cartuccia illegale</td></tr><tr><td>83</td><td>errore watchdog utente</td></tr><tr><td>84</td><td>errore nei trasferimenti a blocchi del modo adattatore configurati da utente</td></tr><tr><td>85</td><td>cartuccia in cattive condizioni</td></tr><tr><td>86</td><td>cartuccia incompatibile con l'host</td></tr><tr><td>87</td><td>sovrapposizione rack (include qualsiasi canale adattatore)</td></tr></tbody></table>	Bit	Descrizione	70	etichette duplicate	71	subdiagramma SFC già in esecuzione	72	tentativo di arrestare un SFC non in esecuzione	73	superato il numero massimo di subdiagrammi SFC	74	errore file SFC	75	SFC contiene troppi passi attivi	76	passo SFC esegue il loopback su se stesso	77	SFC fa riferimento ad un file di passo, transizione, subdiagramma o SC mancante, vuoto o troppo piccolo	78	SFC non ha potuto continuare dopo la perdita di corrente	79	errore nel caricare un SFC su un processore che non può eseguire SFC o questo PLC particolare non supporta questo SFC avanzato	80	errore configurazione I/O	81	impostazione illegale interruttore retroquadro chassis I/O	82	tipo di cartuccia illegale	83	errore watchdog utente	84	errore nei trasferimenti a blocchi del modo adattatore configurati da utente	85	cartuccia in cattive condizioni	86	cartuccia incompatibile con l'host	87	sovrapposizione rack (include qualsiasi canale adattatore)
Bit	Descrizione																																						
70	etichette duplicate																																						
71	subdiagramma SFC già in esecuzione																																						
72	tentativo di arrestare un SFC non in esecuzione																																						
73	superato il numero massimo di subdiagrammi SFC																																						
74	errore file SFC																																						
75	SFC contiene troppi passi attivi																																						
76	passo SFC esegue il loopback su se stesso																																						
77	SFC fa riferimento ad un file di passo, transizione, subdiagramma o SC mancante, vuoto o troppo piccolo																																						
78	SFC non ha potuto continuare dopo la perdita di corrente																																						
79	errore nel caricare un SFC su un processore che non può eseguire SFC o questo PLC particolare non supporta questo SFC avanzato																																						
80	errore configurazione I/O																																						
81	impostazione illegale interruttore retroquadro chassis I/O																																						
82	tipo di cartuccia illegale																																						
83	errore watchdog utente																																						
84	errore nei trasferimenti a blocchi del modo adattatore configurati da utente																																						
85	cartuccia in cattive condizioni																																						
86	cartuccia incompatibile con l'host																																						
87	sovrapposizione rack (include qualsiasi canale adattatore)																																						

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																				
S:12 (continua)	Codici di guasto																																				
	<table border="1"><thead><tr><th>Bit</th><th>Descrizione</th></tr></thead><tbody><tr><td>88</td><td>i canali scanner sovraccaricano il buffer I/O remoto; troppi dati da far elaborare al processore</td></tr><tr><td>90</td><td>test della memoria estensiva del coprocessore è fallito</td></tr><tr><td>91</td><td>tipo messaggio coprocessore non definito</td></tr><tr><td>92</td><td>il coprocessore richiede un pool non definito</td></tr><tr><td>93</td><td>grandezza massima di pool del coprocessore illegale</td></tr><tr><td>94</td><td>messaggio ASCII coprocessore illegale</td></tr><tr><td>95</td><td>il coprocessore riporta un guasto, forse causato da un programma che danneggia la memoria, o da un guasto hardware</td></tr><tr><td>96</td><td>coprocessore non collegato fisicamente al processore PLC-5</td></tr><tr><td>97</td><td>il coprocessore ha richiesto una grandezza di pool troppo piccola per il comando PCCC (si verifica all'accensione)</td></tr><tr><td>98</td><td>primo/ultimo test RAM 16 byte del coprocessore fallito</td></tr><tr><td>99</td><td>errato trasferimento dati dal coprocessore al processore</td></tr><tr><td>100</td><td>mancato trasferimento dati dal processore al coprocessore</td></tr><tr><td>101</td><td>mancato trasferimento dati di fine scansione del coprocessore</td></tr><tr><td>102</td><td>numero file per trasferimento dati primari via coprocessore è un valore non valido</td></tr><tr><td>103</td><td>numero elemento per trasferimento dati primari via coprocessore è un valore non valido</td></tr><tr><td>104</td><td>la grandezza del trasferimento richiesto via coprocessore non è valida</td></tr><tr><td>105</td><td>l'offset nel segmento di trasferimento dei dati primari del coprocessore è un valore non valido</td></tr></tbody></table>	Bit	Descrizione	88	i canali scanner sovraccaricano il buffer I/O remoto; troppi dati da far elaborare al processore	90	test della memoria estensiva del coprocessore è fallito	91	tipo messaggio coprocessore non definito	92	il coprocessore richiede un pool non definito	93	grandezza massima di pool del coprocessore illegale	94	messaggio ASCII coprocessore illegale	95	il coprocessore riporta un guasto, forse causato da un programma che danneggia la memoria, o da un guasto hardware	96	coprocessore non collegato fisicamente al processore PLC-5	97	il coprocessore ha richiesto una grandezza di pool troppo piccola per il comando PCCC (si verifica all'accensione)	98	primo/ultimo test RAM 16 byte del coprocessore fallito	99	errato trasferimento dati dal coprocessore al processore	100	mancato trasferimento dati dal processore al coprocessore	101	mancato trasferimento dati di fine scansione del coprocessore	102	numero file per trasferimento dati primari via coprocessore è un valore non valido	103	numero elemento per trasferimento dati primari via coprocessore è un valore non valido	104	la grandezza del trasferimento richiesto via coprocessore non è valida	105	l'offset nel segmento di trasferimento dei dati primari del coprocessore è un valore non valido
Bit	Descrizione																																				
88	i canali scanner sovraccaricano il buffer I/O remoto; troppi dati da far elaborare al processore																																				
90	test della memoria estensiva del coprocessore è fallito																																				
91	tipo messaggio coprocessore non definito																																				
92	il coprocessore richiede un pool non definito																																				
93	grandezza massima di pool del coprocessore illegale																																				
94	messaggio ASCII coprocessore illegale																																				
95	il coprocessore riporta un guasto, forse causato da un programma che danneggia la memoria, o da un guasto hardware																																				
96	coprocessore non collegato fisicamente al processore PLC-5																																				
97	il coprocessore ha richiesto una grandezza di pool troppo piccola per il comando PCCC (si verifica all'accensione)																																				
98	primo/ultimo test RAM 16 byte del coprocessore fallito																																				
99	errato trasferimento dati dal coprocessore al processore																																				
100	mancato trasferimento dati dal processore al coprocessore																																				
101	mancato trasferimento dati di fine scansione del coprocessore																																				
102	numero file per trasferimento dati primari via coprocessore è un valore non valido																																				
103	numero elemento per trasferimento dati primari via coprocessore è un valore non valido																																				
104	la grandezza del trasferimento richiesto via coprocessore non è valida																																				
105	l'offset nel segmento di trasferimento dei dati primari del coprocessore è un valore non valido																																				

Componenti hardware

File di stato processore 1-23

Componenti hardware

File di stato processore 1-24

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																
S:12 (continua)	<table border="1"><thead><tr><th>Bit</th><th>Descrizione</th></tr></thead><tbody><tr><td>106</td><td>violazione della protezione trasferimenti del coprocessore; valido solo per i processori PLC-5/26, -5/46 e -5/86</td></tr><tr><td>200</td><td>dati di uscita programmati da ControlNet perduti</td></tr><tr><td>201</td><td>dati di ingresso ControlNet perduti</td></tr><tr><td>202</td><td>non usato</td></tr><tr><td>203</td><td>riservato</td></tr><tr><td>204</td><td>configurazione di ControlNet troppo complessa per il processore PLC-5</td></tr><tr><td>205</td><td>la configurazione di ControlNet supera la larghezza di banda di PLC-5</td></tr></tbody></table>	Bit	Descrizione	106	violazione della protezione trasferimenti del coprocessore; valido solo per i processori PLC-5/26, -5/46 e -5/86	200	dati di uscita programmati da ControlNet perduti	201	dati di ingresso ControlNet perduti	202	non usato	203	riservato	204	configurazione di ControlNet troppo complessa per il processore PLC-5	205	la configurazione di ControlNet supera la larghezza di banda di PLC-5
Bit	Descrizione																
106	violazione della protezione trasferimenti del coprocessore; valido solo per i processori PLC-5/26, -5/46 e -5/86																
200	dati di uscita programmati da ControlNet perduti																
201	dati di ingresso ControlNet perduti																
202	non usato																
203	riservato																
204	configurazione di ControlNet troppo complessa per il processore PLC-5																
205	la configurazione di ControlNet supera la larghezza di banda di PLC-5																
S:13	file di programma dove si è verificato il guasto																
S:14	il numero di ramo dove si è verificato il guasto																
S:15	file di stato VME																
S:16	file di stato I/O																

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																																		
S:17	<p data-bbox="676 474 871 500">Guasto minore (parola 2)</p> <table border="1" data-bbox="676 506 1220 1019"><thead><tr><th data-bbox="676 506 724 532">Bit</th><th data-bbox="772 506 871 532">Descrizione</th></tr></thead><tbody><tr><td data-bbox="676 532 724 558">0</td><td data-bbox="772 532 997 558">coda BT piena all'I/O remoto</td></tr><tr><td data-bbox="676 558 724 584">1</td><td data-bbox="772 558 1192 584">coda piena – canale 1A; raggiunto numero massimo di trasferimenti a blocchi remoti</td></tr><tr><td data-bbox="676 584 724 610">2</td><td data-bbox="772 584 1192 610">coda piena – canale 1B; raggiunto numero massimo di trasferimenti a blocchi remoti</td></tr><tr><td data-bbox="676 610 724 636">3</td><td data-bbox="772 610 1192 636">coda piena – canale 2A; raggiunto numero massimo di trasferimenti a blocchi remoti</td></tr><tr><td data-bbox="676 636 724 662">4</td><td data-bbox="772 636 1192 662">coda piena – canale 2B; raggiunto numero massimo di trasferimenti a blocchi remoti</td></tr><tr><td data-bbox="676 662 724 688">5</td><td data-bbox="772 662 1039 688">nessun modem sulla porta seriale</td></tr><tr><td data-bbox="676 688 724 714">6</td><td data-bbox="772 688 1192 714">rack I/O remoto nella tabella rack locali; oppure il rack I/O remoto è più grande delle dimensioni dell'immagine</td></tr><tr><td data-bbox="676 714 724 740">7</td><td data-bbox="772 714 1220 740">la revisione firmware per le coppie di canali 1A/1B o 2A/2B non corrisponde alla revisione firmware del processore</td></tr><tr><td data-bbox="676 740 724 766">8</td><td data-bbox="772 740 955 766">errore istruzione ASCII</td></tr><tr><td data-bbox="676 766 724 792">9</td><td data-bbox="772 766 955 792">indirizzo nodo duplicato</td></tr><tr><td data-bbox="676 792 724 818">10</td><td data-bbox="772 792 1102 818">errore elenco interrogazioni principale DF1</td></tr><tr><td data-bbox="676 818 724 844">11</td><td data-bbox="772 818 1192 844">elemento tabella dati processore protetta da violazione</td></tr><tr><td data-bbox="676 844 724 870">12</td><td data-bbox="772 844 1060 870">file processore protetto da violazione</td></tr><tr><td data-bbox="676 870 724 896">13</td><td data-bbox="772 870 1060 896">tutti i 32 MSG ControlNet sono in uso</td></tr><tr><td data-bbox="676 896 724 922">14</td><td data-bbox="772 896 1220 922">tutti i 32 CIO READ 1771 e/o WRITE 1771 ControlNet sono in uso</td></tr><tr><td data-bbox="676 922 724 948">15</td><td data-bbox="772 922 1123 948">tutti gli 8 CIO I/O Flex ControlNet sono in uso</td></tr></tbody></table> <p data-bbox="676 1036 829 1060">Si veda anche S:10.</p>	Bit	Descrizione	0	coda BT piena all'I/O remoto	1	coda piena – canale 1A; raggiunto numero massimo di trasferimenti a blocchi remoti	2	coda piena – canale 1B; raggiunto numero massimo di trasferimenti a blocchi remoti	3	coda piena – canale 2A; raggiunto numero massimo di trasferimenti a blocchi remoti	4	coda piena – canale 2B; raggiunto numero massimo di trasferimenti a blocchi remoti	5	nessun modem sulla porta seriale	6	rack I/O remoto nella tabella rack locali; oppure il rack I/O remoto è più grande delle dimensioni dell'immagine	7	la revisione firmware per le coppie di canali 1A/1B o 2A/2B non corrisponde alla revisione firmware del processore	8	errore istruzione ASCII	9	indirizzo nodo duplicato	10	errore elenco interrogazioni principale DF1	11	elemento tabella dati processore protetta da violazione	12	file processore protetto da violazione	13	tutti i 32 MSG ControlNet sono in uso	14	tutti i 32 CIO READ 1771 e/o WRITE 1771 ControlNet sono in uso	15	tutti gli 8 CIO I/O Flex ControlNet sono in uso
Bit	Descrizione																																		
0	coda BT piena all'I/O remoto																																		
1	coda piena – canale 1A; raggiunto numero massimo di trasferimenti a blocchi remoti																																		
2	coda piena – canale 1B; raggiunto numero massimo di trasferimenti a blocchi remoti																																		
3	coda piena – canale 2A; raggiunto numero massimo di trasferimenti a blocchi remoti																																		
4	coda piena – canale 2B; raggiunto numero massimo di trasferimenti a blocchi remoti																																		
5	nessun modem sulla porta seriale																																		
6	rack I/O remoto nella tabella rack locali; oppure il rack I/O remoto è più grande delle dimensioni dell'immagine																																		
7	la revisione firmware per le coppie di canali 1A/1B o 2A/2B non corrisponde alla revisione firmware del processore																																		
8	errore istruzione ASCII																																		
9	indirizzo nodo duplicato																																		
10	errore elenco interrogazioni principale DF1																																		
11	elemento tabella dati processore protetta da violazione																																		
12	file processore protetto da violazione																																		
13	tutti i 32 MSG ControlNet sono in uso																																		
14	tutti i 32 CIO READ 1771 e/o WRITE 1771 ControlNet sono in uso																																		
15	tutti gli 8 CIO I/O Flex ControlNet sono in uso																																		

Componenti hardware

File di stato processore 1-25

Componenti hardware

File di stato processore 1-26

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:18	anno orologio processore
S:19	mese orologio processore
S:20	giorno orologio processore
S:21	ora orologio processore
S:22	minuto orologio processore
S:23	secondo orologio processore
S:24	offset di indirizzamento indicizzato
S:25	riservato

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:																
S:26	<table border="1"><thead><tr><th data-bbox="667 446 766 487">Bit</th><th data-bbox="766 446 1379 487">Descrizione</th></tr></thead><tbody><tr><td data-bbox="667 487 766 527">0</td><td data-bbox="766 487 1379 527">SFC riavvio/continuo: quando è azzerato, il processore si riavvia al primo passo in SFC. Quando è impostato, il processore continua con il passo in esecuzione dopo la perdita di corrente o il passaggio su RUN</td></tr><tr><td data-bbox="667 527 766 568">1</td><td data-bbox="766 527 1379 568">Protezione all'avvio dopo una perdita di corrente: quando è azzerato, non c'è protezione. Quando è impostato, il processore imposta il bit di guasto principale S:11/5 all'accensione in modo run</td></tr><tr><td data-bbox="667 568 766 609">2</td><td data-bbox="766 568 1379 609">Definire l'indirizzo del rack locale: quando è azzerato, l'indirizzo di rack locale è 0. Quando è impostato, l'indirizzo di rack locale è 1</td></tr><tr><td data-bbox="667 609 766 649">3</td><td data-bbox="766 609 1379 649">Impostare I/O complementare: quando è azzerato, I/O complementare non è attivato. Quando è impostato, I/O complementare è attivato.</td></tr><tr><td data-bbox="667 649 766 690">4</td><td data-bbox="766 649 1379 690">Bit compatibilità trasferimento a blocchi locale: quando è azzerato, funzionamento normale. Quando è impostato, elimina errori di checksum frequenti su certi moduli BT</td></tr><tr><td data-bbox="667 690 766 730">5</td><td data-bbox="766 690 1379 730">Bit compatibilità scanner PLC-3: quando è impostato (1), la risposta del canale adattatore è ritardata di un ms; quando è azzerato (0), funzionamento con tempo di risposta normale</td></tr><tr><td data-bbox="667 730 766 901">6</td><td data-bbox="766 730 1379 901">bit inibizione modifica tabella dati. Quando è impostato (1), l'utente non può modificare la tabella dati mentre il processore è in modo run</td></tr></tbody></table>	Bit	Descrizione	0	SFC riavvio/continuo: quando è azzerato, il processore si riavvia al primo passo in SFC. Quando è impostato, il processore continua con il passo in esecuzione dopo la perdita di corrente o il passaggio su RUN	1	Protezione all'avvio dopo una perdita di corrente: quando è azzerato, non c'è protezione. Quando è impostato, il processore imposta il bit di guasto principale S:11/5 all'accensione in modo run	2	Definire l'indirizzo del rack locale: quando è azzerato, l'indirizzo di rack locale è 0. Quando è impostato, l'indirizzo di rack locale è 1	3	Impostare I/O complementare: quando è azzerato, I/O complementare non è attivato. Quando è impostato, I/O complementare è attivato.	4	Bit compatibilità trasferimento a blocchi locale: quando è azzerato, funzionamento normale. Quando è impostato, elimina errori di checksum frequenti su certi moduli BT	5	Bit compatibilità scanner PLC-3: quando è impostato (1), la risposta del canale adattatore è ritardata di un ms; quando è azzerato (0), funzionamento con tempo di risposta normale	6	bit inibizione modifica tabella dati. Quando è impostato (1), l'utente non può modificare la tabella dati mentre il processore è in modo run
Bit	Descrizione																
0	SFC riavvio/continuo: quando è azzerato, il processore si riavvia al primo passo in SFC. Quando è impostato, il processore continua con il passo in esecuzione dopo la perdita di corrente o il passaggio su RUN																
1	Protezione all'avvio dopo una perdita di corrente: quando è azzerato, non c'è protezione. Quando è impostato, il processore imposta il bit di guasto principale S:11/5 all'accensione in modo run																
2	Definire l'indirizzo del rack locale: quando è azzerato, l'indirizzo di rack locale è 0. Quando è impostato, l'indirizzo di rack locale è 1																
3	Impostare I/O complementare: quando è azzerato, I/O complementare non è attivato. Quando è impostato, I/O complementare è attivato.																
4	Bit compatibilità trasferimento a blocchi locale: quando è azzerato, funzionamento normale. Quando è impostato, elimina errori di checksum frequenti su certi moduli BT																
5	Bit compatibilità scanner PLC-3: quando è impostato (1), la risposta del canale adattatore è ritardata di un ms; quando è azzerato (0), funzionamento con tempo di risposta normale																
6	bit inibizione modifica tabella dati. Quando è impostato (1), l'utente non può modificare la tabella dati mentre il processore è in modo run																

Componenti hardware

File di stato processore 1-27

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:27	bit di controllo rack: <ul style="list-style-type: none">• S:27/0-7 — bit inibizione rack I/O per rack 0-7• S:27/8-15 — bit azzeramento rack I/O per rack 0-7 Si veda anche S:7, S:32, S:33, S:34 e S:35
S:28	valore prefissato watchdog programma
S:29	file routine guasti
S:30	valore prefissato STI
S:31	numero file STI
S:32	Bit di stato globali: <ul style="list-style-type: none">• S:32/0-7 — bit guasto rack per rack 10-17 (ottale)• S:32/8-15 — bit coda piena rack per rack 10-17 Si veda anche S:7, S:27, S:33, S:34 e S:35
S:33	Bit di controllo rack: <ul style="list-style-type: none">• S:33/0-7 — bit inibizione rack I/O per rack 10-17 (ottale)• S:33/8-15 — bit azzeramento rack I/O per rack 10-17 Si veda anche S:7, S:27, S:32, S:34 e S:35

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:34	Bit di stato globali: <ul style="list-style-type: none">• S:34/0-7 --- bit guasto rack per rack 20-27 (ottale)• S:34/8-15 --- bit coda piena rack per rack 20-27 Si veda anche S:7, S:27, S:32, S:33 e S:35.
S:35	Bit di stato globali: <ul style="list-style-type: none">• S:35/0-7 - - bit inibizione rack I/O per rack 20-27 (ottale)• S:35/8-15 - - bit azzeramento rack I/O per rack 20-27 Si veda anche S:7, S:27, S:32, S:33 e S:34.
S:36	Riservato
S:37	Riservato
I processori PLC-5 classici utilizzano soltanto 37 parole per il file di stato. Pertanto, le seguenti descrizioni sono valide soltanto per i processori avanzati, Ethernet e ControlNet.	
S:38 – S:45	Riservato
S:46	numero file programma PII
S:47	gruppo modulo PII

Componenti hardware

File di stato processore 1-29

Componenti hardware

File di stato processore 1-30

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:48	maschera bit PII
S:49	valore confronto PII
S:50	conto alla rovescia PII
S:51	bit cambiati PII
S:52	eventi PII dall'ultimo interrupt
S:53	tempo di scansione STI (in ms)
S:54	tempo massimo scansione STI (in ms)
S:55	tempo ultima scansione PII (in ms)
S:56	tempo massimo scansione PII (in ms)
S:57	checksum programma utente
S:58	riservato
S:59	tempo di scansione I/O discreto canale I/O locale esteso (in ms)
S:60	massimo tempo di scansione I/O discreto canale I/O locale esteso (in ms)

Allen-Bradley Replacements

file di stato processore, continua...

Questa parola del file di stato:	Memorizza:
S:61	scansione di trasferimento a blocchi canale I/O locale esteso (in ms)
S:62	massima scansione di trasferimento a blocchi canale I/O locale esteso (in ms)
S:63	numero file di protezione tabella dati del processore protetto
S:64 zl	numero blocchi comando di trasferimento a blocchi remoto usato dalla coppia di canali 1A/1B
S:65	il numero di blocchi per il comando di trasferimento a blocchi remoto usato dalla coppia di canali 2A/2B o dal canale 2 (ControlNet)
S:66	riservato
S:77	porzione di tempo di comunicazione per le funzioni di gestione interna delle comunicazioni (in ms)
S:78	bit disabilitazione aggiornamento I/O MCP Bit 0 per MCP A Bit 1 per MCP B etc.

Componenti hardware

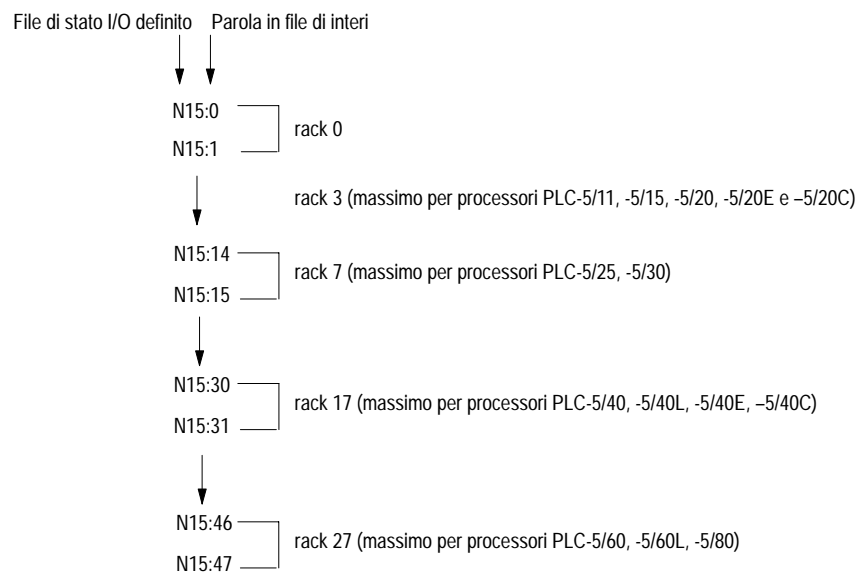
File di stato processore 1-31

file di stato processore, continua...

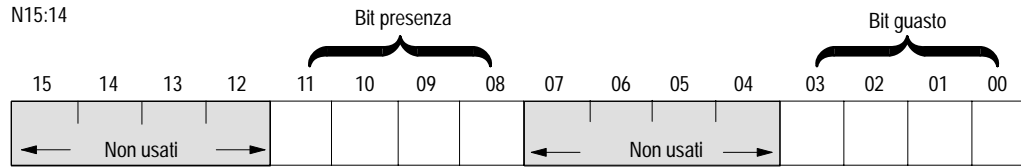
Questa parola del file di stato:	Memorizza:
S:79	bit di inibizione MCP Bit 0 per MCP A Bit 1 per MCP B etc.
S:80-S:127	numero file MCP tempo di scansione MCP (in ms) massimo tempo di scansione MCP (in ms) La sequenza suindicata si applica a ciascun MCP; pertanto, ciascun MCP presenta tre parole di stato Ad esempio, parola 80: numero di file per MCP A parola 81: tempo di scansione per MCP A parola 82: massimo tempo di scansione per MCP A parola 83: numero di file per MCP B parola 84: tempo di scansione per MCP B ecc.

Formato file di stato I/O

(N:15 è definito nella parola S:16 del file di stato del processore.)



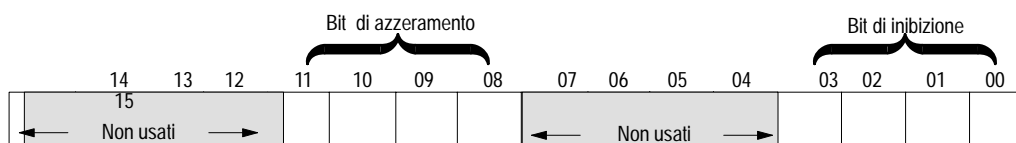
Parola 1 nel file di stato I/O



Questo bit:		Corrisponde a:
Bit guasto	00	primo 1/4 di rack con gruppo I/O iniziale 0
	01	secondo 1/4 di rack con gruppo I/O iniziale 2
	02	terzo 1/4 di rack con gruppo I/O iniziale 4
	03	quarto 1/4 di rack con gruppo I/O iniziale 6
Bit presenza	08	primo 1/4 di rack con gruppo I/O iniziale 0
	09	secondo 1/4 di rack con gruppo I/O iniziale 2
	10	terzo 1/4 di rack con gruppo I/O iniziale 4
	11	quarto 1/4 di rack con gruppo I/O iniziale 6

Parola 2 nel file di stato I/O

N15:15



Questo bit:		Corrisponde a:
Bit inibizione	00	primo 1/4 di rack con gruppo I/O iniziale 0
	01	secondo 1/4 di rack con gruppo I/O iniziale 2
	02	terzo 1/4 di rack con gruppo I/O iniziale 4
	03	quarto 1/4 di rack con gruppo I/O iniziale 6
Bit azzeramento	08	primo 1/4 di rack con gruppo I/O iniziale 0
	09	secondo 1/4 di rack con gruppo I/O iniziale 2
	10	terzo 1/4 di rack con gruppo I/O iniziale 4
	11	quarto 1/4 di rack con gruppo I/O iniziale 6



ATTENZIONE: quando usate un programma ladder o il software per inibire ed azzerare un rack I/O dovete impostare o azzerare i bit di ripristino ed inibizione che corrispondono ad ogni quarto di rack in un dato chassis. Se non si impostano tutti i bit del caso si può causare un funzionamento inaspettato dovuto alla scansione di solo una parte dello chassis I/O.

**Indirizzamento dei file tabella dati
(processori avanzati, Ethernet e
ControlNet)**

Memoria PLC-5

Tabella dati

programma

Descrizione file	Numero (file di default))	Massima grandezza file (parole e strutture da 16 bit)				Memoria usata (parole da 16 bit)
		PLC-5/11, -5/20, -5/20E, -5/20C	PLC-5/30	PLC-5/40, -5/40L, -5/40E, -5/40C	PLC-5/60, -5/60L, -5/80, -5/80E	
Immagine usc. O	0	32	64	128	192	6/file + 1/parola
Immagine ingr. I	1	32	64	128	192	6/file + 1/parola
Stato S	2	128	128	128	128	6/file + 1/parola
Bit (binario) B	3-999 (3)	1000 parole				6/file + 1/parola
Timer T	3-999 (4)	3000 parole/1000 strutture				6/file + 3/struttura
Contatore C	3-999 (5)	3000 parole/1000 strutture				6/file + 3/struttura
Controllo R	3-999 (6)	3000 parole/1000 strutture				6/file + 3/struttura
Interi N	3-999 (7)	1000 parole				6/file + 1/parola
Virgola mobile F	3-999 (8)	2000 parole/1000 strutture				6/file + 2/struttura
ASCII A	3 - 999	1000 parole				6/file + 1/2 per carattere
BCD D	3 - 999	1000 parole				6/file + 1/parola
Trasf. blocchi BT	3 - 999	6000 parole/1000 strutture				6/file + 6/struttura
Messaggio MG	3 - 999	32760 parole/585 strutture (MG Ethernet impiega 2 strutture/msg)				6/file + 56/struttura
PID PD	3 - 999	32718 parole/399 strutture				6/file + 82/struttura
Stato SFC SC	3 - 999	3000 parole/1000 strutture				6/file + 3/struttura
Stringa ASCII ST	3 - 999	32769 parole/780 strutture				6/file + 42/struttura
Trasf. ControlNet CT ¹	3 - 999	22000 parole/1000 strutture				6/file + 22/struttura
Memorizzaz. extra	3 - 999	6 parole				6/file

Indirizzamento

File tabella dati

2-1

Allen-Bradley Replacements

Indirizzamento

File tabella dati

2-2

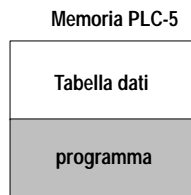
File tabella dati – Processori classici

Memoria PLC-5

Tabella dati
programma

Descrizione file	Numero (file di default)	Massima grandezza file (parole e strutture da 6-bit)		Memoria usata
		PLC-5/10, -5/12, -5/15	PLC-5/25	
Immagine usc.	O 0	32	64	2/file + 1/parola
Immagine ingr.	I 1	32	64	2/file + 1/parola
Stato	S 2	32	32	2/file + 1/parola
Bit (binario)	B 3-999 (3)	1000 parole		2/file + 1/parola
Timer	T 3-999 (4)	3000 parole/1000 strutture		2/file + 3/struttura
Contatore	C 3-999 (5)	3000 parole/1000 strutture		2/file + 3/struttura
Controllo	R 3-999 (6)	3000 parole/1000 strutture		2/file + 3/struttura
Interi	N 3-999 (7)	1000 parole		2/file + 1/parola
Virgola mobile	F 3-999 (8)	1000 parole		2/file + 2/struttura
ASCII	A 3 – 999	1000 parole		2/file + 1/2 per carattere
BCD	D 3 – 999	1000 parole		2/file + 1/parola
Memorizzaz. extra	3 – 999			

File di programma



Descrizione	Numero file di programma	
	Processori PLC-5 classici	Processori PLC-5 avanzati
Sistema	0	0
Funzione sequenziale	1	1 – 999 ²
Ladder	2 – 999	2 – 999 ²
Testo strutturato ¹		2 – 999 ²
Assegnati quando necessario: Subroutine Routine di guasto Interrupt temporizzato selezionabile Interrupt ingresso processore ¹ Passo/Transizione SFC Azioni SFC ¹	3 – 999	2 – 999

¹ Solo processori PLC-5 avanzati, Ethernet e ControlNet.

² I processori PLC-5 avanzati, Ethernet e ControlNet possono avere fino a 16 programmi di controllo principali (in qualsiasi combinazione di SFC, ladder e testo strutturato).

Indirizzamento
File di programma 2-3

Indirizzamento

I/O simbolico

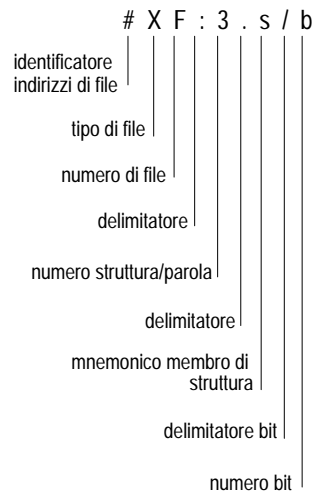
2-4

Indirizzamento Immagini I/O

a:bbc/dd

a	Identificatore tipo dati I/O I – dispositivo ingresso O – dispositivo uscita
bb	numero rack I/O 00 – 003 (ottale) PLC-5/10, -5/11, -5/12, -5/15, -5/20, -5/20E, 5/20C 00 – 07 (ottale) PLC-5/25, -5/30 00 – 17 (ottale) PLC-5/40, -5/40L, -5/40E, -5/40C 00 – 27 (ottale) PLC-5/60, -5/60L, -5/60C, -5/80, -5/80E, -5/80C
c	numero gruppo I/O 0 – 7 (ottale)
dd	numero terminale (bit) 00 – 17 (ottale)
Esempi:	I:001/07 dispositivo ingresso, rack 00, gruppo 1, terminale (bit) 7 O:074/10 dispositivo uscita, rack 07, gruppo 4, terminale (bit) 10

Indirizzamento logico



Dove:	è:
#	Indirizzo di file. Omettere per indirizzi di bit, parola e struttura (indica anche indirizzamento indicizzato, vedere pagina successiva)
X	Tipo file: B – binario N – intero T – timer MG – messaggio ¹ CT – trasf. ControlNet ² C – contatore O – uscita A – ASCII PD – PID ¹ F – virg. mobile R – controllo D – BCD SC – stato SFC ¹ I – ingresso S – stato BT – trasf. blocchi ¹ ST – stringa ASCII ¹
F	Numero file: 0 – uscita 1 – ingresso 2 – stato 3 – 999 qualsiasi altro tipo
:	Il delimitatore a due punti separa i numeri di file e di struttura/parola
e	Numero struttura/parola: 0 – 277 ottale per file ingresso/uscita fino a: 0 – 31 decimale per file di stato (processori PLC-5 classici) 0 – 127 decimale per file di stato 0 – 999 per tutti i tipi di file eccetto MG, PD e ST
.	Il delimitatore a punto viene usato solo con mnemonici di membri-strutture in file di contatori, timer e di controllo
s	Il mnemonico membro/struttura viene usato solo con file di timer, contatore, controllo, BT, MG, PD, SC e ST
/	Il delimitatore di bit separa il numero di bit
b	Numero bit: 00 – 07 o 10 – 17 per file di ingresso/uscita 00 – 15 per tutti gli altri file 00 – 15.999 per file binari quando si usa l'indirizzo di bit diretto
¹	Solo processori PLC-5 avanzati, Ethernet e ControlNet
²	Solo processori ControlNet

Indirizzamento Logico 2-5

Indirizzamento indicizzato

L'indirizzamento indicizzato permette di spostare un indirizzo per il numero di elementi che selezionate. Memorizzate il valore di spostamento in una parola offset nel file di stato del processore. Il processore inizia l'operazione all'indirizzo base più l'offset. Potete manipolare la parola offset nella vostra logica ladder.

Il simbolo dell'indirizzo indicizzato è il carattere #. Ponete il carattere # immediatamente prima dell'identificatore del tipo di file in un indirizzo logico. Immettete il valore di offset in parola 24 del file di stato S:24.

Importante: le istruzioni di file manipolano il valore di offset memorizzato a S:24. Accertatevi di fare il monitoraggio o il carico del valore di offset prima di usare un indirizzo indicizzato, altrimenti si può verificare un funzionamento inaspettato della macchina.

Indirizzamento indiretto

- Potete indirizzare indirettamente le seguenti strutture: numero di file; numero di elemento; numero di bit
- L'indirizzo sostitutivo deve essere del tipo: N, T, C, R, B, I, O, S.
- Immettete l'indirizzo tra parentesi []

Esempi:

Indirizzo indiretto	Variabile
N[N7:0]	numero di file
N7:[C5:7.ACC]	numero di elemento
B3:[I:017]	numero di bit

Modi di indirizzamento I/O

Indirizzamento a 2 slot	Indirizzamento ad 1 slot	Indirizzamento a 1/2 slot
<ul style="list-style-type: none"> due slot per modulo I/O = 1 gruppo ogni gruppo I/O di 2 slot fisici corrisponde a una parola (16 bit) nella tabella di immagini di ingresso ed una parola (16 bit) nella tabella di immagini di uscita 	<ul style="list-style-type: none"> uno slot per modulo I/O = 1 gruppo ogni slot fisico nello chassis corrisponde ad una parola (16 bit) nella tabella immagini di ingresso (16 bit) nella tabella immagini di uscita 	<ul style="list-style-type: none"> mezzo slot per modulo I/O = 1 gruppo ogni slot fisico nello chassis corrisponde a due parole (32 bit) nella tabella immagini di ingresso e due parole (32 bit) nella tabella immagini di uscita

Posizionamento moduli I/O discreti in base ai modi di indirizzamento

I/O	Indirizzamento a 2 slot	indirizzamento a 1 slot	Indirizzamento a 1/2 slot
moduli a 8 pt	nessuna restrizione sul posizionamento dei moduli	nessuna restrizione sul posizionamento dei moduli ma non fa l'uso migliore della immagine I/O e degli indirizzi I/O disponibili	nessuna restrizione sul posizionamento dei moduli ma non fa l'uso migliore della immagine I/O e degli indirizzi I/O disponibili
moduli a 16 pt	si deve usare 1 modulo di ingresso ed 1 di uscita per coppia pari/dispari di slot	nessuna restrizione sul posizionamento dei moduli	nessuna restrizione sul posizionamento dei moduli, ma non fa l'uso migliore della immagine I/O e degli indirizzi I/O disponibili
moduli a 32 pt	non permessi	si deve usare 1 modulo di ingresso e 1 di uscita per coppia pari/dispari di slot	nessuna restrizione sul posizionamento dei moduli

Indirizzamento
Posizionamento moduli 2-7

**Sommario concetti
per l'indirizzamento**

Se state usando questa grandezza dello chassis:	Indirizzamento a 2 slot	Indirizzamento a 1 slot	Indirizzamento a 1/2 slot
4 slot	1/4 rack	1/2 rack	1 rack
8 slot	1/2 rack	1 rack	2 rack
12 slot	3/4 rack	1 1/2 rack	3 rack
16 slot	1 rack	2 rack	4 rack

Istruzioni

Istruzioni – Bit di stato

Bit di stato:

- .EN – abilita
- .TT – timing
- .DN – completamento
- .OV – overflow
- .UN – underflow
- .EU – abilita
acquisizione
- .FD – trovato
- .UL – scarico
- .ER – errore
- .EM – vuoto
- .CD – abilita
conteggio a scendere
- .CU – abilita
conteggio a salire
- .IN – inibizione
- .ER – errore
- .EM – vuoto
- .EU – coda

Categoria	Mnemonico			Parola 0					Parola 1	Parola 2			
				15	14	13	12	11			10	09	08
TIMER (T4:n) ²	TON	TOF	RTO	EN	TT	DN						.PRE	.ACC
COUNTER (C5:n) ²	CTU	CTD		CU	CD	DN	OV	UN				.PRE	.ACC
FILE (R6:n) ²	FAL			EN		DN		ER				.LEN	.POS
	FSC			EN		DN		ER		IN	FD	.LEN	.POS
	FFL	FFU		EN	EU	DN	EM					.LEN	.POS
	LFL ¹	LFU ¹		EN	EU	DN	EM					.LEN	.POS
	BSL	BSR		EN		DN		ER	UL			.LEN	.POS
	FBC	DDT		EN		DN		ER		IN	FD	.LEN	.POS
	SQI	SQO	SQL	EN		DN		ER				.LEN	.POS
ASCII (R6:n) ²	ARL ¹	AWT ¹	AWA ¹	EN	EU	DN	EM	ER	UL			.LEN	.POS
	AHL ¹			EN		DN	EM	ER			FD		
	ACB ¹	ABL ¹		EN	EU	DN	EM	ER			FD		
COMPUTE (R6:n) ²	AVE ¹	SRT ¹	STD ¹	EN		DN		ER				.LEN	.POS

¹ Solo processori PLC-5 avanzati, Ethernet e ControlNet

² n = numero struttura iniziale 0-999

Istruzioni

Bit di stato

3-1

Allen-Bradley Replacements

Istruzione		Descrizione
I:012 —] [— 07	Esamina On XIC	Esamina il bit della tabella dati I:012/07 che corrisponde al terminale 7 di un modulo di ingresso nel rack I/O n. 1, gruppo I/O n. 2. Se questo bit della tabella dati è impostato (1), l'istruzione è vera.
I:012 —]/ [— 07	Esamina Off XIO	Esamina il bit della tabella dati I:012/0 che corrisponde al terminale 7 di un modulo di ingresso nel rack I/O n. 1, gruppo I/O n. 2. Se questo bit della tabella dati è azzerato (0), l'istruzione è vera.
O:013 —()— 01	Energizzare uscita OTE	Se le istruzioni di ingresso precedenti a questa istruzione di uscita sullo stesso ramo passano a vere, imposta (1) il bit O:013/01 che corrisponde al terminale 1 di un modulo di uscita nel rack I/O n. 1, gruppo I/O n. 3.
O:013 —(L)— 01	Chiudere uscita OTL	Se le condizioni di ingresso precedenti a questa istruzione di uscita sullo stesso ramo passano a vere, imposta (1) il bit O:013/01 che corrisponde al terminale 1 di un modulo di uscita nel rack I/O n. 1, gruppo I/O n. 3. Questo bit della tabella dati rimane impostato fino a quando un'istruzione OTU non azzeri il bit.
O:013 —(U)— 01	Aprire uscita OTU	Se le condizioni di ingresso precedenti a questa istruzione di uscita sullo stesso ramo passano a vere, azzeri (0) il bit O:013/01 che corrisponde al terminale 1 di un modulo di uscita nel rack I/O n. 1, gruppo I/O n. 3. Questo è necessario per azzerare un bit che è stato agganciato.

istruzioni relè, continua...

Istruzione		Descrizione
01 — (IIN) —	Ingresso immediato IIN	Questa istruzione aggiorna una parola di bit immagine di ingressi prima del successivo aggiornamento normale dell'immagine degli ingressi. Per uno chassis locale, la scansione del programma viene interrotta mentre gli ingressi del gruppo I/O indirizzato sono sottoposti a scansione; per uno chassis remoto, la scansione del programma viene interrotta solo per aggiornare l'immagine degli ingressi con gli ultimi stati nel buffer I/O remoto.
01 — (IOT) —	Uscita immediata IOT	Questa istruzione aggiorna una parola di bit immagine di uscite prima del successivo aggiornamento normale dell'immagine delle uscite. Per uno chassis locale, la scansione del programma viene interrotta mentre le uscite del gruppo I/O indirizzato sono sottoposte a scansione; per uno chassis remoto, la scansione del programma viene interrotta solo per aggiornare il buffer I/O remoto con gli ultimi stati trovati nell'immagine delle uscite.

Istruzioni relé, continua...

Istruzione	Descrizione										
<table border="1"> <thead> <tr> <th colspan="2">— IDI —</th> </tr> </thead> <tbody> <tr> <td colspan="2">IMMEDIATE DATA INPUT</td> </tr> <tr> <td>Data file offset</td> <td>232</td> </tr> <tr> <td>Length</td> <td>10</td> </tr> <tr> <td>Destination</td> <td>N11:232</td> </tr> </tbody> </table>	— IDI —		IMMEDIATE DATA INPUT		Data file offset	232	Length	10	Destination	N11:232	<p>Immediate Data Input IDI solo per processori ControlNet</p> <p>Se le condizioni di ingresso sono vere, viene avviato un ingresso immediato di dati che aggiorna il file di destinazione dai buffer ControlNet privati prima del successivo aggiornamento normale dell'immagine degli ingressi. Data file offset (232) è dove vengono memorizzati i dati. Length (10) indica il numero di parole nel trasferimento: può essere un valore immediato compreso tra 1 e 64 o un indirizzo logico che specifica il numero di parole da trasferire. Destination (N11:232) è la destinazione delle parole da trasferire. La destinazione deve essere l'indirizzo della tabella dati corrispondente nel DIF (Data Input File), tranne quando si utilizza l'istruzione per assicurare l'integrità del blocco dati in caso di STI (Selectable Timed Interrupts).</p>
— IDI —											
IMMEDIATE DATA INPUT											
Data file offset	232										
Length	10										
Destination	N11:232										
<table border="1"> <thead> <tr> <th colspan="2">— IDO —</th> </tr> </thead> <tbody> <tr> <td colspan="2">IMMEDIATE DATA OUTPUT</td> </tr> <tr> <td>Data file offset</td> <td>175</td> </tr> <tr> <td>Length</td> <td>24</td> </tr> <tr> <td>Source</td> <td>N12:175</td> </tr> </tbody> </table>	— IDO —		IMMEDIATE DATA OUTPUT		Data file offset	175	Length	24	Source	N12:175	<p>Immediate Data Output IDO solo per processori ControlNet</p> <p>Se le condizioni di ingresso sono vere, viene avviato un ingresso immediato di dati che aggiorna il file di destinazione dai buffer ControlNet privati prima del successivo aggiornamento normale dell'immagine delle uscite. Data file offset (175) è l'offset del buffer in cui vengono memorizzati i dati. Length (24) indica il numero di parole da trasferire: può essere un valore immediato compreso tra 1 e 64 o un indirizzo logico che specifica il numero di parole da trasferire Source (N12:175) è la sorgente delle parole da trasferire. Source deve essere l'indirizzo della tabella dati corrispondente nel DOF (Data Output File), tranne quando l'istruzione viene usata per assicurare l'integrità del blocco dati in caso di STI (Selectable Timed Interrupts).</p>
— IDO —											
IMMEDIATE DATA OUTPUT											
Data file offset	175										
Length	24										
Source	N12:175										

Istruzioni timer

Istruzione	Descrizione																																				
<table border="1"> <tr> <td colspan="2">TON</td> </tr> <tr> <td colspan="2">TIMER ON DELAY</td> </tr> <tr> <td>Timer</td> <td>T4:1</td> </tr> <tr> <td>Time Base</td> <td>1.0</td> </tr> <tr> <td>Preset</td> <td>15</td> </tr> <tr> <td>Accum</td> <td>0</td> </tr> </table>	TON		TIMER ON DELAY		Timer	T4:1	Time Base	1.0	Preset	15	Accum	0	<p>Timer On Delay TON</p> <p>Se le condizioni di ingresso diventano vere, il timer T4:1 inizia ad incrementare per intervalli di 1 secondo. Quando il valore accumulato è maggiore o uguale al valore prestabilito (15), il timer si ferma ed attiva il bit di completamento del timer.</p> <p>Bit di stato: EN – Abilita TT – Temporizzazione in corso DN – Completamento</p> <table border="1"> <thead> <tr> <th>Condizione ramo</th> <th>EN 15</th> <th>TT 14</th> <th>DN 13</th> <th>ACC Valore</th> <th>TON Stato</th> </tr> </thead> <tbody> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>Azzerato</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>1</td> <td>0</td> <td>aumenta</td> <td>Temporizza</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>0</td> <td>1</td> <td>>= prest.</td> <td>Completato</td> </tr> </tbody> </table>	Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	TON Stato	Falso	0	0	0	0	Azzerato	Vero	1	1	0	aumenta	Temporizza	Vero	1	0	1	>= prest.	Completato
TON																																					
TIMER ON DELAY																																					
Timer	T4:1																																				
Time Base	1.0																																				
Preset	15																																				
Accum	0																																				
Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	TON Stato																																
Falso	0	0	0	0	Azzerato																																
Vero	1	1	0	aumenta	Temporizza																																
Vero	1	0	1	>= prest.	Completato																																
<table border="1"> <tr> <td colspan="2">TOF</td> </tr> <tr> <td colspan="2">TIMER OFF DELAY</td> </tr> <tr> <td>Timer</td> <td>T4:1</td> </tr> <tr> <td>Time Base</td> <td>.01</td> </tr> <tr> <td>Preset</td> <td>180</td> </tr> <tr> <td>Accum</td> <td>0</td> </tr> </table>	TOF		TIMER OFF DELAY		Timer	T4:1	Time Base	.01	Preset	180	Accum	0	<p>Timer Off Delay TOF</p> <p>Se le condizioni di ingresso sono false, il timer T4:1 inizia ad incrementare per intervalli di 10 ms finché il ramo rimane falso. Quando il valore accumulato è maggiore o uguale al valore prestabilito (180), il timer si ferma e azzerà il bit di completamento del timer.</p> <p>Bit di stato: EN – Abilita TT – Temporizzazione in corso DN – Completamento</p> <table border="1"> <thead> <tr> <th>Condizione ramo</th> <th>EN 15</th> <th>TT 14</th> <th>DN 13</th> <th>ACC Valore</th> <th>TOF Stato</th> </tr> </thead> <tbody> <tr> <td>Vero</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>Azzerato</td> </tr> <tr> <td>Falso</td> <td>0</td> <td>1</td> <td>1</td> <td>aumenta</td> <td>Temporizza</td> </tr> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>>= prest.</td> <td>Completato</td> </tr> </tbody> </table>	Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	TOF Stato	Vero	1	0	1	0	Azzerato	Falso	0	1	1	aumenta	Temporizza	Falso	0	0	0	>= prest.	Completato
TOF																																					
TIMER OFF DELAY																																					
Timer	T4:1																																				
Time Base	.01																																				
Preset	180																																				
Accum	0																																				
Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	TOF Stato																																
Vero	1	0	1	0	Azzerato																																
Falso	0	1	1	aumenta	Temporizza																																
Falso	0	0	0	>= prest.	Completato																																

Istruzioni

Timer

3-5

Istruzioni

Timer

3-6

istruzioni timer, continua...

Istruzione	Descrizione																																						
<p>RTO ———</p> <p>RETENTIVE TIMER ON</p> <table border="1"> <tr> <td>Timer</td> <td>T4:10</td> </tr> <tr> <td>Time Base</td> <td>1.0</td> </tr> <tr> <td>Preset</td> <td>10</td> </tr> <tr> <td>Accum</td> <td>0</td> </tr> </table>	Timer	T4:10	Time Base	1.0	Preset	10	Accum	0	<p>Retentive Timer On RTO</p> <p>Bit di stato: EN – Abilita TT – Temporizz. in corso DN – Completamento</p> <table border="1"> <thead> <tr> <th>Condizione ramo</th> <th>EN 15</th> <th>TT 14</th> <th>DN 13</th> <th>ACC Valore</th> <th>RTO Stato</th> </tr> </thead> <tbody> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>Azzerato</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>1</td> <td>0</td> <td>aumenta</td> <td>Temporizzato</td> </tr> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>si mantiene</td> <td>Disabilitato</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>0</td> <td>1</td> <td>>= prest.</td> <td>Completato</td> </tr> </tbody> </table>	Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	RTO Stato	Falso	0	0	0	0	Azzerato	Vero	1	1	0	aumenta	Temporizzato	Falso	0	0	0	si mantiene	Disabilitato	Vero	1	0	1	>= prest.	Completato
Timer	T4:10																																						
Time Base	1.0																																						
Preset	10																																						
Accum	0																																						
Condizione ramo	EN 15	TT 14	DN 13	ACC Valore	RTO Stato																																		
Falso	0	0	0	0	Azzerato																																		
Vero	1	1	0	aumenta	Temporizzato																																		
Falso	0	0	0	si mantiene	Disabilitato																																		
Vero	1	0	1	>= prest.	Completato																																		
<p>T4:1</p> <p>——(RES)——</p>	<p>Timer Reset RES</p> <p>Se le condizioni di ingresso passano a vere, il timer T4:1 viene azzerato. Questa istruzione azzeri i timer ed i contatori oltre ai blocchi di controllo ed è necessaria per azzerare il valore accumulato di RTO.</p>																																						

Istruzioni del contatore

Istruzione	Descrizione																																								
<table border="1"> <tr> <td>CTU</td> <td></td> </tr> <tr> <td>COUNT UP</td> <td></td> </tr> <tr> <td>Counter</td> <td>C5:1</td> </tr> <tr> <td>Preset</td> <td>10</td> </tr> <tr> <td>Accum</td> <td>0</td> </tr> </table>	CTU		COUNT UP		Counter	C5:1	Preset	10	Accum	0	<p>Conteggio a salire CTU</p> <p>Bit di stato: CU-Conteggio a salire CD-Conteggio a scendere DN-Conteggio completato OV-Overflow UN-Underflow</p> <p>Se le condizioni passano a vere, il contatore C5:1 inizia a contare, incrementando di 1 ogni volta che il ramo passa da falso a vero. Quando il valore accumulato è maggiore o uguale al valore prestabilito (10), il contatore imposta il bit di completamento del contatore.</p> <table border="1"> <thead> <tr> <th>Condizione ramo</th> <th>CU 15</th> <th>DN 13</th> <th>OV 12</th> <th>ACC Valore</th> <th>CTU Stato</th> </tr> </thead> <tbody> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>Azzerato</td> </tr> <tr> <td>Passa a vero</td> <td>1</td> <td>0</td> <td>0</td> <td>aumenta di 1</td> <td>Conteggio</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>1</td> <td>0</td> <td>>= prest.</td> <td>Completato</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>1</td> <td>1</td> <td>>32768</td> <td>Overflow</td> </tr> </tbody> </table>	Condizione ramo	CU 15	DN 13	OV 12	ACC Valore	CTU Stato	Falso	0	0	0	0	Azzerato	Passa a vero	1	0	0	aumenta di 1	Conteggio	Vero	1	1	0	>= prest.	Completato	Vero	1	1	1	>32768	Overflow
CTU																																									
COUNT UP																																									
Counter	C5:1																																								
Preset	10																																								
Accum	0																																								
Condizione ramo	CU 15	DN 13	OV 12	ACC Valore	CTU Stato																																				
Falso	0	0	0	0	Azzerato																																				
Passa a vero	1	0	0	aumenta di 1	Conteggio																																				
Vero	1	1	0	>= prest.	Completato																																				
Vero	1	1	1	>32768	Overflow																																				

Istruzioni

Contatore

3-7

Istruzioni

Contatore 3-8

istruzioni del contatore, continua...

Istruzione	Descrizione																																				
<table border="1"> <tr> <td>CTD</td> <td></td> </tr> <tr> <td>COUNT DOWN</td> <td></td> </tr> <tr> <td>Counter</td> <td>C5:1</td> </tr> <tr> <td>Preset</td> <td>10</td> </tr> <tr> <td>Accum</td> <td>35</td> </tr> </table>	CTD		COUNT DOWN		Counter	C5:1	Preset	10	Accum	35	<p>Conteggio a scendere CTD</p> <p>Bit di stato: CU-Conteggio a salire CD-Coto alla rovescia DN-Conteggio di complet. OV-Overflow UN-Underflow</p>																										
CTD																																					
COUNT DOWN																																					
Counter	C5:1																																				
Preset	10																																				
Accum	35																																				
	<p>Se le condizioni di ingresso sono vere, il contatore C5:1 inizia a contare, diminuendo di 1 ogni volta che il ramo passa da falso a vero. Quando il valore accumulato è inferiore o uguale al valore prestabilito (10), il contatore azzerà il bit di completamento del contatore.</p> <table border="1"> <thead> <tr> <th>Condizione ramo</th> <th>CD 14</th> <th>DN 13</th> <th>UN 11</th> <th>ACC Valore</th> <th>CTD Stato</th> </tr> </thead> <tbody> <tr> <td>Falso</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>Azzerato</td> </tr> <tr> <td>Falso</td> <td>0</td> <td>1</td> <td>0</td> <td>>= prest.</td> <td>Pre carico</td> </tr> <tr> <td>Passa a vero</td> <td>1</td> <td>1</td> <td>0</td> <td>dim di 1</td> <td>Conteggio</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>0</td> <td>0</td> <td>< prest.</td> <td>Completato</td> </tr> <tr> <td>Vero</td> <td>1</td> <td>0</td> <td>1</td> <td>< -32768</td> <td>Underflow</td> </tr> </tbody> </table>	Condizione ramo	CD 14	DN 13	UN 11	ACC Valore	CTD Stato	Falso	0	0	0	0	Azzerato	Falso	0	1	0	>= prest.	Pre carico	Passa a vero	1	1	0	dim di 1	Conteggio	Vero	1	0	0	< prest.	Completato	Vero	1	0	1	< -32768	Underflow
Condizione ramo	CD 14	DN 13	UN 11	ACC Valore	CTD Stato																																
Falso	0	0	0	0	Azzerato																																
Falso	0	1	0	>= prest.	Pre carico																																
Passa a vero	1	1	0	dim di 1	Conteggio																																
Vero	1	0	0	< prest.	Completato																																
Vero	1	0	1	< -32768	Underflow																																
<p>C5:1 (RES)</p>	<p>Counter Reset RES</p>																																				
	<p>Se le condizioni di ingresso passano a vere, il contatore C5:1 si azzerà. Questa istruzione azzerà timer e contatori, oltre ai blocchi di controllo.</p>																																				

Istruzioni per il confronto

Istruzione		Descrizione																												
<div style="border: 1px solid black; padding: 5px;"> CMP COMPARE Expression N7:5 = N7:10 </div>	Confronta CMP	Se l'espressione è vera, l'istruzione di ingresso è vera. L'istruzione CMP può effettuare le seguenti operazioni: uguale (=), minore di (<), minore di o uguale (<=), maggiore di (>), maggiore di o uguale (>=), non uguale (<>). Espressioni complesse (fino a 80 caratteri) sono valide solo con processori PLC-5 avanzati e ControlNet.																												
<div style="border: 1px solid black; padding: 5px;"> LIM LIMIT TEST (CIRC) Low limit N7:10 3 Test N7:15 4 High limit N7:20 22 </div>	Limit Test LIM	<p>Se il valore Test (N7:15) è >= di Low Limit (N7:10) e <= di High Limit (N7:20), questa istruzione è vera.</p> <table border="1"> <thead> <tr> <th>Low Limit</th> <th>Test</th> <th>High Limit</th> <th>LIM</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>10</td> <td>V</td> </tr> <tr> <td>-5</td> <td>5</td> <td>10</td> <td>V</td> </tr> <tr> <td>5</td> <td>11</td> <td>10</td> <td>F</td> </tr> <tr> <td>10</td> <td>0</td> <td>0</td> <td>V</td> </tr> <tr> <td>10</td> <td>5</td> <td>-5</td> <td>F</td> </tr> <tr> <td>10</td> <td>11</td> <td>5</td> <td>V</td> </tr> </tbody> </table>	Low Limit	Test	High Limit	LIM	0	0	10	V	-5	5	10	V	5	11	10	F	10	0	0	V	10	5	-5	F	10	11	5	V
Low Limit	Test	High Limit	LIM																											
0	0	10	V																											
-5	5	10	V																											
5	11	10	F																											
10	0	0	V																											
10	5	-5	F																											
10	11	5	V																											

Istruzioni

Confronta

3-9

Allen-Bradley Replacements

Istruzioni

Confronta

3-10

Istruzione		Descrizione																					
MEQ MASKED EQUAL		Confronto con maschera MEQ																					
Source	D9:5 0000																						
Mask	D9:6 0000	Il processore prende il valore in Source (D9:5) e passa quel valore attraverso Mask (D9:6). Poi il processore confronta il risultato al valore Compare (D9:10). Se il risultato ed i valori di questo confronto sono uguali, l'istruzione è vera.																					
Compare	D9:10 0000																						
			<table border="1"><thead><tr><th>Source</th><th>Mask</th><th>Compare</th><th>MEQ</th></tr></thead><tbody><tr><td>0008</td><td>0008</td><td>0009</td><td>F</td></tr><tr><td>0008</td><td>0001</td><td>0001</td><td>F</td></tr><tr><td>0087</td><td>000F</td><td>0007</td><td>V</td></tr><tr><td>0087</td><td>00F0</td><td>0007</td><td>F</td></tr></tbody></table>	Source	Mask	Compare	MEQ	0008	0008	0009	F	0008	0001	0001	F	0087	000F	0007	V	0087	00F0	0007	F
Source	Mask		Compare	MEQ																			
0008	0008	0009	F																				
0008	0001	0001	F																				
0087	000F	0007	V																				
0087	00F0	0007	F																				

Istruzioni per il confronto, continua...

Istruzione		Descrizione							
xxx		Source A	Source B	EQU	GEQ	GRT	LEQ	LES	NEQ
xxxxxxxxxxxxx		10	10	V	V	F	V	F	F
Source A	N7:5	5	6	F	F	F	V	V	V
	3	21	20	F	V	V	F	F	V
Source B	N7:10	-30	-31	F	V	V	F	F	V
	1	-15	-14	F	F	F	V	V	V
Uguale a EQU		Se il valore in Source A (N7:5) è = al valore in Source B (N7:10), questa istruzione è vera.							
Maggiore di o uguale GEQ		Se il valore in Source A (N7:5) è > o = al valore in Source B (N7:10), questa istruzione è vera.							
Maggiore di GRT		Se il valore in Source A (N7:5) è > il valore in Source B (N7:10), questa istruzione è vera.							
Inferiore a o uguale LEQ		Se il valore in Source A (N7:5) è < o = al valore in Source B (N7:10), questa istruzione è vera.							
Inferiore a LES		Se il valore in Source A (N7:5) è < il valore in Source B (N7:10), questa istruzione è vera.							
Non uguale NEQ		Se il valore in Source A (N7:5) non è uguale al valore in Source B (N7:10), questa istruzione è vera.							

Istruzioni

Confronta

3-11

Allen-Bradley Replacements

Istruzioni per il calcolo

Istruzione	Descrizione																		
<table border="1"> <tr> <td>CPT</td> <td></td> </tr> <tr> <td>COMPUTE</td> <td></td> </tr> <tr> <td>Dest</td> <td>N7:3 3</td> </tr> <tr> <td>Expression</td> <td></td> </tr> <tr> <td colspan="2">N7:4 - (N7:6 * N7:10)</td> </tr> </table>	CPT		COMPUTE		Dest	N7:3 3	Expression		N7:4 - (N7:6 * N7:10)		<p>Calcola CPT</p> <p>Se le condizioni di ingresso diventano vere, valuta l'espressione N7:4 - (N7:6 * N7:10) e memorizza il risultato in Destination (N7:3). L'istruzione CPT può effettuare le seguenti operazioni: sommare (+), sottrarre (-), moltiplicare (*), dividere (/), convertire da BCD (FRD), convertire a BCD (TOD), radice quadrata (SOR), and logico (AND), or logico (OR), not logico (NOT), or esclusivo (XOR), negare (-), azzerare (0) e spostare. Inoltre, i processori PLC-5 avanzati possono eseguire: X alla potenza di Y (**), radianti (RAD), gradi (DEG), logaritmi (LOG), logaritmi naturali (LN), seno (SIN), coseno (COS), tangente (TAN), arcoseno (ASN), arcocoseno (ACS), arcotangente (ATN). Le espressioni complesse (fino a 80 caratteri) sono valide solo con processori PLC-5 avanzati e ControlNet.</p>								
CPT																			
COMPUTE																			
Dest	N7:3 3																		
Expression																			
N7:4 - (N7:6 * N7:10)																			
<table border="1"> <tr> <td>ACS</td> <td></td> </tr> <tr> <td>ARCCOSINE</td> <td></td> </tr> <tr> <td>Source</td> <td>F8:19 0.7853982</td> </tr> <tr> <td>Destination</td> <td>F8:20 0.6674572</td> </tr> </table>	ACS		ARCCOSINE		Source	F8:19 0.7853982	Destination	F8:20 0.6674572	<p>Arcocoseno ACS (solo processori PLC-5 avanzati)</p> <p>Se le condizioni di ingresso sono vere, calcola l'arcocoseno di Source (F8:19) e memorizza il risultato in Destination (F8:20). Source deve essere maggiore o uguale a -1 e minore o uguale a 1.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzerava sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si azzerava sempre</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerava sempre	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si azzerava sempre
ACS																			
ARCCOSINE																			
Source	F8:19 0.7853982																		
Destination	F8:20 0.6674572																		
Bit di stato	Descrizione																		
C	si azzerava sempre																		
V	si imposta se si genera overflow, altrimenti si azzerava																		
Z	si imposta se il risultato è zero, altrimenti si azzerava																		
S	si azzerava sempre																		

Istruzioni per il calcolo, continua..

Istruzione	Descrizione																					
<table border="1"> <tr> <td>ADD</td> <td></td> </tr> <tr> <td>ADD</td> <td></td> </tr> <tr> <td>Source A</td> <td>N7:3 3</td> </tr> <tr> <td>Source B</td> <td>N7:4 1</td> </tr> <tr> <td>Dest</td> <td>N7:12 4</td> </tr> </table>	ADD		ADD		Source A	N7:3 3	Source B	N7:4 1	Dest	N7:12 4	Somma ADD	<p>Quando le condizioni di ingresso sono vere, aggiunge il valore in Source A (N7:3) al valore in Source B (N7:4) e memorizza il risultato in Destination (N7:12).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si imposta se si genera un riporto, altrimenti si azzera</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzera</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è negativo, altrimenti si azzera</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzera</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si imposta se si genera un riporto, altrimenti si azzera	V	si imposta se si genera overflow, altrimenti si azzera	Z	si imposta se il risultato è negativo, altrimenti si azzera	S	si imposta se il risultato è negativo, altrimenti si azzera
ADD																						
ADD																						
Source A	N7:3 3																					
Source B	N7:4 1																					
Dest	N7:12 4																					
Bit di stato	Descrizione																					
C	si imposta se si genera un riporto, altrimenti si azzera																					
V	si imposta se si genera overflow, altrimenti si azzera																					
Z	si imposta se il risultato è negativo, altrimenti si azzera																					
S	si imposta se il risultato è negativo, altrimenti si azzera																					
<table border="1"> <tr> <td>ASN</td> <td></td> </tr> <tr> <td>ARCSINE</td> <td></td> </tr> <tr> <td>Source</td> <td>F8:17 0.7853982</td> </tr> <tr> <td>Destination</td> <td>F8:18 0.9033391</td> </tr> </table>	ASN		ARCSINE		Source	F8:17 0.7853982	Destination	F8:18 0.9033391	Arcoseno ASN (solo processori PLC-5 avanzati)	<p>Quando le condizioni di ingresso sono vere, calcola l'arcoseno di Source (F8:17) e memorizza il risultato in Destination (F8:18). Source viene interpretato come radiante e deve essere maggiore o uguale a -1 e minore o uguale a 1.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzera sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzera</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzera</td> </tr> <tr> <td>S</td> <td>si azzera sempre</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzera sempre	V	si imposta se si genera overflow, altrimenti si azzera	Z	si imposta se il risultato è zero, altrimenti si azzera	S	si azzera sempre		
ASN																						
ARCSINE																						
Source	F8:17 0.7853982																					
Destination	F8:18 0.9033391																					
Bit di stato	Descrizione																					
C	si azzera sempre																					
V	si imposta se si genera overflow, altrimenti si azzera																					
Z	si imposta se il risultato è zero, altrimenti si azzera																					
S	si azzera sempre																					

Istruzioni

Calcolo

3-13

Allen-Bradley Replacements

Istruzioni

Calcolo

3-14

Istruzioni per il calcolo, continua..

Istruzione		Descrizione																								
<table border="1"> <tr> <td>ATN</td> <td></td> </tr> <tr> <td>ARCTANGENT</td> <td></td> </tr> <tr> <td>Source</td> <td>F8:21 0.7853982</td> </tr> <tr> <td>Destination</td> <td>F8:22 0.6657737</td> </tr> </table>	ATN		ARCTANGENT		Source	F8:21 0.7853982	Destination	F8:22 0.6657737	<p>Arcotangente ATN (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p>	<p>Quando le condizioni di ingresso sono vere, calcola l'arcotangente di Source (F8:21) e memorizza il risultato in Destination (F8:22). Source viene interpretato come radiante.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzera sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzera</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzera</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzera</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzera sempre	V	si imposta se si genera overflow, altrimenti si azzera	Z	si imposta se il risultato è zero, altrimenti si azzera	S	si imposta se il risultato è negativo, altrimenti si azzera						
ATN																										
ARCTANGENT																										
Source	F8:21 0.7853982																									
Destination	F8:22 0.6657737																									
Bit di stato	Descrizione																									
C	si azzera sempre																									
V	si imposta se si genera overflow, altrimenti si azzera																									
Z	si imposta se il risultato è zero, altrimenti si azzera																									
S	si imposta se il risultato è negativo, altrimenti si azzera																									
<table border="1"> <tr> <td>AVE</td> <td></td> </tr> <tr> <td>AVERAGE FILE</td> <td></td> </tr> <tr> <td>File</td> <td>#N7:1</td> </tr> <tr> <td>Dest</td> <td>N7:0</td> </tr> <tr> <td>Control</td> <td>R6:0</td> </tr> <tr> <td>Length</td> <td>4</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	AVE		AVERAGE FILE		File	#N7:1	Dest	N7:0	Control	R6:0	Length	4	Position	0	<p>Media AVE (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Bit di stato: EN-Abilita DN-Completamento ER-Errore</p>	<p>Quando le condizioni di ingresso passano da false a vere, somma N7:1, N7:2, N7:3 e N7:4. Divide la somma per 4 e memorizza il risultato in N7:0.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzera sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzera</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzera</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzera</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzera sempre	V	si imposta se si genera overflow, altrimenti si azzera	Z	si imposta se il risultato è zero, altrimenti si azzera	S	si imposta se il risultato è negativo, altrimenti si azzera
AVE																										
AVERAGE FILE																										
File	#N7:1																									
Dest	N7:0																									
Control	R6:0																									
Length	4																									
Position	0																									
Bit di stato	Descrizione																									
C	si azzera sempre																									
V	si imposta se si genera overflow, altrimenti si azzera																									
Z	si imposta se il risultato è zero, altrimenti si azzera																									
S	si imposta se il risultato è negativo, altrimenti si azzera																									

Istruzioni per il calcolo, continua...

Istruzione		Descrizione																		
<table border="1"> <tr><td>CLR</td><td></td></tr> <tr><td>CLR</td><td></td></tr> <tr><td>Dest</td><td>D9:34 0000</td></tr> </table>	CLR		CLR		Dest	D9:34 0000	Azzerata CLR	<p>Quando le condizioni di ingresso sono vere, azzerate il file BCD 9, parola 34 (imposta su zero).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>sempre azzerato</td></tr> <tr><td>V</td><td>sempre azzerato</td></tr> <tr><td>Z</td><td>sempre impostato</td></tr> <tr><td>S</td><td>sempre azzerato</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	sempre azzerato	Z	sempre impostato	S	sempre azzerato		
CLR																				
CLR																				
Dest	D9:34 0000																			
Bit di stato	Descrizione																			
C	sempre azzerato																			
V	sempre azzerato																			
Z	sempre impostato																			
S	sempre azzerato																			
<table border="1"> <tr><td>COS</td><td></td></tr> <tr><td>COSINE</td><td></td></tr> <tr><td>Source</td><td>F8:13 0.7853982</td></tr> <tr><td>Destination</td><td>F8:14 0.7071068</td></tr> </table>	COS		COSINE		Source	F8:13 0.7853982	Destination	F8:14 0.7071068	Coseno COS (solo processori PLC-5 avanzati, Ethernet e ControlNet)	<p>Quando le condizioni di ingresso sono vere, calcola il coseno di Source (F8:13) e memorizza il risultato in Destination (F8:14). Source viene interpretata come radiante.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>si azzerata sempre</td></tr> <tr><td>V</td><td>si imposta se si genera overflow, altrimenti si azzerata</td></tr> <tr><td>Z</td><td>si imposta se il risultato è zero, altrimenti si azzerata</td></tr> <tr><td>S</td><td>si imposta se il risultato è negativo, altrimenti si azzerata</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerata sempre	V	si imposta se si genera overflow, altrimenti si azzerata	Z	si imposta se il risultato è zero, altrimenti si azzerata	S	si imposta se il risultato è negativo, altrimenti si azzerata
COS																				
COSINE																				
Source	F8:13 0.7853982																			
Destination	F8:14 0.7071068																			
Bit di stato	Descrizione																			
C	si azzerata sempre																			
V	si imposta se si genera overflow, altrimenti si azzerata																			
Z	si imposta se il risultato è zero, altrimenti si azzerata																			
S	si imposta se il risultato è negativo, altrimenti si azzerata																			

Istruzioni per il calcolo, continua...

Istruzione		Descrizione																										
<table border="1"> <tr><td>DIV</td><td></td></tr> <tr><td>DIVIDE</td><td></td></tr> <tr><td>Source A</td><td>N7:3</td></tr> <tr><td></td><td>3</td></tr> <tr><td>Source B</td><td>N7:4</td></tr> <tr><td></td><td>1</td></tr> <tr><td>Dest</td><td>N7:12</td></tr> <tr><td></td><td>3</td></tr> </table>	DIV		DIVIDE		Source A	N7:3		3	Source B	N7:4		1	Dest	N7:12		3	Divisione DIV	<p>Quando le condizioni di ingresso sono vere, divide il valore in Source A (N7:3) per il valore in Source B (N7:4) e memorizza il risultato in Destination (N7:12).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>si azzerà sempre</td></tr> <tr><td>V</td><td>si imposta se divisione per zero o overflow, altr. si azzerà</td></tr> <tr><td>Z</td><td>si imposta se il risultato è zero, altrimenti si azzerà</td></tr> <tr><td>S</td><td>si imposta se il risultato è negativo, altrimenti si azzerà</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerà sempre	V	si imposta se divisione per zero o overflow, altr. si azzerà	Z	si imposta se il risultato è zero, altrimenti si azzerà	S	si imposta se il risultato è negativo, altrimenti si azzerà
DIV																												
DIVIDE																												
Source A	N7:3																											
	3																											
Source B	N7:4																											
	1																											
Dest	N7:12																											
	3																											
Bit di stato	Descrizione																											
C	si azzerà sempre																											
V	si imposta se divisione per zero o overflow, altr. si azzerà																											
Z	si imposta se il risultato è zero, altrimenti si azzerà																											
S	si imposta se il risultato è negativo, altrimenti si azzerà																											
<table border="1"> <tr><td>LN</td><td></td></tr> <tr><td>NATURAL LOG</td><td></td></tr> <tr><td>Source</td><td>N7:0</td></tr> <tr><td></td><td>5</td></tr> <tr><td>Destination</td><td>F8:20</td></tr> <tr><td></td><td>1.609438</td></tr> </table>	LN		NATURAL LOG		Source	N7:0		5	Destination	F8:20		1.609438	Logaritmo naturale LN (solo processori PLC-5 avanzati, Ethernet e ControlNet)	<p>Quando le condizioni di ingresso sono vere, calcola il logaritmo naturale di Source (N7:0) e memorizza il risultato in Destination (F8:20). Source deve essere un valore positivo (maggiore di 0).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>si azzerà sempre</td></tr> <tr><td>V</td><td>si imposta se si genera overflow, altrimenti si azzerà</td></tr> <tr><td>Z</td><td>si imposta se il risultato è zero, altrimenti si azzerà</td></tr> <tr><td>S</td><td>si imposta se il risultato è negativo, altrimenti si azzerà</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerà sempre	V	si imposta se si genera overflow, altrimenti si azzerà	Z	si imposta se il risultato è zero, altrimenti si azzerà	S	si imposta se il risultato è negativo, altrimenti si azzerà				
LN																												
NATURAL LOG																												
Source	N7:0																											
	5																											
Destination	F8:20																											
	1.609438																											
Bit di stato	Descrizione																											
C	si azzerà sempre																											
V	si imposta se si genera overflow, altrimenti si azzerà																											
Z	si imposta se il risultato è zero, altrimenti si azzerà																											
S	si imposta se il risultato è negativo, altrimenti si azzerà																											

Istruzioni per il calcolo, continua...

Istruzione		Descrizione																				
<table border="1"> <tr><td>LOG</td><td></td></tr> <tr><td>LOG BASE 10</td><td></td></tr> <tr><td>Source</td><td>N7:2 5</td></tr> <tr><td>Destination</td><td>F8:3 0.6989700</td></tr> </table>	LOG		LOG BASE 10		Source	N7:2 5	Destination	F8:3 0.6989700	<p>Logaritmo nella Base 10 LOG (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p>	<p>Quando le condizioni di ingresso sono vere, calcola il logaritmo in base 10 di Source (N7:2) e memorizza il risultato in Destination (F8:3). Source deve essere un valore positivo (maggiore di 0).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzerata sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerata</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerata</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerata</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerata sempre	V	si imposta se si genera overflow, altrimenti si azzerata	Z	si imposta se il risultato è zero, altrimenti si azzerata	S	si imposta se il risultato è negativo, altrimenti si azzerata		
LOG																						
LOG BASE 10																						
Source	N7:2 5																					
Destination	F8:3 0.6989700																					
Bit di stato	Descrizione																					
C	si azzerata sempre																					
V	si imposta se si genera overflow, altrimenti si azzerata																					
Z	si imposta se il risultato è zero, altrimenti si azzerata																					
S	si imposta se il risultato è negativo, altrimenti si azzerata																					
<table border="1"> <tr><td>MUL</td><td></td></tr> <tr><td>MULTIPLY</td><td></td></tr> <tr><td>Source A</td><td>N7:3 3</td></tr> <tr><td>Source B</td><td>N7:4 1</td></tr> <tr><td>Dest</td><td>N7:12 3</td></tr> </table>	MUL		MULTIPLY		Source A	N7:3 3	Source B	N7:4 1	Dest	N7:12 3	<p>Moltiplicazione MUL</p>	<p>Quando le condizioni di ingresso sono vere, moltiplica il valore in Source A (N7:3) per il valore in Source B (N7:4) memorizza il risultato in Destination (N7:12).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerata</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerata</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerata</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se si genera overflow, altrimenti si azzerata	Z	si imposta se il risultato è zero, altrimenti si azzerata	S	si imposta se il risultato è negativo, altrimenti si azzerata
MUL																						
MULTIPLY																						
Source A	N7:3 3																					
Source B	N7:4 1																					
Dest	N7:12 3																					
Bit di stato	Descrizione																					
C	sempre azzerato																					
V	si imposta se si genera overflow, altrimenti si azzerata																					
Z	si imposta se il risultato è zero, altrimenti si azzerata																					
S	si imposta se il risultato è negativo, altrimenti si azzerata																					

Istruzioni

Calcolo

3-17

Istruzioni per il calcolo, continua...

Istruzione	Descrizione																		
<table border="1"> <tr> <td>NEG</td> <td></td> </tr> <tr> <td>NEGATE</td> <td></td> </tr> <tr> <td>Source</td> <td>N7:3 3</td> </tr> <tr> <td>Dest</td> <td>N7:12 -3</td> </tr> </table>	NEG		NEGATE		Source	N7:3 3	Dest	N7:12 -3	<p>Negazione NEG</p> <p>Quando le condizioni di ingresso sono vere, prende il segno opposto di Source (N7:3) e memorizza il risultato in Destination (N7:12). Questa istruzione cambia i valori positivi in valori negativi e i valori negativi in valori positivi.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si imposta se l'operazione genera un riporto, altr. si azzerava</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si imposta se l'operazione genera un riporto, altr. si azzerava	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
NEG																			
NEGATE																			
Source	N7:3 3																		
Dest	N7:12 -3																		
Bit di stato	Descrizione																		
C	si imposta se l'operazione genera un riporto, altr. si azzerava																		
V	si imposta se si genera overflow, altrimenti si azzerava																		
Z	si imposta se il risultato è zero, altrimenti si azzerava																		
S	si imposta se il risultato è negativo, altrimenti si azzerava																		
<table border="1"> <tr> <td>SIN</td> <td></td> </tr> <tr> <td>SINE</td> <td></td> </tr> <tr> <td>Source</td> <td>F8:11 0.7853982</td> </tr> <tr> <td>Destination</td> <td>F8:12 0.7071068</td> </tr> </table>	SIN		SINE		Source	F8:11 0.7853982	Destination	F8:12 0.7071068	<p>Seno SIN (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Quando le condizioni di ingresso sono vere, calcola il seno di Source (F8:11) e memorizza il risultato in Destination (F8:12). Source viene interpretato come radiante.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzerava sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerava sempre	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
SIN																			
SINE																			
Source	F8:11 0.7853982																		
Destination	F8:12 0.7071068																		
Bit di stato	Descrizione																		
C	si azzerava sempre																		
V	si imposta se si genera overflow, altrimenti si azzerava																		
Z	si imposta se il risultato è zero, altrimenti si azzerava																		
S	si imposta se il risultato è negativo, altrimenti si azzerava																		

Istruzioni per il calcolo, continua...

Istruzione		Descrizione																			
<table border="1"> <tr> <td>SQR</td> <td></td> </tr> <tr> <td>SQUARE ROOT</td> <td></td> </tr> <tr> <td>Source</td> <td>N7:3 25</td> </tr> <tr> <td>Dest</td> <td>N7:12 5</td> </tr> </table>		SQR		SQUARE ROOT		Source	N7:3 25	Dest	N7:12 5	Radice quadrata SQR	<p>Quando le condizioni di ingresso sono vere, calcola la radice quadrata di Source (N7:3) e memorizza il risultato in Destination (N7:12).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
SQR																					
SQUARE ROOT																					
Source	N7:3 25																				
Dest	N7:12 5																				
Bit di stato	Descrizione																				
C	sempre azzerato																				
V	si imposta se si genera overflow, altrimenti si azzerava																				
Z	si imposta se il risultato è zero, altrimenti si azzerava																				
S	si imposta se il risultato è negativo, altrimenti si azzerava																				
<table border="1"> <tr> <td>SRT</td> <td></td> </tr> <tr> <td>Sort</td> <td></td> </tr> <tr> <td>File</td> <td>#N7:1</td> </tr> <tr> <td>Control</td> <td>R6:0</td> </tr> <tr> <td>Length</td> <td>4</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>		SRT		Sort		File	#N7:1	Control	R6:0	Length	4	Position	0	<p>Ordina SRT (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Bit di stato: EN – Abilita DN – Completam. ER – Errore</p>	<p>Quando le condizioni di ingresso passano da false a vere, gli elementi in N7:1, N7:2, N7:3. e N7:4 vengono disposti in ordine ascendente.</p>						
SRT																					
Sort																					
File	#N7:1																				
Control	R6:0																				
Length	4																				
Position	0																				

Istruzioni

Calcolo

3-19

Allen-Bradley Replacements

Istruzioni per il calcolo, continua...

Istruzione		Descrizione																										
<table border="1"> <tr> <td>STD</td> <td></td> </tr> <tr> <td>STANDARD DEVIATION</td> <td></td> </tr> <tr> <td>File</td> <td>#N7:1</td> </tr> <tr> <td>Dest</td> <td>N7:0</td> </tr> <tr> <td>Control</td> <td>R6:0</td> </tr> <tr> <td>Length</td> <td>4</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	STD		STANDARD DEVIATION		File	#N7:1	Dest	N7:0	Control	R6:0	Length	4	Position	0	<p>Deviazione standard STD (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Bit di stato: EN – Abilita DN – Completamento ER – Errore</p>	<p>Quando le condizioni di ingresso passano da false a vere, gli elementi in N7:1, N7:2, N7:3 e N7:4 vengono usati per calcolare la deviazione standard dei valori e memorizza il risultato in Destination (N7:0). Il risultato viene memorizzato in N7:0.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si azzerava sempre</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si azzerava sempre	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava		
STD																												
STANDARD DEVIATION																												
File	#N7:1																											
Dest	N7:0																											
Control	R6:0																											
Length	4																											
Position	0																											
Bit di stato	Descrizione																											
C	si azzerava sempre																											
V	si imposta se si genera overflow, altrimenti si azzerava																											
Z	si imposta se il risultato è zero, altrimenti si azzerava																											
S	si imposta se il risultato è negativo, altrimenti si azzerava																											
<table border="1"> <tr> <td>SUB</td> <td></td> </tr> <tr> <td>SUBTRACT</td> <td></td> </tr> <tr> <td>Source A</td> <td>N7:3</td> </tr> <tr> <td></td> <td>3</td> </tr> <tr> <td>Source B</td> <td>N7:4</td> </tr> <tr> <td></td> <td>1</td> </tr> <tr> <td>Dest</td> <td>N7:12</td> </tr> <tr> <td></td> <td>2</td> </tr> </table>	SUB		SUBTRACT		Source A	N7:3		3	Source B	N7:4		1	Dest	N7:12		2	<p>Sottrazione SUB</p>	<p>Quando le condizioni di ingresso sono vere, sottrae il valore in Source B (N7:4) dal valore in Source A (N7:3) e memorizza il risultato in Destination (N7:12).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>impostato se l'operazione genera un riporto, altrimenti azzerato</td> </tr> <tr> <td>V</td> <td>impostato se si genera overflow, altrimenti azzerato</td> </tr> <tr> <td>Z</td> <td>impostato se il risultato è zero, altrimenti azzerato</td> </tr> <tr> <td>S</td> <td>impostato se il risultato è negativo, altrimenti azzerato</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	impostato se l'operazione genera un riporto, altrimenti azzerato	V	impostato se si genera overflow, altrimenti azzerato	Z	impostato se il risultato è zero, altrimenti azzerato	S	impostato se il risultato è negativo, altrimenti azzerato
SUB																												
SUBTRACT																												
Source A	N7:3																											
	3																											
Source B	N7:4																											
	1																											
Dest	N7:12																											
	2																											
Bit di stato	Descrizione																											
C	impostato se l'operazione genera un riporto, altrimenti azzerato																											
V	impostato se si genera overflow, altrimenti azzerato																											
Z	impostato se il risultato è zero, altrimenti azzerato																											
S	impostato se il risultato è negativo, altrimenti azzerato																											

Istruzioni per il calcolo, continua...

Istruzione		Descrizione										
TAN		Tangente TAN (solo processori PLC-5 avanzati, Ethernet e ControlNet)										
TANGENT												
Source	F8:15 0.7853982											
Destination	F8:16 1.0000000											
Quando le condizioni di ingresso sono vere, calcola la tangente di Source (F8:15) e memorizza il risultato in Destination (F8:16). Source deve essere maggiore o uguale a -102943,7 e minore o uguale di 102943,7. Source viene interpretato come radiante.												
		<table border="1"><thead><tr><th>Bit di stato</th><th>Descrizione</th></tr></thead><tbody><tr><td>C</td><td>si azzerata sempre</td></tr><tr><td>V</td><td>si imposta se si genera overflow, altrimenti si azzerata</td></tr><tr><td>Z</td><td>si imposta se il risultato è zero, altrimenti si azzerata</td></tr><tr><td>S</td><td>si imposta se il risultato è negativo, altrimenti si azzerata</td></tr></tbody></table>	Bit di stato	Descrizione	C	si azzerata sempre	V	si imposta se si genera overflow, altrimenti si azzerata	Z	si imposta se il risultato è zero, altrimenti si azzerata	S	si imposta se il risultato è negativo, altrimenti si azzerata
Bit di stato	Descrizione											
C	si azzerata sempre											
V	si imposta se si genera overflow, altrimenti si azzerata											
Z	si imposta se il risultato è zero, altrimenti si azzerata											
S	si imposta se il risultato è negativo, altrimenti si azzerata											

Istruzioni

Calcolo

3-21

Allen-Bradley Replacements

Istruzioni logiche

Istruzione	Descrizione																							
<table border="1"> <tr> <td>AND BITWISE AND</td> <td></td> </tr> <tr> <td>Source A</td> <td>D9:3 3F37</td> </tr> <tr> <td>Source B</td> <td>D9:4 00FF</td> </tr> <tr> <td>Dest</td> <td>D9:5 0037</td> </tr> </table>	AND BITWISE AND		Source A	D9:3 3F37	Source B	D9:4 00FF	Dest	D9:5 0037	<p>AND*</p> <p>Quando le condizioni di ingresso sono vere, il processore valuta un'operazione AND (bit-per-bit) tra Source A (D9:3) e Source B (D9:4) e memorizza il risultato in Destination (D9:5). La tabella di verità per un'operazione AND è:</p> <table border="1"> <thead> <tr> <th>Source A</th> <th>Source B</th> <th>Risultato</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Source A	Source B	Risultato	0	0	0	1	0	0	0	1	0	1	1	1
AND BITWISE AND																								
Source A	D9:3 3F37																							
Source B	D9:4 00FF																							
Dest	D9:5 0037																							
Source A	Source B	Risultato																						
0	0	0																						
1	0	0																						
0	1	0																						
1	1	1																						
<table border="1"> <tr> <td>NOT</td> <td></td> </tr> <tr> <td>Source A</td> <td>D9:3 00FF</td> </tr> <tr> <td>Dest</td> <td>D9:5 FF00</td> </tr> </table>	NOT		Source A	D9:3 00FF	Dest	D9:5 FF00	<p>NOT Operation*</p> <p>Quando le condizioni di ingresso sono vere, il processore effettua un'operazione NOT (prende l'opposto) (bit-per-bit) su Source (D9:3) e memorizza il risultato in Destination (D9:5). La tabella di verità per un'operazione NOT è:</p> <table border="1"> <thead> <tr> <th>Sorgente</th> <th>Destinazione</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	Sorgente	Destinazione	0	1	1	0											
NOT																								
Source A	D9:3 00FF																							
Dest	D9:5 FF00																							
Sorgente	Destinazione																							
0	1																							
1	0																							

* Bit di stato e relative descrizioni per le istruzioni logiche.

Bit di stato	Descrizione
C	sempre azzerato
V	sempre azzerato
Z	si imposta se il risultato è zero, altrimenti si azzerava
S	si imposta se il bit più significativo (bit 5 per decimale o bit 17 per ottale) viene impostato (1), altrimenti si azzerava

Istruzioni logiche, continua...

Istruzione	Descrizione																									
<table border="1"> <tr> <td>OR</td> <td></td> </tr> <tr> <td>BITWISE INCLUS OR</td> <td></td> </tr> <tr> <td>Source A</td> <td>D9:3 3F37</td> </tr> <tr> <td>Source B</td> <td>D9:4 00FF</td> </tr> <tr> <td>Dest</td> <td>D9:5 3FFF</td> </tr> </table>	OR		BITWISE INCLUS OR		Source A	D9:3 3F37	Source B	D9:4 00FF	Dest	D9:5 3FFF	<p>OR¹</p> <p>Quando le condizioni di ingresso sono vere, il processore valuta un'operazione OR (bit-per-bit) tra Source A (D9:3) e Source B (D9:4) e memorizza il risultato in Destination (D9:5). La tabella di verità per un'operazione OR è:</p> <table border="1"> <thead> <tr> <th>Source A</th> <th>Source B</th> <th>Risultato</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Source A	Source B	Risultato	0	0	0	1	0	1	0	1	1	1	1	1
OR																										
BITWISE INCLUS OR																										
Source A	D9:3 3F37																									
Source B	D9:4 00FF																									
Dest	D9:5 3FFF																									
Source A	Source B	Risultato																								
0	0	0																								
1	0	1																								
0	1	1																								
1	1	1																								
<table border="1"> <tr> <td>XOR</td> <td></td> </tr> <tr> <td>BITWISE EXCLUS OR</td> <td></td> </tr> <tr> <td>Source A</td> <td>D9:3 3F37</td> </tr> <tr> <td>Source B</td> <td>D9:4 3F37</td> </tr> <tr> <td>Dest</td> <td>D9:5 0000</td> </tr> </table>	XOR		BITWISE EXCLUS OR		Source A	D9:3 3F37	Source B	D9:4 3F37	Dest	D9:5 0000	<p>OR esclusivo XOR¹</p> <p>Quando le condizioni di ingresso sono vere, il processore valuta un'operazione OR esclusivo (bit per bit) tra Source A (D9:3) e Source B (D9:4) e memorizza il risultato in Destination (D9:5). La tabella di verità per un funzionamento XOR è:</p> <table border="1"> <thead> <tr> <th>Source A</th> <th>Source B</th> <th>Risultato</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	Source A	Source B	Risultato	0	0	0	1	0	1	0	1	1	1	1	0
XOR																										
BITWISE EXCLUS OR																										
Source A	D9:3 3F37																									
Source B	D9:4 3F37																									
Dest	D9:5 0000																									
Source A	Source B	Risultato																								
0	0	0																								
1	0	1																								
0	1	1																								
1	1	0																								

¹ Bit di stato e descrizioni per le istruzioni logiche.

Bit di stato	Descrizione
C	sempre azzerato
V	sempre azzerato
Z	si imposta se il risultato è zero, altrimenti si azzerava
S	si imposta se il bit più significativo (bit 15 per decimale o bit 17 per ottale) è impostato (1), altrimenti si azzerava

Istruzioni

Logiche

3-23

Istruzioni per la conversione

Istruzione		Descrizione																		
<table border="1"> <tr><td>FRD</td><td></td></tr> <tr><td>FROM BCD</td><td></td></tr> <tr><td>Source</td><td>D9:3 0037</td></tr> <tr><td>Dest</td><td>N7:12 37</td></tr> </table>	FRD		FROM BCD		Source	D9:3 0037	Dest	N7:12 37	Conversione da BCD FRD	<p>Quando le condizioni di ingresso sono vere, converte il valore in Source (D9:3) in un valore di interi e memorizza il risultato in Destination (N7:12). La sorgente deve valere tra 0-9999 (BCD).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>sempre azzerato</td></tr> <tr><td>V</td><td>sempre azzerato</td></tr> <tr><td>Z</td><td>si imposta se il valore di destinazione è zero, altr. si azzera</td></tr> <tr><td>S</td><td>sempre azzerato</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	sempre azzerato	Z	si imposta se il valore di destinazione è zero, altr. si azzera	S	sempre azzerato
FRD																				
FROM BCD																				
Source	D9:3 0037																			
Dest	N7:12 37																			
Bit di stato	Descrizione																			
C	sempre azzerato																			
V	sempre azzerato																			
Z	si imposta se il valore di destinazione è zero, altr. si azzera																			
S	sempre azzerato																			
<table border="1"> <tr><td>TOD</td><td></td></tr> <tr><td>TO BCD</td><td></td></tr> <tr><td>Source</td><td>N7:3 44</td></tr> <tr><td>Dest</td><td>D9:5 0044</td></tr> </table>	TOD		TO BCD		Source	N7:3 44	Dest	D9:5 0044	Conversione in BCD TOD	<p>Quando le condizioni di ingresso sono vere, converte il valore in Source (N7:3) in un formato BCD e memorizza il risultato in Destination (D9:5).</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr><td>C</td><td>sempre azzerato</td></tr> <tr><td>V</td><td>si imposta se il valore di sorgente è negativo o superiore a 9999 (cioè fuori della gamma 9999)</td></tr> <tr><td>Z</td><td>si imposta se il valore di destinazione è zero, altr. si azzera</td></tr> <tr><td>S</td><td>sempre azzerato</td></tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se il valore di sorgente è negativo o superiore a 9999 (cioè fuori della gamma 9999)	Z	si imposta se il valore di destinazione è zero, altr. si azzera	S	sempre azzerato
TOD																				
TO BCD																				
Source	N7:3 44																			
Dest	D9:5 0044																			
Bit di stato	Descrizione																			
C	sempre azzerato																			
V	si imposta se il valore di sorgente è negativo o superiore a 9999 (cioè fuori della gamma 9999)																			
Z	si imposta se il valore di destinazione è zero, altr. si azzera																			
S	sempre azzerato																			

Istruzioni per la conversione, continua...

Istruzione		Descrizione																							
<table border="1"> <tr> <td colspan="2">DEG</td> </tr> <tr> <td colspan="2">RADIANS TO DEGREE</td> </tr> <tr> <td>Source</td> <td>F8:7</td> </tr> <tr> <td></td> <td>0.7853982</td> </tr> <tr> <td>Dest</td> <td>F8:8</td> </tr> <tr> <td></td> <td>45</td> </tr> </table>		DEG		RADIANS TO DEGREE		Source	F8:7		0.7853982	Dest	F8:8		45	Converta in gradi DEG (solo processori PLC-5 avanzati, Ethernet e ControlNet)	Converta i radianti (il valore in Source A) in gradi e memorizza il risultato in Destination (Tempi di sorgente $180/\pi$). <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
DEG																									
RADIANS TO DEGREE																									
Source	F8:7																								
	0.7853982																								
Dest	F8:8																								
	45																								
Bit di stato	Descrizione																								
C	sempre azzerato																								
V	si imposta se si genera overflow, altrimenti si azzerava																								
Z	si imposta se il risultato è zero, altrimenti si azzerava																								
S	si imposta se il risultato è negativo, altrimenti si azzerava																								
<table border="1"> <tr> <td colspan="2">RAD</td> </tr> <tr> <td colspan="2">DEGREES TO RADIAN</td> </tr> <tr> <td>Source</td> <td>N7:9</td> </tr> <tr> <td></td> <td>45</td> </tr> <tr> <td>Dest</td> <td>F8:10</td> </tr> <tr> <td></td> <td>0.7853982</td> </tr> </table>		RAD		DEGREES TO RADIAN		Source	N7:9		45	Dest	F8:10		0.7853982	Converta in radianti RAD (solo processori PLC-5 avanzati, Ethernet e ControlNet)	Converta i gradi (il valore in Source A) in radianti e memorizza il risultato in Destination (Tempi di sorgente $\pi/180$). <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow, altrimenti si azzerava</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se si genera overflow, altrimenti si azzerava	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
RAD																									
DEGREES TO RADIAN																									
Source	N7:9																								
	45																								
Dest	F8:10																								
	0.7853982																								
Bit di stato	Descrizione																								
C	sempre azzerato																								
V	si imposta se si genera overflow, altrimenti si azzerava																								
Z	si imposta se il risultato è zero, altrimenti si azzerava																								
S	si imposta se il risultato è negativo, altrimenti si azzerava																								

Istruzioni di modifica e spostamento bit

Istruzioni
Modificare/Spostare bit 3-26

Istruzione		Descrizione																						
<table border="1"> <tr> <td>BTD</td> <td></td> </tr> <tr> <td>BIT FIELD DISTRIB</td> <td></td> </tr> <tr> <td>Source</td> <td>N7:3</td> </tr> <tr> <td></td> <td>0</td> </tr> <tr> <td>Source bit</td> <td>3</td> </tr> <tr> <td>Dest</td> <td>N7:4</td> </tr> <tr> <td></td> <td>0</td> </tr> <tr> <td>Dest bit</td> <td>10</td> </tr> <tr> <td>Length</td> <td>6</td> </tr> </table>	BTD		BIT FIELD DISTRIB		Source	N7:3		0	Source bit	3	Dest	N7:4		0	Dest bit	10	Length	6	Distribuzione bit BTD	Quando le condizioni di ingresso sono vere, il processore copia il numero di bit specificato da lunghezza, cominciando con il bit Source (3) di Source (N7:3) e ponendo i valori in Destination (N7:4), cominciando con il bit Destination (10).				
BTD																								
BIT FIELD DISTRIB																								
Source	N7:3																							
	0																							
Source bit	3																							
Dest	N7:4																							
	0																							
Dest bit	10																							
Length	6																							
<table border="1"> <tr> <td>MOV</td> <td></td> </tr> <tr> <td>MOVE</td> <td></td> </tr> <tr> <td>Source</td> <td>N7:3</td> </tr> <tr> <td></td> <td>0</td> </tr> <tr> <td>Dest</td> <td>N7:12</td> </tr> <tr> <td></td> <td>0</td> </tr> </table>	MOV		MOVE		Source	N7:3		0	Dest	N7:12		0	Sposta MOV	Quando le condizioni di ingresso sono vere, sposta una copia del valore in Source (N7:3) in Destination (N7:12). Questo sostituisce il valore originale in Destination. <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>si imposta se si genera overflow durante la convers. da virg. mobile a interi, altr. si azzerata</td> </tr> <tr> <td>Z</td> <td>si imposta se il valore di destinazione è zero, altr. si azzerata</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerata</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	si imposta se si genera overflow durante la convers. da virg. mobile a interi, altr. si azzerata	Z	si imposta se il valore di destinazione è zero, altr. si azzerata	S	si imposta se il risultato è negativo, altrimenti si azzerata
MOV																								
MOVE																								
Source	N7:3																							
	0																							
Dest	N7:12																							
	0																							
Bit di stato	Descrizione																							
C	sempre azzerato																							
V	si imposta se si genera overflow durante la convers. da virg. mobile a interi, altr. si azzerata																							
Z	si imposta se il valore di destinazione è zero, altr. si azzerata																							
S	si imposta se il risultato è negativo, altrimenti si azzerata																							

Istruzioni di modifica bit e spostamento, continua...

Istruzione		Descrizione																
MVM	<table border="1"> <tr> <td>Source</td> <td>D9:3 478F</td> </tr> <tr> <td>Mask</td> <td>D9:5 00FF</td> </tr> <tr> <td>Dest</td> <td>D9:12 008F</td> </tr> </table>	Source	D9:3 478F	Mask	D9:5 00FF	Dest	D9:12 008F	<p>Spostamento con maschera MVM</p> <p>Quando le condizioni di ingresso sono vere, il processore passa il valore in Source (D9:3) attraverso la Mask (D9:5) e memorizza il risultato in Destination (D9:12). Questo sostituisce il valore originale in Destination.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>sempre azzerato</td> </tr> <tr> <td>V</td> <td>sempre azzerato</td> </tr> <tr> <td>Z</td> <td>si imposta se il risultato è zero, altrimenti si azzerava</td> </tr> <tr> <td>S</td> <td>si imposta se il risultato è negativo, altrimenti si azzerava</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	sempre azzerato	V	sempre azzerato	Z	si imposta se il risultato è zero, altrimenti si azzerava	S	si imposta se il risultato è negativo, altrimenti si azzerava
Source		D9:3 478F																
Mask		D9:5 00FF																
Dest		D9:12 008F																
Bit di stato		Descrizione																
C	sempre azzerato																	
V	sempre azzerato																	
Z	si imposta se il risultato è zero, altrimenti si azzerava																	
S	si imposta se il risultato è negativo, altrimenti si azzerava																	
MASKED MOVE																		
Source																		
Mask																		
Dest																		

Istruzioni
Modificare/Spostare bit 3-27

Istruzioni di file

Istruzioni

File

3-28

Istruzione	Descrizione																
<table border="1"> <tr> <td colspan="2">FAL</td> </tr> <tr> <td colspan="2">FILE ARITH/LOGICAL</td> </tr> <tr> <td>Control</td> <td>R6:1</td> </tr> <tr> <td>Length</td> <td>8</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> <tr> <td>Mode</td> <td>ALL</td> </tr> <tr> <td>Dest</td> <td>#N15:10</td> </tr> <tr> <td>Expression</td> <td>#N14:0 – 256</td> </tr> </table>	FAL		FILE ARITH/LOGICAL		Control	R6:1	Length	8	Position	0	Mode	ALL	Dest	#N15:10	Expression	#N14:0 – 256	<p>Aritmetica e logica su file FAL</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore legge 8 elementi di N14:0 e sottrae 256 (una costante) da ogni elemento. Questo esempio indica il risultato memorizzato negli otto elementi a cominciare da N15:10. L'elemento di controllo R6:1 controlla il funzionamento. Il modo determina se il processore effettua l'espressione su tutti gli elementi nei file (ALL) per scansione di programma, un elemento nei file (INC) per scansione o un numero specifico di elementi (NUM) per scansione.</p> <p>L'istruzione FAL può effettuare le seguenti operazioni: aggiungere (+), sottrarre (-), moltiplicare (*), dividere (/), convertire da BCD (FRD), convertire a BCD (TOD), radice quadrata (SQR), and logico (AND), or logico (OR), not logico (NOT), or esclusivo (XOR), negare (-), azzerare (0), spostare e le nuove istruzioni matematiche (vedere l'elenco CPT).</p>
FAL																	
FILE ARITH/LOGICAL																	
Control	R6:1																
Length	8																
Position	0																
Mode	ALL																
Dest	#N15:10																
Expression	#N14:0 – 256																
<table border="1"> <tr> <td colspan="2">FLL</td> </tr> <tr> <td colspan="2">FILL FILE</td> </tr> <tr> <td>Source</td> <td>N10:6</td> </tr> <tr> <td>Dest</td> <td>#N12:0</td> </tr> <tr> <td>Length</td> <td>5</td> </tr> </table>	FLL		FILL FILE		Source	N10:6	Dest	#N12:0	Length	5	<p>File Fill FLL</p> <p>Quando le condizioni di ingresso sono vere, il processore copia il valore in Source (N10:6) sugli elementi nel file Destination (#N12:0). L'istruzione FLL riempie tutti gli elementi in Dest specificati in Length.</p>						
FLL																	
FILL FILE																	
Source	N10:6																
Dest	#N12:0																
Length	5																

Istruzioni di file, continua...

Istruzione	Descrizione
<p>FSC</p> <p>FILE SEARCH/COMPARE</p> <p>Control R9:0</p> <p>Length 90</p> <p>Position 0</p> <p>Mode 10</p> <p>Expression #B4:0 <> #B5:0</p>	<p>Ricerca e confronto tra file FSC</p> <p>Bit di stato: EN – Abilita DN – Completamento ER – Errore IN – Inibizione FD – Trovato</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore effettua il confronto di disuguaglianza a su 10 elementi per scansione per 9 scansioni (modo numerico) tra i file B4:0 e B5:0. Il modo determina se il processore effettua l'espressione su tutti gli elementi nei file (ALL) per scansione di programma, un elemento nei file (INC) per scansione o un numero specifico di elementi (numero) per scansione. L'elemento di controllo R9:0 controlla il funzionamento.</p> <p>Quando gli elementi di sorgente corrispondenti non sono uguali (elemento B4:4 e B5:4 in questo esempio), il processore interrompe la ricerca ed imposta il bit .FD trovato e di inibizione .IN in modo che il vostro programma ladder possa agire di conseguenza. Per continuare il confronto di ricerca, dovete azzerare il bit .IN.</p> <p>Per vedere un elenco dei confronti disponibili, fate riferimento ai confronti elencati nell'istruzione CMP.</p>
<p>COP</p> <p>COPY FILE</p> <p>Source #N7:0</p> <p>Dest #N12:0</p> <p>Length 5</p>	<p>Copia file COP</p> <p>Quando le condizioni di ingresso sono vere, il processore copia il contenuto del file Source (#N7:0) nel file Destination (#N12:0). La sorgente rimane invariata. L'istruzione COP copia il numero di elementi dalla sorgente come specificato da Length.</p>

Istruzioni di diagnostica

Istruzione		Descrizione
FBC		Confronto file a bit
FILE BIT COMPARE		FBC
Source	#I:031	Bit di stato:
Reference	#B3:1	EN – Abilita
Result	#N7:0	DN – Complet.
Cmp Control	R6:4	ER – Errore
Length	48	IN – Inibizione
Position	0	FD – Trovato
Result Control	R6:5	
Length	10	
Position	0	

Istruzioni di diagnostica, continua...

Istruzione	Descrizione																						
<table border="1"> <tr> <td>DDT</td> <td></td> </tr> <tr> <td>DIAGNOSTIC DETECT</td> <td></td> </tr> <tr> <td>Source</td> <td>#I:030</td> </tr> <tr> <td>Reference</td> <td>#B3:1</td> </tr> <tr> <td>Result</td> <td>#N10:0</td> </tr> <tr> <td>Cmp Control</td> <td>R6:0</td> </tr> <tr> <td>Length</td> <td>20</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> <tr> <td>Result Control</td> <td>R6:1</td> </tr> <tr> <td>Length</td> <td>5</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	DDT		DIAGNOSTIC DETECT		Source	#I:030	Reference	#B3:1	Result	#N10:0	Cmp Control	R6:0	Length	20	Position	0	Result Control	R6:1	Length	5	Position	0	<p>Rilevamento diagnostico DDT</p> <p>Bit di stato: EN – Abilita DN – Complet. ER – Errore IN – Inibizione FD – Trovato</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore confronta il numero di bit specificato in Cmp Control Length (20) del file Source (#I:031) con i bit nel file Reference (#B3:1). Il processore memorizza i risultati (numeri di bit che non corrispondono) nel file Result (#N10:0). Il file R6:0 controlla il confronto ed il file R6:1 controlla il file che contiene i risultati (#N10:0). Il file contenente i risultati può tenere fino a 5 (il numero specificato nel campo Length) mancate corrispondenze tra i file confrontati. Il processore copia i bit di sorgente sul file di riferimenti per il confronto successivo.</p> <p>La differenza tra l'istruzione DDT e FBC è che ogni volta che l'istruzione DDT trova una mancata corrispondenza, il processore cambia il bit di riferimento per corrispondere al bit di sorgente. Potete usare l'istruzione DDT per aggiornare il vostro file di riferimento per riflettere i cambiamenti delle condizioni della macchina o del processo.</p>
DDT																							
DIAGNOSTIC DETECT																							
Source	#I:030																						
Reference	#B3:1																						
Result	#N10:0																						
Cmp Control	R6:0																						
Length	20																						
Position	0																						
Result Control	R6:1																						
Length	5																						
Position	0																						
<table border="1"> <tr> <td>DTR</td> <td></td> </tr> <tr> <td>DATA TRANSITION</td> <td></td> </tr> <tr> <td>Source</td> <td>I:002</td> </tr> <tr> <td>Mask</td> <td>0FFF</td> </tr> <tr> <td>Reference</td> <td>N63:11</td> </tr> </table>	DTR		DATA TRANSITION		Source	I:002	Mask	0FFF	Reference	N63:11	<p>Transizione dati DTR</p> <p>L'istruzione DTR confronta i bit in Source (I:002) tramite una Mask (0FFF) con i bit in Reference (N63:11). Quando la sorgente mascherata è diversa dal riferimento, l'istruzione è vera solo per 1 scansione. I bit di sorgente sono scritti nell'indirizzo di riferimento per il confronto successivo. Quando la sorgente mascherata ed il riferimento sono uguali, l'istruzione rimane falsa.</p>												
DTR																							
DATA TRANSITION																							
Source	I:002																						
Mask	0FFF																						
Reference	N63:11																						

Istruzioni del registro di scorrimento

Istruzione	Descrizione														
<table border="1"><tr><td>BSL</td><td>Scorrimento bit a sinistra</td></tr><tr><td>BIT SHIFT LEFT</td><td>BSL</td></tr><tr><td>File #B3:1</td><td>Bit di stato:</td></tr><tr><td>Control R6:53</td><td>EN – Abilita</td></tr><tr><td>Bit Address I:022/12</td><td>DN – Completamento</td></tr><tr><td>Length 5</td><td>ER – Errore</td></tr><tr><td></td><td>UL – Scarico</td></tr></table>	BSL	Scorrimento bit a sinistra	BIT SHIFT LEFT	BSL	File #B3:1	Bit di stato:	Control R6:53	EN – Abilita	Bit Address I:022/12	DN – Completamento	Length 5	ER – Errore		UL – Scarico	<p>Se le condizioni di ingresso passano da false a vere, l'istruzione BSL sposta il numero di bit specificato da Length (5) nel File (B3), a cominciare con il bit 16 (B3:1/0 = B3/16), verso sinistra di una posizione di un bit. Il bit di sorgente (I:022/12) passa nella posizione di primo bit, B3:1/0 (B3/16). Il quinto bit, B3:1/4 (B3/20), viene spostato nel bit UL della struttura di controllo (R6:53).</p>
BSL	Scorrimento bit a sinistra														
BIT SHIFT LEFT	BSL														
File #B3:1	Bit di stato:														
Control R6:53	EN – Abilita														
Bit Address I:022/12	DN – Completamento														
Length 5	ER – Errore														
	UL – Scarico														
<table border="1"><tr><td>BSR</td><td>Scorrimento bit a destra</td></tr><tr><td>BIT SHIFT RIGHT</td><td>BSR</td></tr><tr><td>File #B3:2</td><td>Bit di stato:</td></tr><tr><td>Control R6:54</td><td>EN – Abilita</td></tr><tr><td>Bit Address I:023/06</td><td>DN – Completamento</td></tr><tr><td>Length 3</td><td>ER – Errore</td></tr><tr><td></td><td>UL – Scarico</td></tr></table>	BSR	Scorrimento bit a destra	BIT SHIFT RIGHT	BSR	File #B3:2	Bit di stato:	Control R6:54	EN – Abilita	Bit Address I:023/06	DN – Completamento	Length 3	ER – Errore		UL – Scarico	<p>Se le condizioni di ingresso passano da false a vere, l'istruzione BSR sposta il numero di bit specificato da Length (3) nel File (B3), a cominciare da B3:2/0 (=B3/32), verso destra di una posizione di un bit. Il bit di sorgente (I:023/06) passa nella posizione del terzo bit B3/34. Il primo bit (B3/32) viene spostato nel bit UL dell'elemento di controllo (R6:54).</p>
BSR	Scorrimento bit a destra														
BIT SHIFT RIGHT	BSR														
File #B3:2	Bit di stato:														
Control R6:54	EN – Abilita														
Bit Address I:023/06	DN – Completamento														
Length 3	ER – Errore														
	UL – Scarico														

Istruzioni del registro di scorrimento, continua...

Istruzione	Descrizione														
<table border="1"> <tr> <td colspan="2">FFL</td> </tr> <tr> <td colspan="2">FIFO LOAD</td> </tr> <tr> <td>Source</td> <td>N60:1</td> </tr> <tr> <td>FIFO</td> <td>#N60:3</td> </tr> <tr> <td>Control</td> <td>R6:51</td> </tr> <tr> <td>Length</td> <td>64</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	FFL		FIFO LOAD		Source	N60:1	FIFO	#N60:3	Control	R6:51	Length	64	Position	0	<p>Carico FIFO FFL</p> <p>Bit di stato: EN – Abilita carico DN – Completamento EM – Vuoto</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore carica N60:1 nell'elemento successivo disponibile nel file FIFO, #N60:3, come indicato da R6:51. Ogni volta che il ramo passa da falso a vero, il processore carica un altro elemento. Quando il file FIFO (stack) è pieno, (64 parole caricate), viene impostato il bit DN.</p>
FFL															
FIFO LOAD															
Source	N60:1														
FIFO	#N60:3														
Control	R6:51														
Length	64														
Position	0														
<table border="1"> <tr> <td colspan="2">FFU</td> </tr> <tr> <td colspan="2">FIFO UNLOAD</td> </tr> <tr> <td>FIFO</td> <td>#N60:3</td> </tr> <tr> <td>Dest</td> <td>N60:2</td> </tr> <tr> <td>Control</td> <td>R6:51</td> </tr> <tr> <td>Length</td> <td>64</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	FFU		FIFO UNLOAD		FIFO	#N60:3	Dest	N60:2	Control	R6:51	Length	64	Position	0	<p>Scarico FIFO FFU</p> <p>Bit di stato: EU – Abilita carico DN – Completamento EM – Vuoto</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore scarica un elemento da N60:3 in N60:2. Ogni volta che il ramo passa da falso a vero, il processore scarica un altro elemento. Tutti i dati nel file #N60:3 passano di una posizione in avanti verso N60:3. Quando il file è vuoto, viene impostato il bit EM.</p>
FFU															
FIFO UNLOAD															
FIFO	#N60:3														
Dest	N60:2														
Control	R6:51														
Length	64														
Position	0														

Istruzioni del registro di scorrimento, continua...

Istruzione	Descrizione														
<table border="1"><tr><td>LFL</td><td></td></tr><tr><td>LIFO LOAD</td><td></td></tr><tr><td>Source</td><td>N70:1</td></tr><tr><td>LIFO</td><td>#N70:3</td></tr><tr><td>Control</td><td>R6:61</td></tr><tr><td>Length</td><td>64</td></tr><tr><td>Position</td><td>0</td></tr></table>	LFL		LIFO LOAD		Source	N70:1	LIFO	#N70:3	Control	R6:61	Length	64	Position	0	<p>Carico LIFO LFL (Solo processori PLC-5 avanzati, Ethernet e ControlNet.)</p> <p>Bit di stato: EN – Abilita carico DN – Completamento EM – Vuoto</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore carica N70:1 nell'elemento successivo disponibile nel file LIFO, #N70:3, come indicato da R6:61. Ogni volta che il ramo passa da falso a vero, il processore carica un altro elemento. Quando il file LIFO (stack) è pieno (sono state caricate 64 parole), viene impostato il bit DN.</p>
LFL															
LIFO LOAD															
Source	N70:1														
LIFO	#N70:3														
Control	R6:61														
Length	64														
Position	0														
<table border="1"><tr><td>LFU</td><td></td></tr><tr><td>LIFO UNLOAD</td><td></td></tr><tr><td>LIFO</td><td>#N70:3</td></tr><tr><td>Dest</td><td>N70:2</td></tr><tr><td>Control</td><td>R6:61</td></tr><tr><td>Length</td><td>64</td></tr><tr><td>Position</td><td>0</td></tr></table>	LFU		LIFO UNLOAD		LIFO	#N70:3	Dest	N70:2	Control	R6:61	Length	64	Position	0	<p>Scarico LIFO LFU (Solo processori PLC-5 avanzati, Ethernet e ControlNet.)</p> <p>Bit di stato: EN – Abilita carico EU – Abilita scarico DN – Completamento EM – Vuoto</p> <p>Quando le condizioni di ingresso passano da false a vere, il processore scarica un elemento da #N70:3 e lo mette in N70:2. Ogni volta che il ramo passa da falso a vero, il processore scarica un altro elemento. Quando il file LIFO è vuoto, viene impostato il bit EM.</p>
LFU															
LIFO UNLOAD															
LIFO	#N70:3														
Dest	N70:2														
Control	R6:61														
Length	64														
Position	0														

Istruzioni per il sequenziatore

Istruzione	Descrizione																
<table border="1"> <tr> <td colspan="2">SQL</td> </tr> <tr> <td colspan="2">SEQUENCER INPUT</td> </tr> <tr> <td>File</td> <td>#N7:11</td> </tr> <tr> <td>Mask</td> <td>FFF0</td> </tr> <tr> <td>Source</td> <td>#I:031</td> </tr> <tr> <td>Control</td> <td>R6:21</td> </tr> <tr> <td>Length</td> <td>4</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	SQL		SEQUENCER INPUT		File	#N7:11	Mask	FFF0	Source	#I:031	Control	R6:21	Length	4	Position	0	<p>Ingresso sequenziatore SQL</p> <p>L'istruzione SQL confronta i dati di immagine di ingresso di Source (#I:031) attraverso una Mask (FFF0) ai dati Reference (#N7:11) per vedere se i due file sono uguali. L'operazione è controllata dalle informazioni nel file di controllo R6:21. Quando lo stato di tutti i bit non mascherati della parola indicata dall'elemento di controllo R6:21 corrisponde ai bit di riferimento corrispondenti, l'istruzione del ramo diventa vera.</p>
SQL																	
SEQUENCER INPUT																	
File	#N7:11																
Mask	FFF0																
Source	#I:031																
Control	R6:21																
Length	4																
Position	0																
<table border="1"> <tr> <td colspan="2">SQL</td> </tr> <tr> <td colspan="2">SEQUENCER LOAD</td> </tr> <tr> <td>File</td> <td>#N7:20</td> </tr> <tr> <td>Source</td> <td>I:002</td> </tr> <tr> <td>Control</td> <td>R6:22</td> </tr> <tr> <td>Length</td> <td>5</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	SQL		SEQUENCER LOAD		File	#N7:20	Source	I:002	Control	R6:22	Length	5	Position	0	<p>Carico sequenziatore SQL</p> <p>L'istruzione SQL carica dati nel file del sequenziatore (#N7:20) dalla parola di sorgente (I:002) passando per il numero di elementi specificato da Length (5) di Source (I:002), cominciando con Position (0). L'operazione viene controllata dalle informazioni nel file di controllo R6:22. Quando il ramo passa da falso a vero, l'istruzione SQL incrementa il passo successivo nel file sequenziatore e vi carica i dati per ogni scansione in cui il ramo rimane vero.</p> <p>Bit di stato: EN – Abilita DN – Complet. ER – Errore</p>		
SQL																	
SEQUENCER LOAD																	
File	#N7:20																
Source	I:002																
Control	R6:22																
Length	5																
Position	0																
<table border="1"> <tr> <td colspan="2">SQO</td> </tr> <tr> <td colspan="2">SEQUENCER OUTPUT</td> </tr> <tr> <td>File</td> <td>#N7:1</td> </tr> <tr> <td>Mask</td> <td>0F0F</td> </tr> <tr> <td>Dest</td> <td>O:014</td> </tr> <tr> <td>Control</td> <td>R6:20</td> </tr> <tr> <td>Length</td> <td>4</td> </tr> <tr> <td>Position</td> <td>0</td> </tr> </table>	SQO		SEQUENCER OUTPUT		File	#N7:1	Mask	0F0F	Dest	O:014	Control	R6:20	Length	4	Position	0	<p>Uscita sequenziatore SQO</p> <p>Quando il ramo passa da falso a vero, l'istruzione SQO incrementa al passo successivo nel File sequenziatore (#N7:1). I dati nel file sequenziatore sono trasferiti attraverso una Mask (0F0F) in Destination (O:014) per ogni scansione in cui il ramo rimane vero.</p> <p>Bit di stato: EN – Abilita DN – Complet. ER – Errore</p>
SQO																	
SEQUENCER OUTPUT																	
File	#N7:1																
Mask	0F0F																
Dest	O:014																
Control	R6:20																
Length	4																
Position	0																

Istruzioni per il controllo del programma

Istruzione		Descrizione														
—— (MCR) ——	Azzeramento controllo master MCR	Se le condizioni di ingresso sono vere, il programma scandisce i rami ed elabora le uscite normalmente. Se le condizioni di ingresso sono false, sono azzerate tutte le uscite non ritentive tra i rami delle istruzioni.														
—— 10 (JMP) ——	Salto JMP	Se le condizioni di ingresso sono vere, il processore salta i rami passando al ramo identificato dall'etichetta (10).														
—— 10 [LBL] ——	Etichetta LBL	Quando il processore legge un'istruzione JMP che corrisponde all'etichetta 10, salta al ramo contenente l'etichetta ed inizia l'esecuzione. (Deve essere la prima istruzione su un ramo).														
<table border="1" style="border-collapse: collapse;"> <tr> <td>FOR</td> <td>——</td> </tr> <tr> <td>FOR</td> <td></td> </tr> <tr> <td>Label Number</td> <td>0</td> </tr> <tr> <td>Index</td> <td>N7:0</td> </tr> <tr> <td>Initial Value</td> <td>0</td> </tr> <tr> <td>Terminal Value</td> <td>10</td> </tr> <tr> <td>Step Size</td> <td>1</td> </tr> </table>	FOR	——	FOR		Label Number	0	Index	N7:0	Initial Value	0	Terminal Value	10	Step Size	1	Ciclo FOR FOR	Il processore esegue ripetutamente i rami tra le istruzioni FOR e NXT in una scansione di programma, finché non raggiunge il valore del terminale (10) o finché un'istruzione BRK non abortisce l'operazione. La grandezza del passo definisce come viene incrementato il ciclo.
FOR	——															
FOR																
Label Number	0															
Index	N7:0															
Initial Value	0															
Terminal Value	10															
Step Size	1															

Istruzioni per il controllo del programma, continua...

Istruzione		Descrizione
<div style="border: 1px solid black; padding: 5px;"> NXT _____ NEXT Label Number 0 </div>	Successivo NXT	L'istruzione NXT riporta il processore all'istruzione FOR corrispondente, identificata dal numero dell'etichetta specificato nell'istruzione FOR. NXT deve essere programmata su un ramo non condizionato che è l'ultimo ramo ripetuto in un ciclo For-Next.
_____ [BRK] _____	Interruzione BRK	Quando le condizioni di ingresso sono vere, l'istruzione BRK abortisce un ciclo For-Next.
<div style="border: 1px solid black; padding: 5px;"> JSR _____ JUMP TO SUBROUTINE Program File 90 Input par N16:23 Input par N16:24 Input par 231 Return par N19:11 Return par N19:12 </div>	Salto a Subroutine JSR	Se le condizioni di ingresso sono vere, il processore inizia ad eseguire il file di programma della subroutine (90). Il processore usa gli Input Parameters (N16:23, N16:24, 231) nella subroutine e rinvia ai Return Parameters (N19:11, N19:12) di nuovo nel programma principale, nel punto in cui il processore ha rilevato l'istruzione JSR.

Istruzioni per il controllo del programma, continua...

Istruzione		Descrizione
<div style="border: 1px solid black; padding: 5px;"> SBR SUBROUTINE Input par N43:0 Input par N43:1 Input par N43:2 </div>	Subroutine SBR	L'istruzione SBR è la prima istruzione in un file di subroutine. Questa istruzione identifica gli Input Parameters (N43:0, N43:1, N43:2) che il processore riceve dall'istruzione JSR corrispondente. Non c'è bisogno dell'istruzione SBR se non passate i parametri di ingresso alla subroutine.
<div style="border: 1px solid black; padding: 5px;"> RET RETURN () Return par N43:3 Return par N43:4 </div>	Return RET	L'istruzione RET termina la subroutine e memorizza i Return Parameters (N43:3, N43:4) da rinviare all'istruzione JSR nel programma principale.
(TND)	End temporanea TND	L'istruzione TND impedisce al processore di fare la scansione del resto del programma (cioè, questa istruzione termina il programma temporaneamente).
[AFI]	Sempre falsa AFI	L'istruzione AFI disabilita il ramo (cioè il ramo è sempre falso).
B3 [ONS] 110	Fronte ONS	Se le condizioni di ingresso che precedono le istruzioni ONS sullo stesso ramo passano da false a vere, l'istruzione ONS condiziona il ramo in modo che l'uscita sia vera per una sola scansione. Il ramo è falso nelle scansioni successive.

Istruzioni per il controllo del programma, continua...

Istruzione		Descrizione
OSF ONE SHOT FALLING		Fronte di discesa OSF (solo processori PLC-5 avanzati, Ethernet e ControlNet)
Storage Bit	B3/0	
Output Bit	15	
Output Word	N7:0	
		Bit di stato: OB – Bit uscita ¹ SB – Bit memoria ¹
OSR ONE SHOT RISING		Fronte di salita OSR (solo processori PLC-5 avanzati, Ethernet e ControlNet)
Storage Bit	B3/0	
Output Bit	15	
Output Word	N7:0	
		Bit di stato: OB – Bit uscita ¹ SB – Bit memoria ¹

¹ Questi bit hanno solo funzione di visualizzazione e non hanno un indirizzo logico

Istruzioni per il controllo del programma, continua...

Istruzione		Descrizione
SFR SFC Reset Prog File Number 3	SFC Reset SFR (solo processori PLC-5 avanzati, Ethernet e ControlNet)	L'istruzione SFR azzerla la logica in un diagramma di funzioni sequenziali. Quando l'istruzione SFR diventa vera, il processore effettua un'ultima scansione/post scansione su tutti i passi ed azioni attivi nel file selezionato e poi azzerla la logica in SFC nella scansione successiva del programma. Il diagramma rimane in stato di azzeramento finché l'istruzione SFR non diventa falsa.
(EOT)	Fine transizione EOT	L'istruzione EOT deve essere l'ultima istruzione in un file di transizione. Se non usate un'istruzione EOT, il processore valuta sempre la transizione come vera.
(UID)	Disabilitazione interrupt utente UID (solo processori PLC-5 avanzati, Ethernet e ControlNet)	L'istruzione UID impedisce temporaneamente ad un programma ladder condizionato ad un interrupt (come STI o PII) di interrompere il programma in esecuzione al momento.
(UIE)	Abilitazione Interrupt utente UIE (solo processori PLC-5 avanzati, Ethernet e ControlNet)	L'istruzione UIE riabilita il programma ladder condizionato ad un interrupt ad interrompere il programma ladder in esecuzione al momento.

Istruzioni di controllo e di messaggio del processore

Istruzione	Descrizione																								
<table border="1"> <tr> <td>PID</td> <td></td> </tr> <tr> <td>Control Block</td> <td>N10:0</td> </tr> <tr> <td>Proc Variable</td> <td>N15:13</td> </tr> <tr> <td>Tieback</td> <td>N15:14</td> </tr> <tr> <td>Control Output</td> <td>N20:21</td> </tr> </table>	PID		Control Block	N10:0	Proc Variable	N15:13	Tieback	N15:14	Control Output	N20:21	<p>Proporzionale, integrale, derivativo PID</p> <p>Bit di stato: EN – Abilita DN – Completamento</p> <p>Se le condizioni di ingresso passano da false a vere, il processore effettua i calcoli PID e calcola una nuova uscita di controllo (per processori PLC-5 classici). Il blocco di controllo (N10:0) contiene le informazioni sull'istruzione per il PID. Il PID riceve la variabile del processo da N15:13 ed invia l'uscita PID a N20:21. Il tieback memorizzato in N15:14 gestisce la stazione di controllo manuale.</p> <p>Per processori PLC-5 avanzati, Ethernet e ControlNet potete usare il blocco di controllo PD (se usate il blocco di controllo PD, non c'è bit di completamento). Inoltre, è sufficiente che le condizioni di ingresso di ramo siano vere solo per questi processori.</p>														
PID																									
Control Block	N10:0																								
Proc Variable	N15:13																								
Tieback	N15:14																								
Control Output	N20:21																								
<table border="1"> <tr> <td>MSG</td> <td></td> </tr> <tr> <td>SEND/RECEIVE MSG</td> <td></td> </tr> <tr> <td>Control Block</td> <td>N7:10</td> </tr> </table>	MSG		SEND/RECEIVE MSG		Control Block	N7:10	<p>Messaggio MSG</p> <table border="1"> <thead> <tr> <th>Bit #</th> <th>Bit di stato</th> </tr> </thead> <tbody> <tr> <td>15</td> <td>EN – Abilita</td> </tr> <tr> <td>14</td> <td>ST – Avvio</td> </tr> <tr> <td>13</td> <td>DN – Completamento</td> </tr> <tr> <td>12</td> <td>ER – Errore</td> </tr> <tr> <td>11</td> <td>CO – Continuo</td> </tr> <tr> <td>10</td> <td>EW – Attesa abilitata</td> </tr> <tr> <td>9</td> <td>NR – Ness. risposta</td> </tr> <tr> <td>8</td> <td>TO – Scadenza</td> </tr> </tbody> </table> <p>Se le condizioni di ingresso sono vere, i dati vengono trasferiti secondo i parametri dell'istruzione che avete impostato quando avete immesso l'istruzione del messaggio. Il blocco di controllo (N7:10) contiene parametri di stato e di istruzioni.</p> <p>Per i processori PLC-5 avanzati, Ethernet e ControlNet potete usare il blocco di controllo MG.</p>	Bit #	Bit di stato	15	EN – Abilita	14	ST – Avvio	13	DN – Completamento	12	ER – Errore	11	CO – Continuo	10	EW – Attesa abilitata	9	NR – Ness. risposta	8	TO – Scadenza
MSG																									
SEND/RECEIVE MSG																									
Control Block	N7:10																								
Bit #	Bit di stato																								
15	EN – Abilita																								
14	ST – Avvio																								
13	DN – Completamento																								
12	ER – Errore																								
11	CO – Continuo																								
10	EW – Attesa abilitata																								
9	NR – Ness. risposta																								
8	TO – Scadenza																								

Istruzioni

PID, Messaggio

3-42

istruzioni per il controllo del programma, continua...

Istruzione	Descrizione
<div style="border: 1px solid black; padding: 5px; display: inline-block;">MSG SEND/RECEIVE MSG Control Block MG10:10</div>	<p>Messaggio MSG</p> <p>Se le condizioni di ingresso passano da false a vere, i dati vengono trasferiti secondo i parametri dell'istruzione che avete impostato quando avete immesso l'istruzione del messaggio. Il blocco di controllo (MG10:10) contiene parametri di stato e di istruzioni.</p> <p>Per la rete ControlNet non potete usare i blocchi di controllo N (intero).</p> <p>Bit di stato TO – Scadenza EW – Attesa abilitata CO – Continuo ER – Errore DN – Completamento ST – Avvio EN – Abilita</p> <p>Per MSG continui, forzare il ramo ad essere vero per una sola scansione</p>

**Istruzioni
trasferimento a
blocchi e
ControlNet**

Blocco di controllo numeri interi (N)

Offset parola	Descrizione
0	bit di stato (vedere sotto)
1	conteggio parole richieste
2	conteggio parole trasmesse
3	numero file
4	numero elementi

Blocco di controllo trasferimento a blocchi (BT)

Mnem. parola	Descrizione
.EN fino a .RW	bit di stato
.RLEN	lunghezza richiesta
.DLEN	lunghezza parole trasmesse/codice errori
.FILE	numero file
.ELEM	numero elementi
.RGS	rack/gruppo/slot

Parola 0

15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00
EN	ST	DN	ER	CO	EW	NR	TO	RW	**	rack	**	**	gruppo	**	slot

Istruzioni

Trasferimento a blocchi 3-43



Istruzioni

Trasferimento a blocchi 3-44

Istruzioni per il controllo del programma, continua...

Processori PLC-5/25, -5/30, -5/40, -5/40L, -5/40C, -5/60, -5/60L, -5/60C, -5/80, -5/40E, -5/80E, -5/80C		Processori PLC -5/40, -5/40C, -5/60, -5/60L, -5/60C, -5/80, -5/40E, -5/80E, -5/80C		Processori PLC-5/60, -5/60C, -5/80, -5/80E, 5/80C	
S:7 bit #	Coda BT piena per rack	S:32 bit #	Coda BT piena per rack	S:34 bit #	Coda BT piena per rack
08 ¹	0	08	10	08	20
09 ¹	1	09	11	09	21
10 ¹	2	10	12	10	22
11 ¹	3	11	13	11	23
12	4	12	14	12	24
13	5	13	15	13	25
14	6	14	16	14	26
15	7	15	17	15	27

¹ Anche processori PLC-5/10, -5/11 -5/12, -5/15, -5/20, -5/20E, -5/20C

Istruzioni per il controllo del programma, continua...

Istruzione		Descrizione																		
<table border="1"> <tr><td colspan="2">BTR</td></tr> <tr><td colspan="2">BLOCK TRNSFR READ</td></tr> <tr><td>Rack</td><td>1</td></tr> <tr><td>Group</td><td>0</td></tr> <tr><td>Module</td><td>0</td></tr> <tr><td>Control Block</td><td>N10:100</td></tr> <tr><td>Data File</td><td>N10:110</td></tr> <tr><td>Length</td><td>40</td></tr> <tr><td>Continuous</td><td>Y</td></tr> </table>	BTR		BLOCK TRNSFR READ		Rack	1	Group	0	Module	0	Control Block	N10:100	Data File	N10:110	Length	40	Continuous	Y	Trasf. a blocchi di lettura BTR	Se le condizioni di ingresso passano da false a vere, inizia il trasferimento a blocchi di lettura per il modulo I/O posto al rack 1, gruppo 0, modulo 0. Control Block (N10:100 – file 5 parole) contiene lo stato per il trasferimento. Il Data File (N10:110) è dove vengono memorizzati i dati letti dal modulo. Il BT Length (40) identifica il numero di parole nel trasferimento. Un trasferimento a blocchi non continuo viene messo in coda ed è eseguito solo una volta su una transizione di ramo da falsa a vera; un trasferimento blocchi continuo viene messo in coda ripetutamente. Notate che i processori PLC-5 avanzati possono usare il tipo di dati BT per il control block.
BTR																				
BLOCK TRNSFR READ																				
Rack	1																			
Group	0																			
Module	0																			
Control Block	N10:100																			
Data File	N10:110																			
Length	40																			
Continuous	Y																			
<table border="1"> <tr><td colspan="2">BTW</td></tr> <tr><td colspan="2">BLOCK TRNSFR WRITE</td></tr> <tr><td>Rack</td><td>1</td></tr> <tr><td>Group</td><td>0</td></tr> <tr><td>Module</td><td>0</td></tr> <tr><td>Control Block</td><td>N10:0</td></tr> <tr><td>Data File</td><td>N10:10</td></tr> <tr><td>Length</td><td>40</td></tr> <tr><td>Continuous</td><td>Y</td></tr> </table>	BTW		BLOCK TRNSFR WRITE		Rack	1	Group	0	Module	0	Control Block	N10:0	Data File	N10:10	Length	40	Continuous	Y	Trasf. a blocchi di scrittura BTW	Se le condizioni di ingresso passano da false a vere, inizia il trasferimento a blocchi di scrittura per il modulo I/O posto al rack 1, gruppo 0, modulo 0. Il Control Block (N10:0 – file 5 parole) contiene lo stato per il trasferimento. Il Data File contiene i dati da scrivere al modulo (N10:10). Il BT Length (40) identifica il numero di parole nel trasferimento. Viene messo in coda un trasferimento blocchi non continuo ed è eseguito solo una volta su una transizione di ramo da falsa a vera; un trasferimento blocchi continuo viene messo in coda ripetutamente. Notate che i processori PLC-5 avanzati possono usare il tipo di dati BT per il controllo blocchi.
BTW																				
BLOCK TRNSFR WRITE																				
Rack	1																			
Group	0																			
Module	0																			
Control Block	N10:0																			
Data File	N10:10																			
Length	40																			
Continuous	Y																			

Istruzioni

Trasferimento a blocchi 3-45

Istruzioni

Trasferimento a blocchi 3-46

Istruzione	Descrizione
<p>CIO CNET I/O TRANSFER Control block CT21:50</p>	<p>Trasferim. I/O su ControlNet CT</p> <p>Se le condizioni di ingresso passano da false a vere, i dati vengono trasformati sulla base dei parametri delle istruzioni impostati quando immettete l'istruzione di trasferimento I/O su ControlNet. Il blocco di controllo (CT21:50) controlla i blocchi sulla rete ControlNet</p> <p>Non potete usare blocchi di controllo N (interi) sulla rete ControlNet.</p> <p>Per CIO continui, forzare il ramo ad essere vero per una sola scansione.</p> <p>Bit di stato TO – Scadenza EW – Attesa abilitata CO – Continuo ER – Errore DN – Completamento ST – Avvio EN – Abilita</p>

Istruzioni ASCII

Bit di stato:

EN – Abilita EM – Vuoto
 DN – Complet. EU – Coda
 ER – Errore FD – Trovato

Istruzione	Descrizione																				
<table border="1"> <tr> <td>ABL</td> <td>0</td> </tr> <tr> <td>ASCII TEST FOR LINE</td> <td>R6:32</td> </tr> <tr> <td>Channel</td> <td></td> </tr> <tr> <td>Control</td> <td></td> </tr> <tr> <td>Characters</td> <td></td> </tr> </table>	ABL	0	ASCII TEST FOR LINE	R6:32	Channel		Control		Characters		<p>ASCII Cerca la riga ABL (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso passano da false a vere, il processore riporta il numero di caratteri nel buffer fino ai caratteri di fine riga inclusi e pone questo valore nella parola di posizione della struttura di controllo (R6:32.POS). Il processore visualizza anche questo valore nel campo Characters del display.</p>										
ABL	0																				
ASCII TEST FOR LINE	R6:32																				
Channel																					
Control																					
Characters																					
<table border="1"> <tr> <td>ACB</td> <td>0</td> </tr> <tr> <td>ASCII CHARS IN BUFFER</td> <td>R6:32</td> </tr> <tr> <td>Channel</td> <td></td> </tr> <tr> <td>Control</td> <td></td> </tr> <tr> <td>Characters</td> <td></td> </tr> </table>	ACB	0	ASCII CHARS IN BUFFER	R6:32	Channel		Control		Characters		<p>Caratteri ASCII nel buffer ACB (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso passano da false a vere, il processore riporta il numero totale di caratteri nel buffer e pone questo valore nella parola di posizione (.POS) della struttura di controllo. Il processore inoltre visualizza questo valore nel campo Characters del display.</p>										
ACB	0																				
ASCII CHARS IN BUFFER	R6:32																				
Channel																					
Control																					
Characters																					
<table border="1"> <tr> <td>ACI</td> <td></td> </tr> <tr> <td>ASCII STRING TO INT</td> <td></td> </tr> <tr> <td>Source</td> <td>ST38:90</td> </tr> <tr> <td>Dest</td> <td>N7:123</td> </tr> <tr> <td></td> <td>75</td> </tr> </table>	ACI		ASCII STRING TO INT		Source	ST38:90	Dest	N7:123		75	<p>Converte stringa ASCII in intero ACI (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso sono vere, il processore converte la stringa in ST38:90 in un numero intero e memorizza il risultato in N7:123.</p> <table border="1"> <thead> <tr> <th>Bit di stato</th> <th>Descrizione</th> </tr> </thead> <tbody> <tr> <td>C</td> <td>si imposta se source è negativa; altrimenti si azzera</td> </tr> <tr> <td>V</td> <td>si imposta se source >=32,768 o <=-32,768, altr. si azzera</td> </tr> <tr> <td>Z</td> <td>si imposta se source è zero; altrimenti si azzera</td> </tr> <tr> <td>S</td> <td>si imposta se destination è negativa; altrim. si azzera</td> </tr> </tbody> </table>	Bit di stato	Descrizione	C	si imposta se source è negativa; altrimenti si azzera	V	si imposta se source >=32,768 o <=-32,768, altr. si azzera	Z	si imposta se source è zero; altrimenti si azzera	S	si imposta se destination è negativa; altrim. si azzera
ACI																					
ASCII STRING TO INT																					
Source	ST38:90																				
Dest	N7:123																				
	75																				
Bit di stato	Descrizione																				
C	si imposta se source è negativa; altrimenti si azzera																				
V	si imposta se source >=32,768 o <=-32,768, altr. si azzera																				
Z	si imposta se source è zero; altrimenti si azzera																				
S	si imposta se destination è negativa; altrim. si azzera																				

Istruzioni

ASCII

3-47

Allen-Bradley Replacements

Istruzioni ASCII, continua...

Istruzione	Descrizione
<p>ACN</p> <p>STRING CONCATENATE</p> <p>Source A ST38:90</p> <p>Source B ST37:91</p> <p>Dest ST52:76</p>	<p>Concatena stringhe ASCII ACN (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso sono vere, il processore concatena la stringa in ST38:90 con la stringa in ST37:91 e ne memorizza il risultato in ST52:76.</p>
<p>AEX</p> <p>STRING EXTRACT</p> <p>Source ST38:40</p> <p>Index 42</p> <p>Number 10</p> <p>Dest ST52:75</p>	<p>Estrae stringa ASCII AEX (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso sono vere, il processore estrae 10 caratteri ad iniziare dal quarantaduesimo di ST38:40 e ne memorizza il risultato in ST52:75.</p>
<p>AIC</p> <p>INTEGER TO STRING</p> <p>Source 876</p> <p>Dest ST38:42</p>	<p>Converte numero intero in stringa ASCII AIC (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Se le condizioni di ingresso sono vere, il processore converte il valore 876 in una stringa e ne memorizza il risultato in ST38:42.</p>

Istruzioni ASCII, continua...

Istruzione	Descrizione	Descrizione
<p>AHL ASCII HANDSHAKE LINE</p> <p>Channel 0 AND Mask 0001 OR Mask 0003 Control R6:23 Channel Status</p>	<p>Righe Handshake ASCII AHL (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p>	<p>Se le condizioni di ingresso passano da false a vere, il processore usa le maschere AND e OR per determinare se impostare o azzerare le linee DTR (bit 0) e RTS (bit 1) oppure lasciarle invariate. Il bit 0 ed 1 della maschera AND portano all'azzeramento delle linee se 1 e le lasciano invariate se 0. Il bit 0 e 1 della maschera OR portano all'impostazione delle linee se 1 e le lasciano invariate se 0.</p>
<p>ARD ASCII READ</p> <p>Channel 0 Dest ST52:76 Control R6:32 String Length 50 Characters Read</p>	<p>Lettura ASCII ARD (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p>	<p>Se le condizioni di ingresso passano da false a vere, legge 50 caratteri dal buffer e li sposta su ST52:76. Il numero di caratteri letti viene memorizzato in R6:32.POS e visualizzato nel campo Characters Read del display dell'istruzione.</p>
	<p>Bit di stato EN – Abilita DN – Completamento ER – Errore UL – Scarico EM – Vuoto EU – Coda</p>	

Istruzioni

ASCII

3-49

Allen-Bradley Replacements

Istruzioni ASCII, continua...

Istruzione	Descrizione	Descrizione
ARL ASCII READ LINE Channel Dest ST50:72 Control R6:30 String Length 18 Characters Read	Lettura riga ASCII ARL (solo processori PLC-5 avanzati, Ethernet e ControlNet) Bit di stato EN – Abilita DN – Completamento ER – Errore UL – Scarico EM – Vuoto EU – Coda	Se le condizioni di ingresso passano da false a vere, legge 18 caratteri (o fino alla fine della riga) dal buffer e li sposta su ST50:72. Il numero dei caratteri letti viene memorizzato in R6:30.POS e visualizzato nel campo Characters Read del display dell'istruzione.
ASC STRING SEARCH Source ST38:40 Index 35 Search ST52:80 Result 42	Ricerca stringa ASCII ASC (solo processori PLC-5 avanzati, Ethernet e ControlNet)	Se le istruzioni di ingresso sono vere, ricerca in ST52:80 a partire dal carattere 35esimo, la stringa che si trova in ST38:40. In questo esempio, la stringa è stata trovata all'indice 42. Se non si trova la stringa, viene impostato il bit S:17/8 di guasto minore dell'istruzione ASCII ed il risultato è zero.

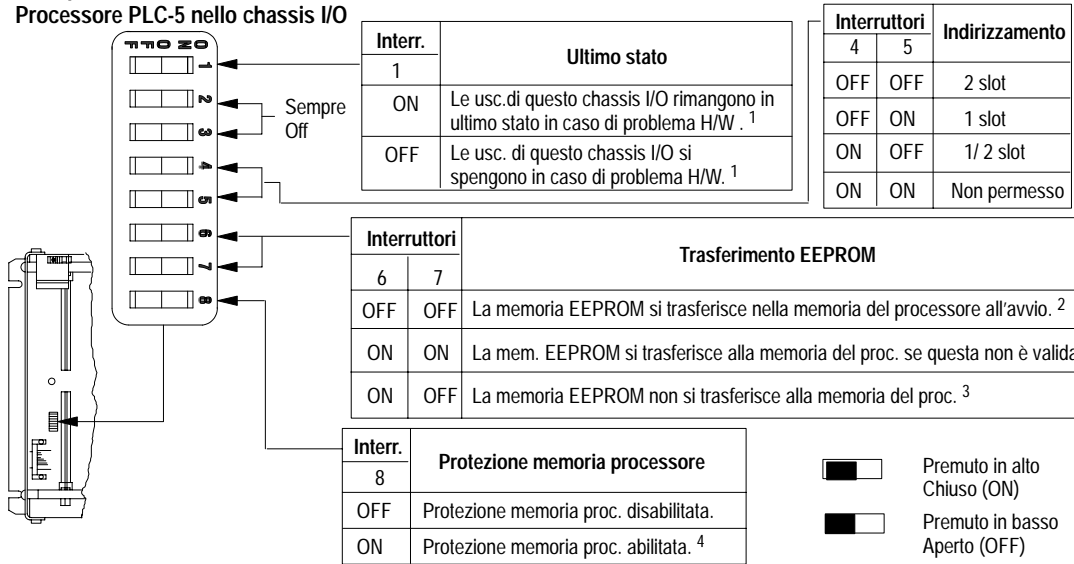
Istruzioni ASCII, continua...

Istruzione	Descrizione	Descrizione
<p>ASR ASCII STRING COMPARE Source A ST37:42 Source B ST38:90</p>	<p>Confronto stringa ASCII ASR (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p>	<p>Se la stringa in ST37:42 è identica a quella in ST38:90, l'istruzione è vera. Notate che questa è un'istruzione di ingresso. Una lunghezza di stringa non valida fa impostare il bit S:17/8 di guasto minore dell'istruzione ASCII e l'istruzione è falsa.</p>
<p>AWA ASCII WRITE APPEND Channel 0 Source ST52:76 Control R6:32 String Length 50 Characters Sent</p>	<p>Scrittura ASCII con aggiunta AWA (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p>Bit di stato EN – Abilita DN – Completamento ER – Errore UL – Scarico EM – Vuoto EU – Coda</p>	<p>Se le condizioni di ingresso passano da false a vere, legge 50 caratteri da ST52:76 e li scrive nel canale 0 aggiungendo la configurazione a due caratteri nella configurazione del canale (default CR/LF). Il numero di caratteri inviati è memorizzato in R6:32.POS e visualizzato nel campo Characters Set del display dell'istruzione.</p>

Istruzioni ASCII, continua...

Istruzione	Descrizione												
<table border="1"><tr><td data-bbox="485 477 554 498">AWT</td><td data-bbox="485 513 617 534">ASCII WRITE</td></tr><tr><td data-bbox="485 548 575 570">Channel</td><td data-bbox="716 548 737 570">0</td></tr><tr><td data-bbox="485 576 569 597">Source</td><td data-bbox="663 576 737 597">ST37:40</td></tr><tr><td data-bbox="485 604 569 625">Control</td><td data-bbox="684 604 737 625">R6:23</td></tr><tr><td data-bbox="485 631 617 652">String Length</td><td data-bbox="716 631 737 652">40</td></tr><tr><td data-bbox="485 659 638 680">Characters Sent</td><td></td></tr></table>	AWT	ASCII WRITE	Channel	0	Source	ST37:40	Control	R6:23	String Length	40	Characters Sent		<p data-bbox="772 467 953 586">Scrittura ASCII AWT (solo processori PLC-5 avanzati, Ethernet e ControlNet)</p> <p data-bbox="772 609 940 769">Bit di stato EN – Abilita DN – Completamento ER – Errore UL – Scarico EM – Vuoto EU – Coda</p> <p data-bbox="1018 467 1503 560">Se le condizioni di ingresso passano da false a vere, scrive 40 caratteri da ST37:40 al canale 0. Il numero di caratteri inviati viene memorizzato in R6:23.POS e visualizzato nel campo Characters Sent del display dell'istruzione.</p>
AWT	ASCII WRITE												
Channel	0												
Source	ST37:40												
Control	R6:23												
String Length	40												
Characters Sent													

Impostazioni degli interruttori di retroquadro dello chassis I/O – Processore PLC-5 nello chassis I/O



¹ Indipendentemente da questo interruttore, le uscite sono azzerate se:

- il proc. rileva un errore di esecuzione oppure
- c'è un guasto al retroquadro dello chassis I/O oppure
- selezionate modo programma o un modo prova
- impostate un bit di file di stato per azzer. un rack locale

² Se un modulo EEPROM non è installato, l'indic. PROC LED del processore lampeggia ed il processore imposta S:11/9, nella parola di stato guasto principale.

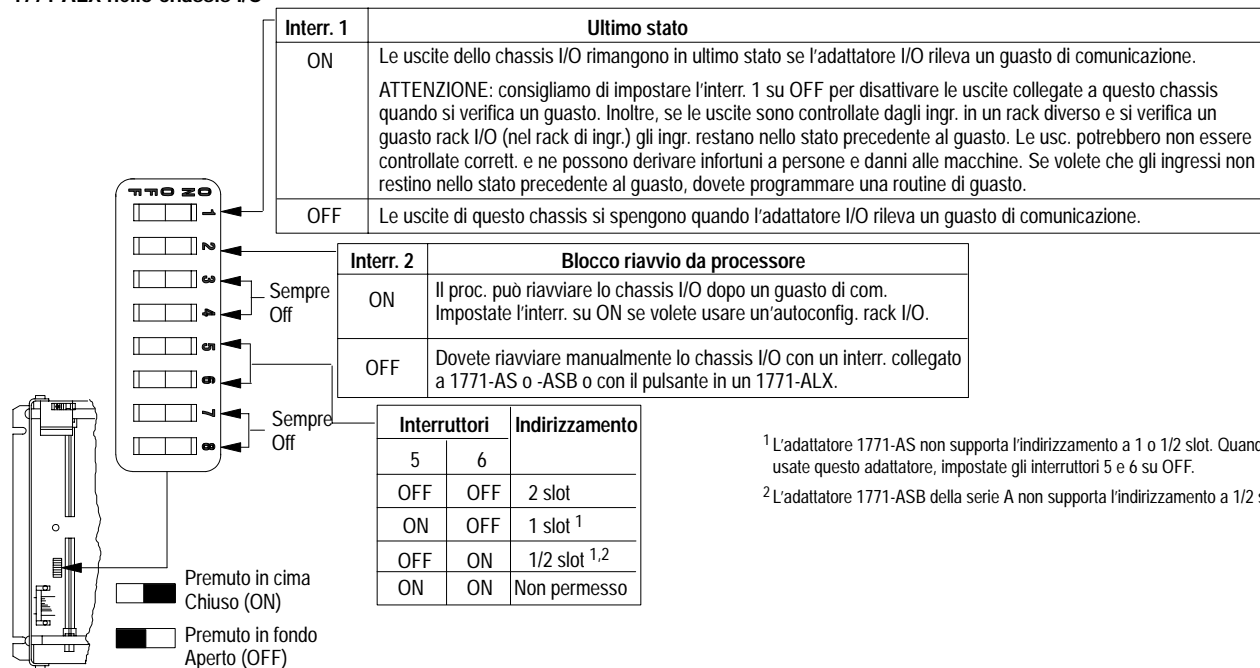
³ Si verifica un guasto al processore se la memoria del processore non è valida.

⁴ Non potete azzerare la memoria del processore quando questo interruttore è ON.

Impostazioni degli interruttori di retroquadro dello chassis I/O – Modulo adattatore I/O remoto 1771-AS, -ASB o modulo adattatore I/O locale esteso 1771-ALX nello chassis I/O

Impostazioni interruttori

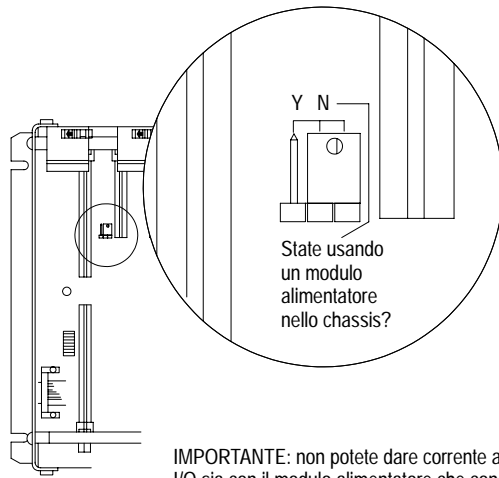
Retroquadro chassis 4-2



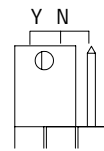
¹ L'adattatore 1771-AS non supporta l'indirizzamento a 1 o 1/2 slot. Quando usate questo adattatore, impostate gli interruttori 5 e 6 su OFF.

² L'adattatore 1771-ASB della serie A non supporta l'indirizzamento a 1/2 slot.

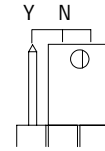
Impostazioni della spina di configurazione dello chassis I/O 1771



State usando
un modulo
alimentatore
nello chassis?



Impostate Y
quando
installate un
modulo
alimentatore
nello chassis.



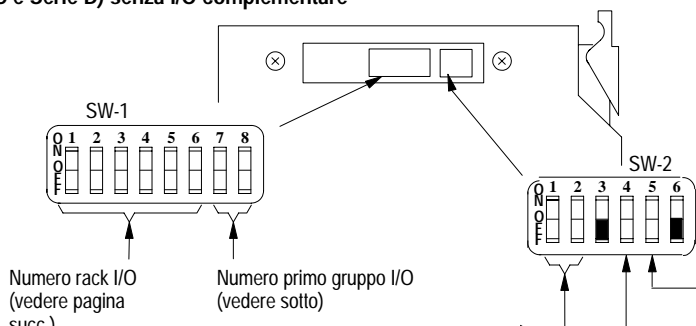
Impostate N
quando usate un
modulo
alimentatore
esterno.

IMPORTANTE: non potete dare corrente ad un unico chassis I/O sia con il modulo alimentatore che con un alimentatore esterno.

Impostazioni interruttori
Configurazione chassis 4-3

Interruttori in un modulo adattatore I/O remoto (1771-ASB Serie C e Serie D) senza I/O complementare

Impostazioni interruttori
I/O complementare 4-4



Premuto in alto
 ON (chiuso)

 Premuto in basso
 OFF (aperto)

Numero rack I/O
(vedere pagina
succ.)

Numero primo gruppo I/O
(vedere sotto)

Risposta coll.: ON – per emulazione serie B
OFF – senza restrizioni

Scan: ON – per tutti eccetto gli ultimi 4 slot
OFF – per tutti gli slot

on = chiuso
off = aperto

Interruttore		Max distanza chassis
1	2	
ON	OFF	57,6 Kbps – 10.000 piedi
OFF	OFF	115,2 Kbps – 5.000 piedi
OFF	ON	230,4 Kbps – 2.500 piedi
ON	ON	non usato

N. del primo gruppo di I/O:	7	8
0	on	on
2	on	off
4	off	on
6	off	off

Numero rack I/O (1771-ASB Serie C e Serie D senza I/O complementare)

on = chiuso
off = aperto

Rack	1	2	3	4	5	6	Rack	1	2	3	4	5	6
01	on	on	on	on	on	off	15	on	on	off	off	on	off
02	on	on	on	on	off	on	16	on	on	off	off	off	on
03	on	on	on	on	off	off	17	on	on	off	off	off	off
04	on	on	on	off	on	on	20	on	off	on	on	on	on
05	on	on	on	off	on	off	21	on	off	on	on	on	off
06	on	on	on	off	off	on	22	on	off	on	on	off	on
07	on	on	on	off	off	off	23	on	off	on	on	off	off
10	on	on	off	on	on	on	24	on	off	on	off	on	on
11	on	on	off	on	on	off	25	on	off	on	off	on	off
12	on	on	off	on	off	on	26	on	off	on	off	off	on
13	on	on	off	on	off	off	27	on	off	on	off	off	off
14	on	on	off	off	on	on							

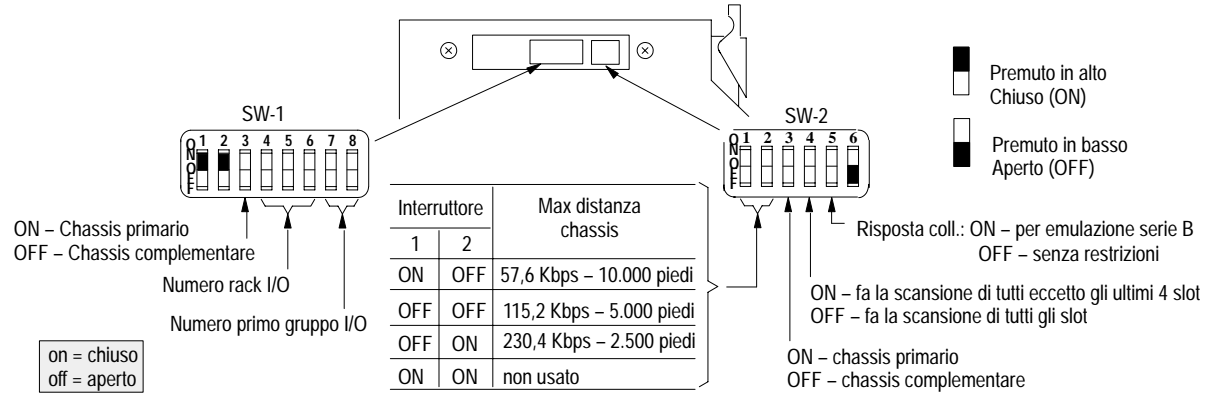
I proc. PLC-5/15, -5/20, -5/20E, -5/20C indirizzano i rack 01-03
Il proc. PLC-5/11 indirizza solo il rack 3
I proc. PLC-5/25, -5/30 indirizzano i rack 01-07

I proc. PLC-5/40, -5/40E, -5/40L, -5/40C indirizz. i rack 01-17
I proc. PLC-5/60, -5/60L, -5/60C, -580, -5/80E, -5/80C
indirizzano i rack 01-27

Impostazioni interruttori
I/O complementare 4-5

Interruttori in un modulo adattatore I/O remoto (1771-ASB Serie C e Serie D) con I/O complementare

Impostazioni interruttori
I/O complementare 4-6

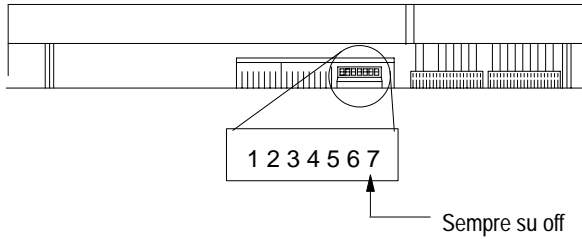


Numero rack I/O	4	5	6	Per il no. primo gruppo I/O	7	8
1	on	on	off	0	on	on
2	on	off	on	2	on	off
3	on	off	off	4	off	on
4	off	on	on	6	off	off
5	off	on	off			
6	off	off	on			
7	off	off	off			

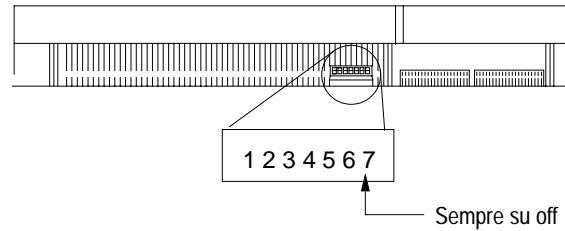
PLC-5/11 indirizza solo il rack 3 PLC-5/15, -5/20, -5/20E, -5/20E indirizzano solo i rack 01 – 03
Importante: solo sette rack possono essere complementati in un sistema PLC-5.

Impostazione interruttori – Processori PLC-5 avanzati, Ethernet. ControlNet
Gruppo interruttori 1

Vista laterale dei processori PLC-5/11, -5/20, -5/20E, -5/20C
 Gruppo interruttori SW1



Vista laterale dei processori PLC-5/30, -5/40,
 -5/40L, -5/40C, -5/60, -5/60L, -5/60C, -5/80,
 -5/40E, -5/80E, -5/80C Gruppo interruttori SW1



Per selezionare:	Impostate interruttore:	Su:
numero stazione DH+	1 – 6	(vedere p. 5-8)
interruttore 7 non è usato	7	off



interr. premuto
 verso il basso
 on (aperto)



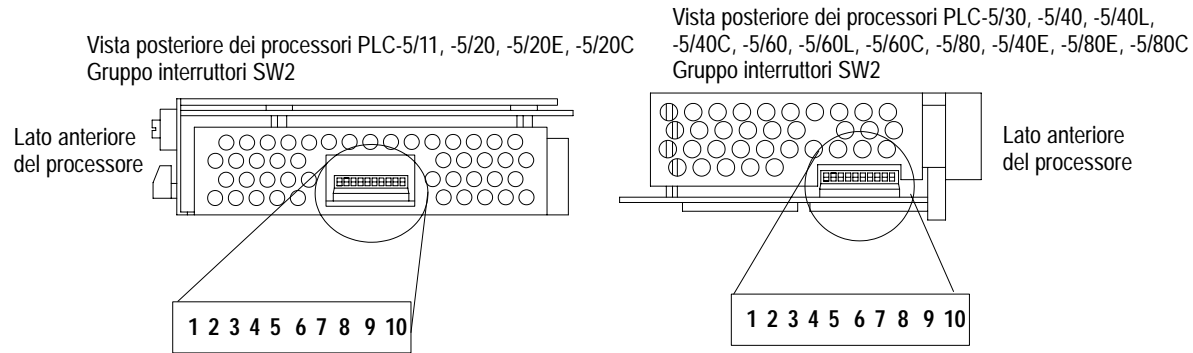
interr. premuto
 verso l'alto
 off (chiuso)

Solo processori
 PLC-5 avanzati e
 ControlNet

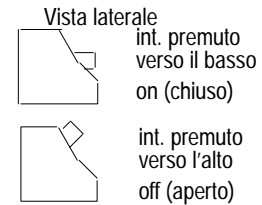
Impostazioni interruttori
 Gruppo interruttori 1 4-7



**Impostazione interruttori – Processori PLC-5
avanzati, Ethernet e ControlNet
Gruppo interruttori 2**



Per usare questa configurazione della porta seriale:	1	2	3	4	5	6	7	8	9	10
RS-232C	on	on	on	off	off	on	on	off	on	off
RS-422	off	off	on	off	off	off	off	off	on	off
RS-423	on	on	on	off	off	on	off	off	on	off



solo con processori PLC-5
avanzati, Ethernet e ControlNet

Switch Settings
Gruppo interruttori 2 4-9



solo con processori
PLC-5 avanzati,

Impostazioni interruttori
Gruppo interruttori 3 4-10

Ponticello configurazione Ethernet – PLC-5/20E e PLC-5/40E, -5/80E

Il ponticello della configurazione Ethernet si trova sul retro del processore ed è impostato in fabbrica su 802.3, sufficiente per la maggior parte delle reti Ethernet. Se la vostra rete Ethernet è conforme allo standard DIX impostate il ponticello su ENET%.

L'etichetta di indirizzo Ethernet hardware si trova a destra del ponticello di configurazione Ethernet ed indica l'indirizzo Ethernet hardware assegnato dall'Allen-Bradley.

Etichetta indirizzo
Ethernet
hardware

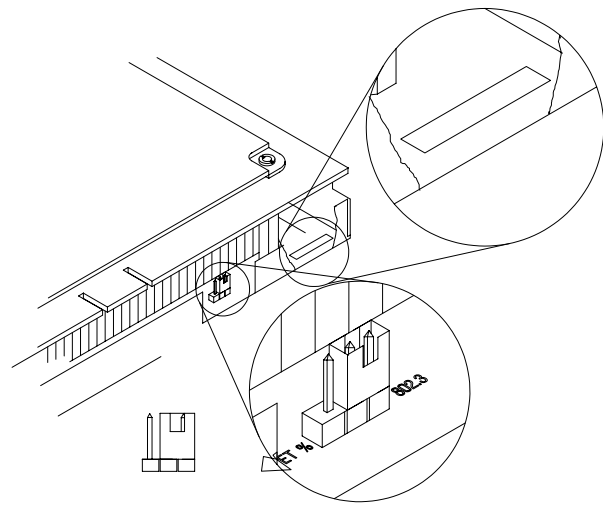
Ponticello
configurazione
Ethernet

ENET % 802.3

19915

802.3

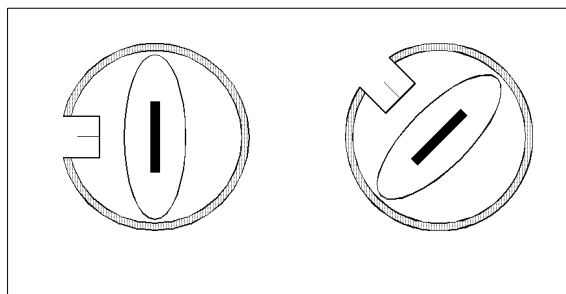
ENET %



Allen-Bradley Replacements

Indirizzo di rete ControlNet

Selezionare l'indirizzo di rete ControlNet del proprio processore impostando i due commutatori rotativi a 10 cifre posti sulla parte superiore del processore.



La figura illustra
l'indirizzo di rete 01

Sugg.

Per un utilizzo ottimale del processore di controllo, assegnare gli indirizzi ai nodi ControlNet in ordine sequenziale partendo da 01

Su un collegamento ControlNet è possibile selezionare fino a 99 indirizzi di rete (da 01 a 99) per un processore. Il valore 00 non è valido.

solo processori
PLC-5 ControlNet

Switch Settings
Gruppo interruttori 1 4-11



	20	30		2	3
10			40	1	
00			50	0	
90			60	9	
	80	70		8	7

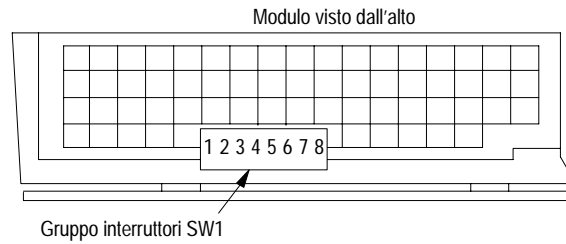
INDIRIZZO DI RETE

Allen-Bradley Replacements

Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 1

Solo processori
PLC-5 classici

Impostazioni interruttori Gruppo interruttori 1 4-12



Vista laterale



puls. premuto
verso il basso
on (chiuso)



pulsante premuto
verso l'alto
off (aperto)

Per selezionare:	Impostate interruttore:	Su:
Numero stazione DH+	da 1 a 6	(vedere pagina 5-12)
Interruttore 7 non usato	7	off
modo scanner	8	off
adattatore	8	on

on = chiuso
off = aperto

Numero stazione	1	2	3	4	5	6	Numero stazione	1	2	3	4	5	6	Numero stazione	1	2	3	4	5	6
0	on	on	on	on	on	on	26	on	off	off	on	off	on	53	off	off	on	off	on	off
1	off	on	on	on	on	on	27	off	off	off	on	off	on	54	on	on	off	off	on	off
2	on	off	on	on	on	on	30	on	on	on	off	off	on	55	off	on	off	off	on	off
3	off	off	on	on	on	on	31	off	on	on	off	off	on	56	on	off	off	off	on	off
4	on	on	off	on	on	on	32	on	off	on	off	off	on	57	off	off	off	off	on	off
5	off	on	off	on	on	on	33	off	off	on	off	off	on	60	on	on	on	on	off	off
6	on	off	off	on	on	on	34	on	on	off	off	off	on	61	off	on	on	on	off	off
7	off	off	off	on	on	on	35	off	on	off	off	off	on	62	on	off	on	on	off	off
10	on	on	on	off	on	on	36	on	off	off	off	off	on	63	off	off	on	on	off	off
11	off	on	on	off	on	on	37	off	off	off	off	off	on	64	on	on	off	on	off	off
12	on	off	on	off	on	on	40	on	on	on	on	on	off	65	off	on	off	on	off	off
13	off	off	on	off	on	on	41	off	on	on	on	on	off	66	on	off	off	on	off	off
14	on	on	off	off	on	on	42	on	off	on	on	on	off	67	off	off	off	on	off	off
15	off	on	off	off	on	on	43	off	off	on	on	on	off	70	on	on	on	off	off	off
16	on	off	off	off	on	on	44	on	on	off	on	on	off	71	off	on	on	off	off	off
17	off	off	off	off	on	on	45	off	on	off	on	on	off	72	on	off	on	off	off	off
20	on	on	on	on	off	on	46	on	off	off	on	on	off	73	off	off	on	off	off	off
21	off	on	on	on	off	on	47	off	off	off	on	on	off	74	on	on	off	off	off	off
22	on	off	on	on	off	on	50	on	on	on	off	on	off	75	off	on	off	off	off	off
23	off	off	on	on	off	on	51	off	on	on	off	on	off	76	on	off	off	off	off	off
24	on	on	off	on	off	on	52	on	off	on	off	on	off	77	off	off	off	off	off	off
25	off	on	off	on	off	on														

Solo processori
PLC-5 classici

Impostazioni interruttori
Gruppo interruttori 1 4-13

Allen-Bradley Replacements

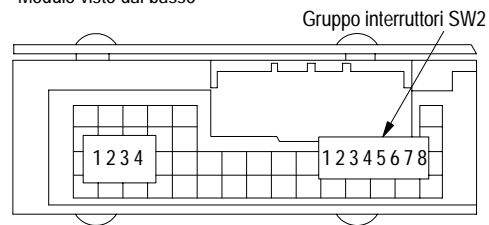
Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 1

Solo processori PLC-5 classici

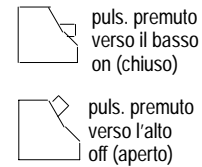
Impostazioni interruttori
Gruppo interruttori 2 4-14

Processore PLC-5 come adattatore in un sistema PLC-5, modulo Scanner o VME

Modulo visto dal basso



Vista laterale

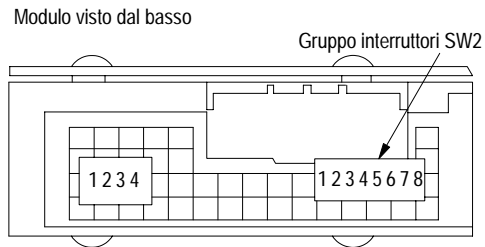


on = chiuso
off = aperto

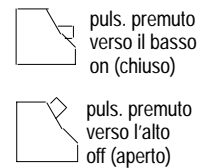
Se volete:	Impostate interruttore:	Su:
che l'interruttore 1 non sia mai usato	1	off
che il processore host usi 8 parole per comunicare con il processore PLC-5 adattatore	2	off
che il processore host usi 4 parole per comunicare con il processore PLC-5 adattatore	2	on
che il primo gruppo I/O sia 0	3	on
che il primo gruppo I/O sia 4	3	off
selezionare il numero di rack I/O del processore PLC-5 adattatore	da 4 a 8	vedere tabella seguente

Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 2

Processore PLC-5 come adattatore in un sistema PLC-5, modulo Scanner o VME



Vista laterale



on = chiuso
off = aperto

Se volete:	Impostate interruttore:	Su:
che l'interruttore 1 non sia mai usato	1	off
che il processore host usi 8 parole per comunicare con il processore PLC-5 adattatore	2	off
che il processore host usi 4 parole per comunicare con il processore PLC-5 adattatore	2	on
che il primo gruppo I/O sia 0	3	on
che il primo gruppo I/O sia 4	3	off
selezionare il numero di rack I/O del processore PLC-5 adattatore	da 4 a 8	vedere tabella seguente

Impostazioni interruttori
Gruppo interruttori 2 4-15

Solo processori
PLC-5 classici

Impostazioni interruttori
Numero rack I/O remoto 4-16

Numero rack I/O remoto
Processore PLC-5 classico (eccetto PLC-5/10) come un
adattatore in un sistema PLC-5, modulo Scanner o VME

on = chiuso
off = aperto

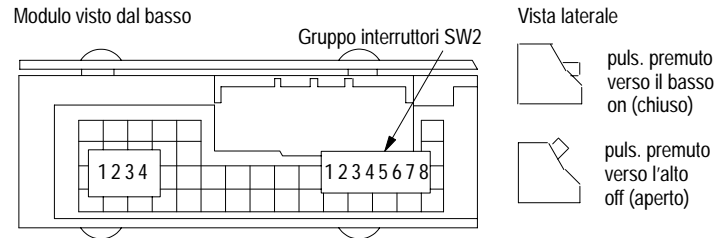
Rack	4	5	6	7	8	Rack	4	5	6	7	8
01	on	on	on	on	off	15	on	off	off	on	off
02	on	on	on	off	on	16	on	off	off	off	on
03	on	on	on	off	off	17	on	off	off	off	off
04	on	on	off	on	on	20	off	on	on	on	on
05	on	on	off	on	off	21	off	on	on	on	off
06	on	on	off	off	on	22	off	on	on	off	on
07	on	on	off	off	off	23	off	on	on	off	off
10	on	off	on	on	on	24	off	on	off	on	on
11	on	off	on	on	off	25	off	on	off	on	off
12	on	off	on	off	on	26	off	on	off	off	on
13	on	off	on	off	off	27	off	on	off	off	off
14	on	off	off	on	on						

I proc. PLC-5/15, -5/20, -5/20E, -5/20C indirizzano i rack 01-03
Il proc. PLC-5/11 indirizza solo il rack 3 (come I/O remoto)
I proc. PLC-5/25, -5/30 indirizzano i rack 01-07

I proc. PLC-5/40, -5/40L, -5/40E, -5/40C indirizzano i rack 01-17
I proc. PLC-5/60, -5/60L, -5/60C, -5/80, -5/80E, 5/80C indirizzano i rack
01-27

Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 2

Processore PLC-5 come adattatore in un sistema di PLC-2/20, -2/30 o modulo Sub scanner I/O



on = chiuso
off = aperto

Se volete:	Impostate interruttore:	Su:
che l'interruttore 1 non sia mai usato.	1	off
che il processore host usi 8 parole per comunicare con l'adattatore PLC-5	2	off
che il processore host usi 4 parole per comunicare con l'adattatore PLC-5	2	on
che il primo gruppo I/O sia 0	3	on
che il primo gruppo I/O sia 4	3	off
selezionare il numero di rack I/O del processore PLC-5 adattatore	da 4 a 8	vedere sotto

Solo processori PLC-5 classici

Impostazioni interruttori
Gruppo interruttori 2 4-17

Solo processori
PLC-5 classici

Impostazioni interruttori
Numero rack I/O 4-18

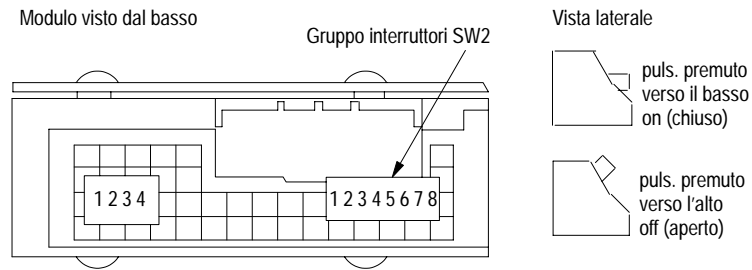
Numero rack I/O (Processore PLC-5 come adattatore in un sistema di PLC-2/20, -2/30 o modulo Sub scanner I/O)

on = chiuso
off = aperto

Rack	4	5	6	7	8
01	on	on	on	on	on
02	on	on	on	on	off
03	on	on	on	off	on
04	on	on	on	off	off
05	on	on	off	on	on
06	on	on	off	on	off
07	on	on	off	off	on

Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 2

Processore PLC-5 come adattatore in un sistema PLC-3 o PLC-5/250 (gruppi di 8 parole)



on = chiuso
off = aperto

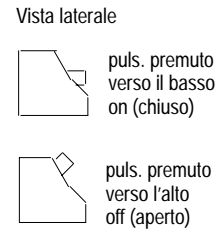
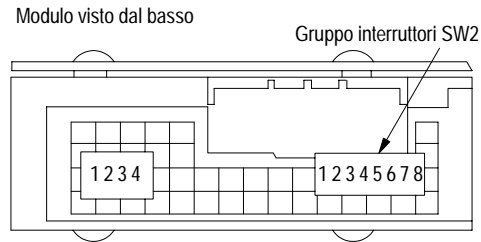
Se volete:	Impostate interruttore:	Su:
che l'interruttore 1 non sia mai usato	1	off
che il processore host usi 8 parole per comunicare con il processore PLC-5 adattatore	2	off
selezionare il numero di rack I/O del processore PLC-5 adattatore	da 3 a 8	vedere sotto

Solo processor
PLC-5 classici

Impostazioni interruttori
Gruppo interruttori 2 4-19

**Impostazioni degli interruttori –
Processori PLC-5 classici (eccetto
PLC-5/10) – Gruppo interruttori 2**

Processore PLC-5 come adattatore in un sistema PLC-3 o PLC-5/250 (gruppi di 4 parole)



on = chiuso
off = aperto

Se volete:	Impostate interruttore:	Su:
che l'interruttore 1 non sia mai usato	1	off
che il processore host usi 4 parole per comunicare con il processore PLC-5 adattatore	2	on
che il primo gruppo I/O sia 0	3	on
che il primo gruppo I/O sia 4	3	off
selezionare il numero di rack I/O del processore PLC-5 adattatore	da 4 a 8	vedere sotto

Solo processori
PLC-5 classici

Impostazioni interruttori
Gruppo interruttori 2 4-21

Solo processori
PLC-5 classici

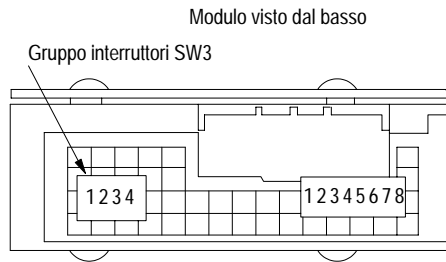
Impostazioni interruttori
Numero rack I/O 4-22

Numero rack I/O (Processore PLC-5 come adattatore in un sistema PLC-3 o PLC-5/250 – gruppi di 4 parole)

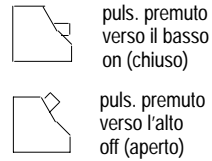
on = chiuso
off = aperto

Rack	4	5	6	7	8	Rack	4	5	6	7	8
0	on	on	on	on	on	20	off	on	on	on	on
1	on	on	on	on	off	21	off	on	on	on	off
2	on	on	on	off	on	22	off	on	on	off	on
3	on	on	on	off	off	23	off	on	on	off	off
4	on	on	off	on	on	24	off	on	off	on	on
5	on	on	off	on	off	25	off	on	off	on	off
6	on	on	off	off	on	26	off	on	off	off	on
7	on	on	off	off	off	27	off	on	off	off	off
10	on	off	on	on	on	30	off	off	on	on	on
11	on	off	on	on	off	31	off	off	on	on	off
12	on	off	on	off	on	32	off	off	on	off	on
13	on	off	on	off	off	33	off	off	on	off	off
14	on	off	off	on	on	34	off	off	off	on	on
15	on	off	off	on	off	35	off	off	off	on	off
16	on	off	off	off	on	36	off	off	off	off	on
17	on	off	off	off	off	37	off	off	off	off	off

Impostazioni degli interruttori – Processori PLC-5 classici – Gruppo interruttori 3



Vista laterale

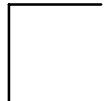
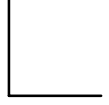


on = chiuso
off = aperto

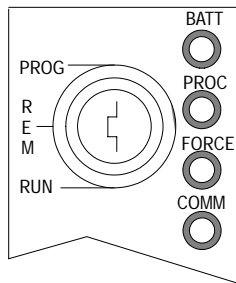
Se il processore è:	Impostate interruttore:	Su:
un dispositivo finale sul collegamento I/O remoto	1	on
non un dispositivo finale sul collegamento I/O remoto	1	off
un dispositivo finale sul collegamento Data Highway Plus	2	on
non un dispositivo finale sul collegamento Data Highway Plus	2	off
interruttore 3 non usato	3	off
interruttore 4 non usato	4	off

Solo processori
PLC-5 classici

Impostazioni interruttori
Gruppo interruttori 2 4-23



**Individuazione dei guasti – Processore PLC-5 avanzato,
Ethernet e ControlNet Problemi generali**



Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
PROC	verde (fisso)	processore in modo RUN e completamente operativo	funzionamento normale	niente
	verde (lamp.)	memoria del processore trasferita a EEPROM	funzionamento normale	niente
	rosso (lamp.)	guasto grave	errore in esecuzione	Controllare il bit di guasto grave nel file di stato (S:11) per definire l'errore. Azzerare il bit di guasto, risolvere il problema e ritornare a modo RUN.
	rosso (fisso)	guasto grave	<ul style="list-style-type: none"> la RAM utente ha errore di checksum errore modulo memoria diagnosi interna fallita 	<ul style="list-style-type: none"> Azzerare la memoria e ricaricare il programma. Controllare le impostazioni degli interruttori del retroquadro e/o inserire il modulo di memoria giusto. Togliere la corrente, riposizionare il processore e accenderlo. Azzerare la memoria e ricaricare il programma. Sostituire EEPROM con il nuovo programma. Poi, se necessario, sostituire il processore.

Solo processori PLC-5 avanzati, Ethernet e ControlNet

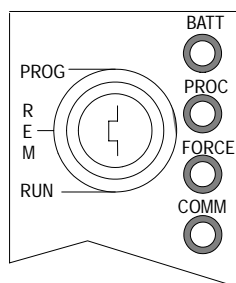
Individuazione dei guasti
Problemi generali

5-1

Solo processori PLC-5 avanzati,
Ethernet e ControlNet

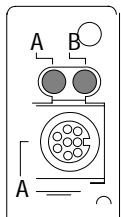
Individuazione dei guasti
Problemi generali 5-2

Individuazione dei guasti - problemi generali processori PLC-5 avanzati, Ethernet e ControlNet continua...



Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
PROC	spento	processore in carico programma o modo TEST o non riceve corrente		controllare l'alimentatore di corrente e i collegamenti
	rosso/verde alternati	processore in modo programmazione memoria FLASH	errore di checksum della memoria FLASH del processore	contattare il rappresentante A-B locale per un aggiornamento del firmware del campo
COMM	spento	nessuna trasmissione sul canale 0	funzionamento normale se non si usa la porta	niente
	verde (lamp.)	trasmissione sul canale 0	funzionamento normale se si usa la porta	niente
FORCE	ambra (fisso)	forzature SFC e/o I/O abilitate	funzionamento normale	niente
	ambra (lamp.)	forzature SFC e/o I/O presenti, ma non abilitate	funzionamento normale	niente
	spento	forzature SFC e/o I/O assenti	funzionamento normale	niente
BATT	spento	batteria buona	funzionamento normale	niente
	rosso (fisso)	batteria scarica	batteria scarica	Sostituire la batteria entro 10 giorni (tipico).

Individuazione dei guasti – Canale di comunicazione processori PLC-5 avanzati



Indicatore	Colore	Modo di canale	Descrizione	Causa probabile	Consigli su cosa fare
A o B	verde (fisso)	Scanner RIO	collegamento RIO attivo, tutti i moduli dell'adattatore sono presenti e non guasti	funzionamento normale	niente
		Adattatore RIO	in comunicazione con lo scanner	funzionamento normale	niente
		DH+	il processore trasmette o riceve tramite collegamento DH+	funzionamento normale	niente
	verde (lampeggia rapidamente o lentamente)	Scanner RIO	almeno un adattatore è guasto o non funziona bene	non c'è corrente al rack remoto-cavo rotto	ridare corrente al rack-riparare il cavo
		DH+	nessun altro nodo sulla rete		

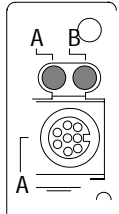
Solo processori PLC-5 avanzati, Ethernet e ControlNet

Individuazione dei guasti
Canale di comunicazione 5-3

Solo processori PLC-5
avanzati, Ethernet e
ControlNet

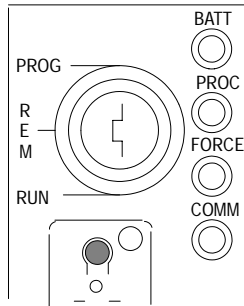
Individuazione dei guasti
Canale di comunicazione 5-4

Individuazione dei guasti - canale di comunicazione processori PLC-5 avanzati, continua...



Indicatore	Colore	Modo di canale	Descrizione	Causa probabile	Consigli su cosa fare
A o B (continua)	rosso (fisso)	Scanner RIO Adattatore RIO DH+	guasto hardware	errore hardware	Spegnere il dispositivo e riaccenderlo. Controllare che le configurazioni del software corrispondano all'impostazione dell'hardware. Sostituire il processore.
	rosso (lampeggia rapidamente o lentamente)	Scanner RIO	trovati adattatori guasti	<ul style="list-style-type: none"> • cavo scollegato o rotto • rack remoti senza corrente 	<ul style="list-style-type: none"> • Riparare il cavo. • Ridare corrente ai rack.
		DH+	cattiva comunicazione su DH+	rilevato nodo duplicato	Correggere l'indirizzo della stazione.
	spento	Scanner RIO	canale offline	canale non usato	Porre il canale online se necessario.
Adattatore RIO					
DH+					

**Individuazione dei guasti – Canale di comunicazione
processori PLC-5/40L e PLC-5/60L (solamente)**

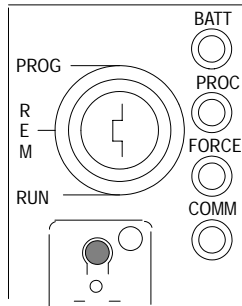


Indicatore	Colore	Modo di canale	Descrizione	Causa probabile	Consigli su cosa fare
2	verde (fisso)	Scanner I/O locale esteso	collegamento I/O locale esteso attivo, tutti i moduli dell'adattatore sono presenti e non guasti	funzionamento normale	niente
	verde (lampeggia rapidamente o lentamente)	Scanner I/O locale esteso	almeno un adattatore è guasto o non funziona	<ul style="list-style-type: none"> • non c'è corrente ad un rack I/O locale esteso • guasto di comunicazione • cavo rotto 	<ul style="list-style-type: none"> • Ridare corrente al rack • Riavviare gli adattatori usando il pulsante di blocco del riavvio da processore • Riparare il cavo



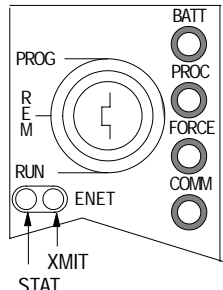
Individuazione dei guasti
Canale di comunicazione 5-5

Individuazione dei guasti - canale di comunicazione processori PLC-5/40 e PLC-5/60L (solamente), continua...



Indicatore	Colore	Modo di canale	Descrizione	Causa probabile	Consigli su cosa fare
2 (continua)	rosso (fisso)	Scanner I/O locale esteso	guasto hardware	errore hardware	Spegnere e accendere. Controllare che le configurazioni del software corrispondano all'impostazione dell'hardware. Sostituire il processore.
	rosso (lampeggia rapidamente o lentamente)	Scanner I/O locale esteso	tutti gli adattatori guasti	<ul style="list-style-type: none"> • cavo scollegato o rotto • terminatore mancante • non c'è corrente ai rack remoti 	<ul style="list-style-type: none"> • Riparare il cavo • Sostituire o riparare il terminatore • Ridare corrente ai rack
	spento	Scanner I/O locale esteso	canale offline	canale non usato	Porre il canale online se necessario.

Individuazione dei guasti – Processori Ethernet
Stato e trasmissione

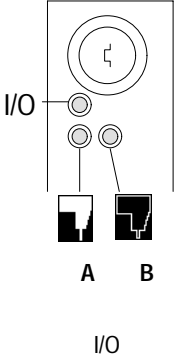
Indicatore:	Colore:	Descrizione:	Causa probabile:	Consigli su cosa fare:	
	STAT	rosso fisso	guasto grave hardware	il processore ha bisogno di riparazioni interne	Contattare il rappresentante Allen-Bradley locale.
	rosso lampeggiante	guasto hardware o software (rilevato e riportato tramite codice)	dipende dal codice guasto	Contattare Global Technical Support (GTS).	
	spento	L'interfaccia Ethernet funziona correttamente ma non è attaccata ad una rete Ethernet attiva.	funzionamento normale	Collegare il processore ad una rete Ethernet attiva.	
	verde	La porta Ethernet funziona correttamente e ha rilevato che è collegata ad una rete Ethernet attiva.	funzionamento normale	niente	

L'indicatore di trasmissione Ethernet di PLC-5 (XMIT) si accende (verde) brevemente quando la porta Ethernet trasmette un pacchetto (non indica se la porta Ethernet riceve un pacchetto).

Solo processori PLC-5
avanzati

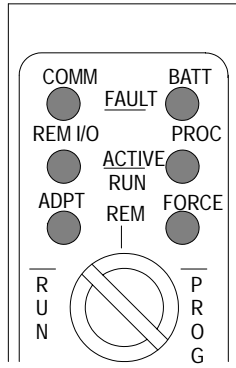
Individuazione dei guasti
Ethernet

5-7



Indicatore	Colore	Descrizione	Causa probabile	Rimedio consigliato
	off	I/O ControlNet assente o non operante	funzionamento normale se il canale 2 non è in uso	nessuno
	verde (fisso)	tutti i nodi configurati nella tabella mappa ControlNet sono presenti e funzionanti correttamente	funzionamento normale	nessuno
	verde/off (lampegg.)	almeno un nodo configurato per la rete ControlNet non è presente o non funziona correttamente	uno o più cavi o connettori rotti o non collegati	riparare o sostituire i cavi o i connettori e ricollegarsi
			uno o più moduli di destinazione danneggiati o mancanti	riparare o sostituire i moduli
			uno o più nodi non presenti sulla rete	collegare il nodo alla rete
rosso/off (lampegg.)	tutti i nodi configurati per la rete ControlNet non sono presenti o non funzionano correttamente	uno o più cavi o connettori rotti o non collegati	riparare o sostituire i cavi o i connettori e ricollegarsi	
		nodi non presenti sulla rete	collegare i nodi alla rete	

Individuazione dei guasti – Processori PLC-5 classici Problemi generali

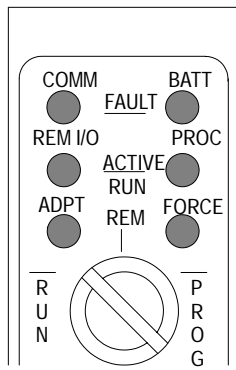


Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
PROC	verde (fisso)	processore in modo RUN e completamente funzionante	funzionamento normale	niente
	verde (lampeggiante)	Memoria del processore trasmessa a EEPROM	funzionamento normale	niente
	rosso (lampeggiante)	guasto grave	errore di esecuzione	Controllare il bit di guasto grave nel file di stato (S:11) per una definizione dell'errore. Azzerare il bit di guasto, risolvere il problema e ritornare al modo RUN.
	rosso (fisso)	guasto grave	<ul style="list-style-type: none"> la RAM utente ha un errore di checksum errore modulo memoria 	<ul style="list-style-type: none"> Azzerare la memoria e ricaricare il programma. Controllare le impostazioni degli interruttori del retroquadro e/o inserire il modulo di memoria giusto.
	spento	processore in carico programma o modo TEST o non riceve corrente		Controllare l'alimentatore e le connessioni.

Solo processori
PLC-5 classici

Individuazione dei guasti
Problemi generali 5-9

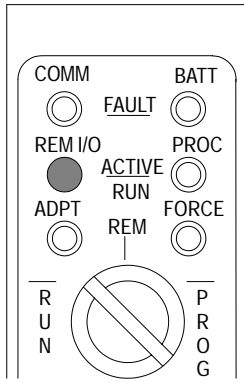
Individuazione dei guasti - problemi generali processori PLC-5 classici, continua...



Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
PROC REM I/O COMM	tutti rossi (fisso)		diagnostica interna non soddisfacente	Togliere la corrente, riposizionare il processore e ridare corrente. Poi azzerare la memoria e ricaricare il programma. Sostituire EEPROM con un nuovo programma. Poi, se necessario, sostituire il processore.
FORCE	ambra (fisso)	forzature abilitate	funzionamento normale	niente
	ambra (lampeggiante)	forzature presenti ma non abilitate	funzionamento normale	niente
	spento	forzature assenti	funzionamento normale	niente
BATT	spento	batteria buona	funzionamento normale	niente
	rosso (fisso)	batteria scarica		Sostituire la batteria entro 1-2 giorni (tipico).
ADPT	verde (fisso)	processore in modo adattatore	funzionamento normale	niente
	spento	processore in modo scanner	funzionamento normale	niente



Individuazione dei guasti – Processori PLC-5 classici (eccetto PLC-5/10) in modo adattatore

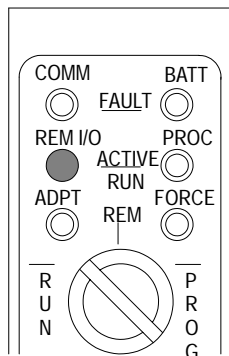


Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
REM I/O	verde (fisso)	collegamento I/O remoto attivo	funzionamento normale	niente
	verde (lampeggiante)	I/O remoto attivo e processore host in carico programma o in modo TEST	funzionamento normale	niente
	rosso (fisso)	nessuna comunicazione con il processore host	selezionato indirizzo stazione duplicato	Correggere l'indirizzo della stazione.
	verde (sporadico)	cattiva comunicazione con il processore host		Controllare le connessioni
	spento	nessuna comunicazione con il processore host		niente

Solo processori
PLC-5 classici

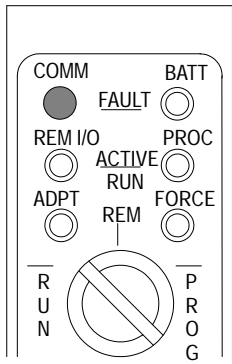
Individuazione dei guasti
Modo adattatore 5-11

Individuazione dei guasti – Processori PLC-5 classici (eccetto PLC-5/10 e PLC-5/12) in modo Scanner



Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
REM I/O	verde (fisso)	collegamento I/O remoto attivo	funzionamento normale	niente
	rosso (fisso)	guasto collegamento I/O remoto	cablaggi, modulo (moduli) adattatore	<ul style="list-style-type: none"> Controllare tutte le connessioni, controllare il modulo (moduli) dell'adattatore. Se si ha software della serie 6200, mettere il processore in modo PROG e fare un'autoconfigurazione per rack remoti (vedere la documentazione del software della serie 6200).
	verde/rosso (lampeggiante)	guasto parziale collegamento I/O remoto	uno o più chassis I/O remoti guasti	<ul style="list-style-type: none"> Controllare i bit di stato nel file di stato I/O (elemento #7) per identificare il numero dello chassis guasto; controllare cavi, modulo (moduli) adattatore, alimentatori. Se si ha software della serie 6200, mettere il processore in modo PROG e fare un'autoconfigurazione per rack remoti (vedere la documentazione del vostro software della serie 6200).
	spento	nessun I/O remoto selez.		niente

Individuazione dei guasti – Processori PLC-5 classici (eccetto PLC-5/10 e PLC-5/12) in modo scanner



Indicatore	Colore	Descrizione	Causa probabile	Consigli su cosa fare
COMM	verde (lampeggia rapidamente o lentamente)	il processore trasmette o riceve su collegamento DH+	funzionamento normale	niente
	rosso (fisso)	scadenza watchdog	errore dell'hardware	Spegnere la corrente. Controllare che le configurazioni del software corrispondano all'impostazione hardware. Sostituire il processore.
	rosso (sporadico)	cattiva comunicazione su collegamento DH+	selezionato indirizzo stazione duplicato	Correggere l'indirizzo della stazione.
	spento	<ul style="list-style-type: none"> • se direttamente collegato al processore, nessuna comunicazione su DH+ • se ultimo processore su collegamento DH+, nessuna comunicazione su DH+ 		<ul style="list-style-type: none"> • niente • Controllare le connessioni dei cavi DH+

Solo processori PLC-5 classici

Individuazione dei guasti
 Modo scanner 5-13

Individuazione dei guasti – Sistema I/O remoto, 1771-ASB Serie C e Serie D

Indicatori Active Adapter I/O Fault Rack			Descrizione	Causa probabile	Consigli su cosa fare
On	Off	Off	indicazione normale; adattatore remoto pienamente funzionante		
ACTIVE ●	Off	On		guasto memoria RAM – scadenza watchdog	Sostituire il modulo.
ADAPTER FAULT ●	On	Lamp.	errore posizionamento modulo	modulo I/O nello slot scorretto	Porre il modulo nello slot giusto dello chassis.
I/O RACK FAULT ●	Lampeggiano insieme	Off	numero di gruppo I/O iniziale scorretto	errore nel numero di gruppo I/O iniziale o nell'indirizzo di rack I/O	Controllare le impostazioni dei commutatori. Fare riferimento alla tabella 3.B per verificare un numero di gruppo I/O iniziale accettabile; impostare correttamente gli interruttori.
	On	On	modulo non comunicante	impostazione velocità baud scorretta	Controllare l'impostazione dei commutatori.
	Off	On	modulo non comunicante	interruttore scansione impostato su "tutti tranne gli ultimi 4 slot" in un rack da 1/4	Reimpostare l' interruttore di scansione.

Vedere le note a pagina 5-17

Individuazione dei guasti – sistema I/O remoto, 1771-ASB serie C e Serie D, continua...

Indicatore	Indicatori Active Adapter I/O Rack			Descrizione	Causa probabile	Consigli su cosa fare
	Lampeggia	Off	Off			
ACTIVE ●				l'adattatore remoto non controlla attivamente gli I/O (il collegamento per comunicazione da scanner ad adattatore, è normale) ⁴	processore in modo programma o test lo scanner tiene l'adattatore del modulo in modo guasto	Il guasto deve essere risolto dallo scanner I/O.
ADAPTER FAULT ●						
I/O RACK FAULT ●				il modulo adattatore non controlla attivamente gli I/O ² modulo adattatore in modo di blocco del riavvio processore (il collegamento da adattatore a scanner, è normale)	sul collegamento si trova un altro adattatore I/O remoto con lo stesso indirizzo	Correggere l'indirizzo.
	Sequenza LED on/off dall'alto in basso					
	Lampeggiano alternativamente	Off		interruttore di blocco riavvio da processore nel gruppo di interruttori sul retroquadro chassis è on ¹	Premere il pulsante di azzeramento per eliminare il blocco o togliere e dare corrente; se dopo vari tentativi gli indicatori lampeggiano ancora, controllare: <ul style="list-style-type: none"> • pulsante non collegato correttamente al braccio di cablaggio del campo • braccio cablaggio non collegato al modulo adattatore • modulo adattatore andato in guasto subito dopo l'azzeramento da processore/scanner 	

Vedere le note a pagina 5-17



Solo processori PLC-5 classici

Individuazione dei guasti
I/O remoto 5-15

Individuazione guasti – sistema I/O remoto, 1771-ASB serie C e Serie D, continua...

ACTIVE	●
ADAPTER FAULT	●
I/O RACK FAULT	●

Indicatori			Descrizione	Causa probabile	Consigli su cosa fare
Active Adapter Fault	Rack I/O				
Off	Off	On	guasto chassis I/O ² Nessuna comunicazione sul collegamento.	C'è un problema tra: <ul style="list-style-type: none"> • adattatore e modulo in chassis; il modulo rimane in modo guasto finché questo non viene risolto • piste del circuito stampato in corto sul retroquadro o su un modulo di I/O 	Spegnere e riaccendere lo chassis per azzerare un problema dovuto all'alto rumore. ³ <ul style="list-style-type: none"> • Rimuovere e sostituire tutti i moduli I/O, uno alla volta. • Se il problema non si risolve, c'è qualcosa di errato nello chassis o nel modulo I/O.
lam-peggia	Off	On	Comunicazione sul collegamento. Retroquadro forse cortocircuitato.	<ul style="list-style-type: none"> • rumore su retroquadro • piste di circuito stampato in corto • scheda guasta nello chassis 	<ul style="list-style-type: none"> • Eliminare il rumore. • Isolare il rumore. • Aggiungere soppressione di picco. • Sostituire lo chassis. • Sostituire la scheda difettosa nello chassis.
lam-peggia	On	Off	guasto linea identificazione modulo	rumore eccessivo sul retroquadro	Controllare l'alimentatore e la messa a terra dello chassis.

Vedere le note a pagina 5-17



Individuazione dei guasti – sistema I/O remoto, 1771-ASB serie C e Serie D, continua...

	Indicatori			Descrizione	Causa probabile	Consigli su cosa fare
	Active Adapter Fault	Rack I/O				
ACTIVE ●	Off	Off	Off	il modulo non comunica	<ul style="list-style-type: none"> • guasto all'alimentatore • cablaggio da modulo scanner ad adattatore interrotto • scanner non configurato correttamente • uno chassis guasto in un indirizzo di gruppo rack che porta il pannello scanner/distribuzione a mettere in guasto tutti gli chassis nell'indirizzo di gruppo rack (quando in modo ricerca disabilitata) 	<ul style="list-style-type: none"> • Controllare l'alimentatore, le connessioni dei cavi ed accertarsi che il modulo adattatore sia inserito completamente nello chassis. • Correggere i difetti dei cavi e dei fili. • Fare riferimento alla pubblicazione 1772-2.18 per la configurazione dello scanner. • Controllare in sequenza dal primo modulo all'ultimo per identificare il guasto; correggere i guasti e procedere con lo chassis successivo.
ADAPTER FAULT ●						
I/O RACK FAULT ●						

- 1 Selezionare il modo operativo del modulo adattatore I/O remoto come indicato nella pubblicazione fornita con il pannello scanner/distribuzione I/O remoto, il modulo scanner-I/O remoto/interfaccia programma o il modulo scanner I/O/gestione-messaggi. Fare molta attenzione al modo di ricerca disabilitata in 1772-SD, -SD2.
- 2 Lo chassis I/O è in modo guasto come selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.
- 3 Il dare e togliere corrente azzera la coda di richieste per il trasferimento a blocchi. Tutti i trasferimenti a blocchi in attesa vanno persi. Il vostro programma deve ripetere la richiesta di trasferimenti a blocchi dallo chassis.
- 4 Se si verifica un guasto ed il processore si trova in modo esecuzione ma sta funzionando in modo dipendente, il modo di risposta al guasto dello chassis viene selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.

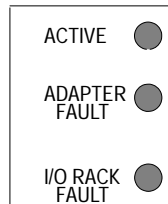


Solo processori
PLC-5 classici

Individuazione dei guasti
I/O remoto 5-17

Individuazione dei guasti – Sistema I/O remoto,
1771-ASB Serie B

Individuazione dei guasti
I/O remoto 5-18

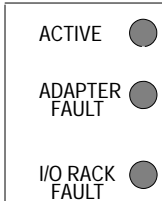


Indicatore	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
active adapter fault I/O rack fault	On Off Off	indicazione normale; adattatore remoto pienamente funzionante		
active adapter fault I/O rack fault	On o off On On o off	guasto adattatore remoto ²	adattatore remoto non funzionante; rimane in modo guasto finché non si corregge il guasto	Spegnere e ridare corrente allo chassis per azzerare il guasto dell'adattatore. ³ Sostituire l'adattatore se il guasto non si azzerà.
active adapter fault I/O rack fault	On o off Off On	guasto chassis I/O ²	Esiste un problema tra: <ul style="list-style-type: none"> • adattatore e modulo nello chassis; il modulo rimane in modo guasto finché non si corregge il guasto • piste del circuito stampato in corto sul retroquadro o su un modulo I/O 	Spegnere e ridare corrente allo chassis per azzerare un problema causato dall'alto rumore. ³ <ul style="list-style-type: none"> • Rimuovere e sostituire tutti i moduli I/O, uno alla volta. • Sostituire l'adattatore. • Se il problema non si azzerà, c'è qualcosa di errato nello chassis o nel modulo I/O.

Vedere le note a pagina 5-21

Individuazione dei guasti – sistema I/O remoto, 1771-ASB serie B, continua...

Indicatore	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
active adapter fault I/O rack fault	Lampeggia Off Off	l'adattatore remoto non controlla attivamente gli I/O (normale collegamento comunicazione tra scanner e adattatore) ⁴	processore in modo programma o test lo scanner tiene il modulo adattatore in modo guasti	Niente Il guasto deve essere azzerato dallo scanner I/O.
active adapter fault I/O rack fault	Lampegg. alternat. Off	il modulo adattatore non controlla attivamente gli I/O ² il modulo adattatore è in modo di blocco del riavvio da processore (normale collegamento da adattatore a scanner)	interruttore di blocco del riavvio da processore sul gruppo interruttori del retroquadro dello chassis on ¹	Premere il pulsante di azzeramento per eliminare il blocco o dare e togliere corrente; se dopo vari tentativi gli interruttori lampeggiano ancora, controllare: <ul style="list-style-type: none"> • pulsante non collegato correttamente al braccio di cablaggio del campo • braccio non collegato al modulo adattatore • modulo adattatore andato in guasto subito dopo l'azzeramento da processore/scanner

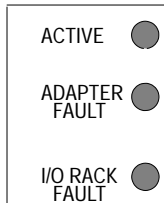


Vedere le note a pagina 5–21.



Individuazione dei guasti
I/O remoto 5–19

Individuazione dei guasti – sistema I/O remoto, 1771-ASB serie B, continua...



Indicatore (su rack I/O)	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
active adapter fault I/O rack fault	Off Off Off	Se il pannello scanner/distribuzione I/O remoto (1772-SD, -SD2) è in modo ricerca disabilitata, la risposta è normale. ²	<ul style="list-style-type: none"> guasto alimentatore cablaggio da modulo scanner a adattatore interrotto scanner non configurato correttamente uno chassis guasto in un indirizzo di gruppo rack che porta il pannello scanner/distribuzione a mettere in guasto tutti gli chassis nell'indirizzo del gruppo rack (quando in modo ricerca disabilitata) 	<ul style="list-style-type: none"> Controllare l'alimentatore, le connessioni dei cavi ed accertarsi che il modulo adattatore sia completamente inserito nello chassis. Correggere i difetti dei cavi e dei fili. Fare riferimento alla pubblicazione 1772-2.18 per la configurazione dello scanner. Controllare in modo sequenziale dal primo modulo all'ultimo per rintracciare il guasto; rimediare i guasti e procedere con lo chassis successivo.
active adapter fault I/O rack fault	Lampegg. On On	guasto linea identificazione modulo	troppo rumore sul retroquadro	Controllare l'alimentatore e la messa a terra dello chassis.

Vedere le note a pagina 5-21.



Individuazione dei guasti – sistema I/O remoto, 1771-ASB serie B, continua...

- ACTIVE ●
- ADAPTER FAULT ●
- I/O RACK FAULT ●

Indicatore (su rack I/O)	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
active adapter fault I/O rack fault	On Lampegg. Off	errore nel posizionamento del modulo nello chassis I/O	posizione scorretta dei moduli ad alta densità	Controllare i modi di indirizzamento e le impostazioni degli interruttori.
active adapter fault I/O rack fault	Entrambi lampeggiano insieme Off	numero di gruppo I/O iniziale scorretto per la grandezza dello chassis	errore nel numero di gruppo I/O iniziale o nell'indirizzo di rack I/O	Fare riferimento al manuale del processore per controllare se il numero di gruppo I/O iniziale è accettabile.

- ¹ Dovete selezionare il modo operativo del modulo dell'adattatore I/O remoto come indicato nella pubblicazione fornita con il pannello scanner/distribuzione I/O remoto, il modulo scanner I/O remoto/interfaccia programma o il modulo scanner I/O/gestione messaggi. Fate molta attenzione al modo di ricerca disabilitata in 1772-SD e 1772-SD2.
- ² Lo chassis I/O è in modo guasto come selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.
- ³ Il dare e togliere corrente azzererà la coda di richieste di trasferimento a blocchi. Tutti i trasferimenti a blocchi in sospeso vengono persi. Il vostro programma deve ripetere la richiesta per i trasferimenti a blocchi dallo chassis.
- ⁴ Se si verifica un guasto ed il processore si trova in modo esecuzione ma in verità opera in modo dipendente, il modo di risposta al guasto dello chassis viene selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.



Individuazione dei guasti
I/O remoto 5-21

Individuazione dei guasti – Sistema I/O locale
esteso, 1771-ALX

	Indicatore	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
ACTIVE ●	active adapter fault	On	indicazione normale; adattatore pienamente funzionante		
ADAPTER FAULT ●	I/O rack fault	Off			
I/O RACK FAULT ●	active adapter fault	Off	guasto adattatore locale ²	Adattatore locale non funzionante; rimane in modo guasti finché non viene corretto il guasto.	Spegnere e ridare corrente allo chassis per azzerare il guasto dell'adattatore. ³ Sostituire l'adattatore se il guasto non si azzerava.
	I/O rack fault	On			
	active adapter fault	Lampeggia	guasto chassis I/O ²	Esiste un problema tra: <ul style="list-style-type: none"> • adattatore e modulo nello chassis; il modulo rimane in modo guasti finché non viene corretto il guasto • piste del circuito stampato in corto sul retroquadro o su un modulo I/O 	Dare e togliere corrente allo chassis per azzerare un problema dovuto all'alto rumore. ³ <ul style="list-style-type: none"> • Togliere e sostituire tutti i moduli I/O, uno alla volta. • Sostituire l'adattatore. • Se non si risolve il problema, c'è qualcosa di sbagliato nello chassis o nel modulo I/O.
	I/O rack fault	Off			
		On			

Vedere le note a pagina 5-24

Individuazione dei guasti – sistema I/O locale esteso, 1771-ALX, continua...

	Indicatore	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
ACTIVE ●	active adapter fault I/O rack fault	Lampegg. Off Off	uscite azzerate	<ul style="list-style-type: none"> processore in modo programma o test scanner I/O locale tiene il modulo adattatore in modo guasti 	<ul style="list-style-type: none"> niente il guasto va rimediato dallo scanner I/O locale.
ADAPTER FAULT ●	active adapter fault I/O rack fault	Lampegg. alternativ. Off	<p>il modulo adattatore non controlla attivamente I/O ²</p> <p>modulo adattatore in modo di blocco del riavvio da processore (collegamento adattatore a scanner normale)</p>	<p>interruttore blocco del riavvio da processore sul gruppo interruttori del retroquadro dello chassis on ¹</p>	<p>Premete il pulsante azzeramento dello chassis per eliminare il blocco, o togliere e ridare corrente; se dopo vari tentativi gli indicatori lampeggiano ancora, controllare se il modulo adattatore è andato in guasto o subito dopo l'azzeramento da processore/scanner.</p>
I/O RACK FAULT ●					

Vedere le note a pagina 5–24



Individuazione dei guasti
Locale esteso 5–23

Individuazione dei guasti – sistema I/O locale esteso, 1771-ALX, continua...

	Indicatore	Risposta	Descrizione	Causa probabile	Consigli su cosa fare
ACTIVE ●					
ADAPTER FAULT ●	active adapter fault I/O rack fault	Off Off Off	nessuna corrente o nessuna comunicazione.	guasto alimentatore	Controllare alimentatore, connessione cavi e accertarsi che il modulo adattatore sia completamente alloggiato nello chassis.
I/O RACK FAULT ●					
	active adapter fault I/O rack fault	On Lampeggia Off	errore posizionamento modulo nello chassis I/O locale esteso	posiz. scorretto dei moduli ad alta densità	Controllare modi di indirizzamento e di impostazione degli interruttori.

- ¹ Lo chassis I/O si trova nel modo guasti selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.
- ² Il togliere e dare corrente azzerà la coda di richieste trasferimento a blocchi. Tutti i trasferimenti a blocchi in sospeso vanno persi. Il vostro programma deve ripetere la richiesta di trasferimento a blocchi dallo chassis.
- ³ Se si verifica un guasto ed il processore si trova in modo esecuzione ma opera in verità in modo dipendente, il modo di risposta al guasto dello chassis viene selezionato dall'interruttore di ultimo stato sul retroquadro dello chassis.





Rockwell Automation aiuta i propri clienti ad ottenere i massimi risultati dai loro investimenti tramite l'integrazione di marchi prestigiosi nel settore dell'automazione industriale, creando una vasta gamma di prodotti di facile integrazione. Tali prodotti sono supportati da una rete di assistenza tecnica locale disponibile in ogni parte del mondo, da una rete globale di integratori di sistemi e dalle risorse tecnologicamente avanzate della Rockwell.



Rappresentanza mondiale.

Arabia Saudita • Argentina • Australia • Austria • Bahrain • Belgio • Bolivia • Brasile • Bulgaria • Canada • Cile • Cipro • Colombia • Corea • Costa Rica • Croazia
Danimarca • Ecuador • Egitto • El Salvador • Emirati Arabi Uniti • Filippine • Finlandia • Francia • Germania • Ghana • Giamaica • Giappone • Giordania • Gran
Bretagna • Grecia • Guatemala • Honduras • Hong Kong • India • Indonesia • Iran • Irlanda-Eire • Islanda • Israele • Italia • Kuwait • Libano • Macao • Malesia • Malta
Marocco • Messico • Nigeria • Norvegia • Nuova Zelanda • Oman • Paesi Bassi • Pakistan • Panama • Perù • Polonia • Portogallo • Portorico • Qatar • Repubblica
Ceca • Repubblica del Sud Africa • Repubblica Dominicana • Repubblica Popolare Cinese • Romania • Russia • Singapore • Slovacchia • Slovenia • Spagna • Stati
Uniti • Svezia • Svizzera • Tailandia • Taiwan • Trinidad • Tunisia • Turchia • Ungheria • Uruguay • Venezuela

Rockwell Automation, Sede Centrale, 1201 South Second Street, Milwaukee, WI 53204 USA, Tel: (1) 414 382-2000, Fax: (1) 414 382-4444

SEDE ITALIANE: Rockwell Automation S.r.l., Viale De Gasperi 126, 20017 Mazzo do Rho Mi, Tel: (+39-2) 939721, Fax (+39-2) 93972201
Rockwell Automation S.r.l., Divisione Componenti, Via Cardinale Riboldi 151, 20037 Paderno Dugnano Mi,
Tel: (+39-2) 990601, Fax: (+39-2) 99043939
Reliance Electric S.p.A., Via Volturno 46, 20124 Milano, Tel: (+39-2) 698141, Fax (+39-2) 66801714

FILIALI ITALIANE: Rockwell Automation S.r.l., Milano, Torino, Padova, Brescia, Bologna, Roma, Napoli

Publicazione 1785-7.1IT - Agosto 1996
Sostituisce Pubblicazione 1785-7.1IT - Ottobre 1995

PN 956713-58
Copyright 1997 Rockwell Automation

Allen-Bradley Replacements